

TR-O-0127

29

高指数A面段差基板を用いた
横型トンネル接合デバイスの研究

大西 一

1996. 3.15

ATR光電波通信研究所

高指数 A 面段差基板を用いた
横型トンネル接合デバイスの研究

ATR 光電波通信研究所
通信デバイス研究室

大西 一

目次

	(ページ)
概要	1
第1章 序	2
第2章 実験方法	6
第3章 (N11)A段差基板を用いた横型トンネル接合デバイス	10
3-1 (111)A段差基板上横型p-n接合におけるI-V特性の 斜面面方位依存性	10
3-2 (N11)A段差基板を用いた横型トンネル接合ダイオード	11
3-2-1 最適な面方位の組み合わせ	11
3-2-2 ピーク電流密度のバッファ層厚依存性	13
3-3 (411)A段差基板を用いた横型トンネル接合トランジスタ	13
第4章 まとめ	29
参考文献	30
謝辞	

【概要】

本研究の目的は、面方位により異なる伝導型を示すSiの両性不純物としての特徴を利用し、段差基板を用いて横型トンネル接合トランジスタを作製することである。このトランジスタの性能は横型バンド間トンネル接合の特性によってほぼ決定される。したがって高性能なトンネル接合を得るためには非常に急峻な横型p-n接合を形成する必要がある。そのため基板面と斜面の面方位により横型p-n接合のI-V特性がどのように変化するか調べた。その結果、急峻な横型p-n接合の形成には以下の2つの条件が必要であることが分かった。

- ① n型となる結晶面上でのGa原子のマイグレーション長がp型となる結晶面上よりも長いこと、両者で等しいこと。
- ② 斜面部の表面モロロジーが良好であること。（これはファセットの形成により実現される。）

この2つの条件と、それぞれの面のなす角度を考慮した結果、最適な面の組み合わせは(311)A-(411)Aであると考えられる。実際に(311)A段差基板を用いた横型トンネル接合ダイオードでは、通常の縦型トンネルダイオードと比較してピーク電流密度、ピークバレイ比共に全く遜色の無い特性が得られた。また、(411)A段差基板を用いて横型トンネル接合トランジスタの室温動作を確認し、段差基板を用いることで多機能なトンネル接合トランジスタが簡単なプロセスで作製できることを示した。

現在様々な電子・光デバイスがGaAs系を中心とする化合物半導体で実現され、実用されている。電子デバイスで代表的なものはMESFET、HEMTなどの電界効果型トランジスタである。これらの電子デバイスはSi基板上に作製されるMOSFETと比較して、低消費電力、低雑音などの特徴を持つために、携帯電話、衛星放送受信用アンテナなどに使用されている。現状では、これらのデバイスを作製する際に用いられる基板のほとんどは(100)面である。他の面方位は(100)面には無い様々な優れた特徴を持つにもかかわらず、実用化はほとんどされていない。その理由は(100)面における結晶成長が他の面に比べて容易で鏡面が得られやすいことや、(100)面では直行する2つの方向に劈開性があり、素子をチップに分割しやすいことなどによる。この(100)面の分子線エピタキシャル(MBE)成長においてSiはn型のドーパントとして用いられる。ところが、N₅₃の(N11)A面においては、図1-1に示すようにV/Ⅲ比などの成長条件を選ぶことによりSiはp型のドーパントとしても振る舞う事が知られており[1,2]、大きなV/Ⅲ比、低い成長温度ではn型、小さいV/Ⅲ比、高い成長温度ではp型伝導を示す[2]。ところが(111)A面におけるMBE成長で得られる成長表面は荒れやすく、デバイス作製可能な滑らかな表面は得られていなかった。しかし、当研究所では(111)A面上の結晶成長の研究を進め、最適な成長前の表面処理技術、MBE成長条件を見だし、(111)A面にデバイス実現可能な成長膜を得ることに成功した[3]。さらに、図1-2に示す様な(111)A面に3つの等価な(311)Aを斜面とする正三角形を持つ段差基板を用いることにより横型p-n接合の形成を可能にし、正三角形電流狭窄構造、表面出射型LEDなどを実現してきた[4,5]。

一方、高キャリア密度かつ急峻なp-n接合では図1-3に示す機構によりバンド間トンネル現象に基づくトンネル電流が流れ、I-V特性に負性微分抵抗特性が現れる[6]。この負性微分抵抗特性が得られるトンネル接合にはp-n接合によるバンド間トンネル接合以外にも薄い障壁層を持つ量子井戸構造から成る共鳴トンネル接合がある[7]。このトンネル現象に特徴的な負性微分抵抗特性を用いることにより、少ない素子数で複雑な処理をすることが可能となり、多機能なデバイスを実現することができる[8-11]。この他にトンネル接合を用いたデバイスには低消費電力、高速動作が期待できるといった特徴も備えている。従来、この2種類のトンネル接合は両者とも成長方向すなわち縦型に作製されていた。今までに縦型のバンド間ト

ンネル接合を用いてトンネルトランジスタを作製したという報告はなく、縦型では共鳴トンネル接合を用いてのトランジスタ化の試みが行われている [8-10]。この場合、トンネル電流を制御するためのゲート電極をトンネル接合部に形成するためには、縦型の接合を用いていることから、微細加工技術に加えて複雑な電極形成プロセスが必要であった。最近になって再成長技術によって作製した横型バンド間トンネル接合を用いてトンネルトランジスタの研究がはじめられ、室温で負性微分抵抗特性がゲート電圧によって制御されるトンネルトランジスタ特性が得られている [12]。しかし再成長技術を用いたトンネル接合は再成長界面の残留不純物（主に酸素）を除去することが困難であり、この不純物に起因したバレイ電流成分が増加し、ピークバレイ比が3程度の特性しか得られていない [11, 13]。

以上のことから段差基板を用いてトンネル現象が現れる程急峻なp-n接合を得ることができれば、横型トンネル接合が得られることになる。このトンネル接合を用いてトランジスタを作製すれば、接合が横型であるためゲート電極作製が通常の電界効果型トランジスタと同様のプロセスで可能であること、再成長界面を持たないため高いピークバレイ比が得られること、の2点が期待されることから、多機能で高性能な電子デバイスの実用化に向けて大きく前進すると考えられる。

本レポートでは実験方法について述べた後（第2章）、(111)A段差基板上の横型p-n接合の斜面方位依存性について報告し（第3章、3-1）、(411)Aファセットの形成によりI-V特性が大きく向上し、負性微分抵抗特性が得られることを示す。次にその理由を考察し、Ga原子の各面方位におけるマイグレーション長の大小関係、ファセット形成による斜面モロロジーの改善がI-V特性向上の要因であることを示す。さらにこの考察結果を用いて、優れたI-V特性が得られる面方位の組み合わせを検討すると共に実験結果を報告する（第3章、3-2）。ついで作製した横型トンネル接合トランジスタについて報告し（第3章、3-3）、最後に得られた結果をまとめる（第4章）。

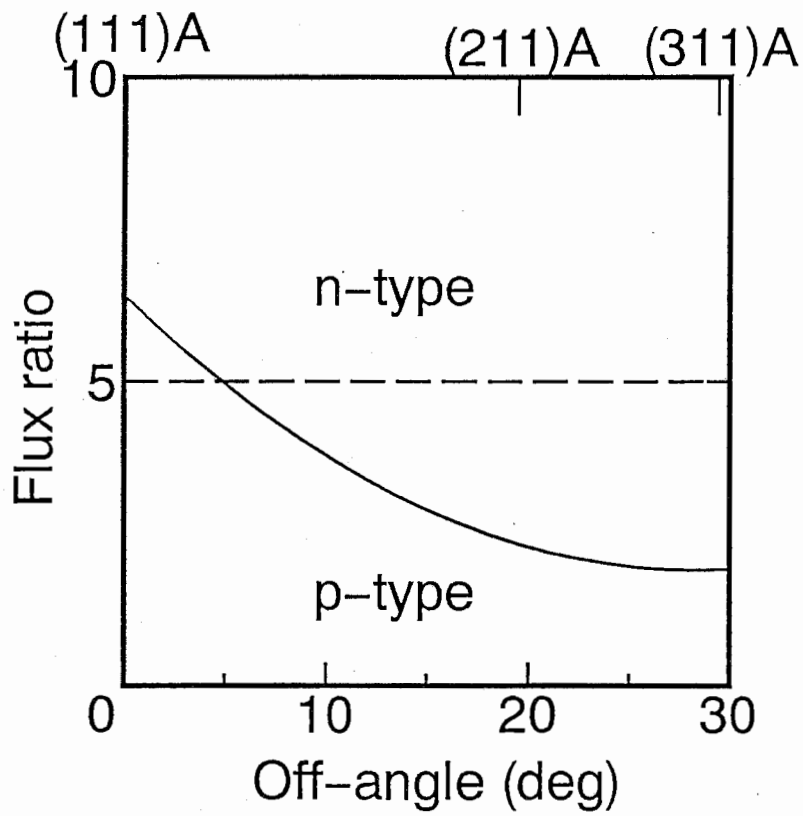


図1-1 基板面方位とV/Ⅲ比によるSiドープGaAsの伝導型

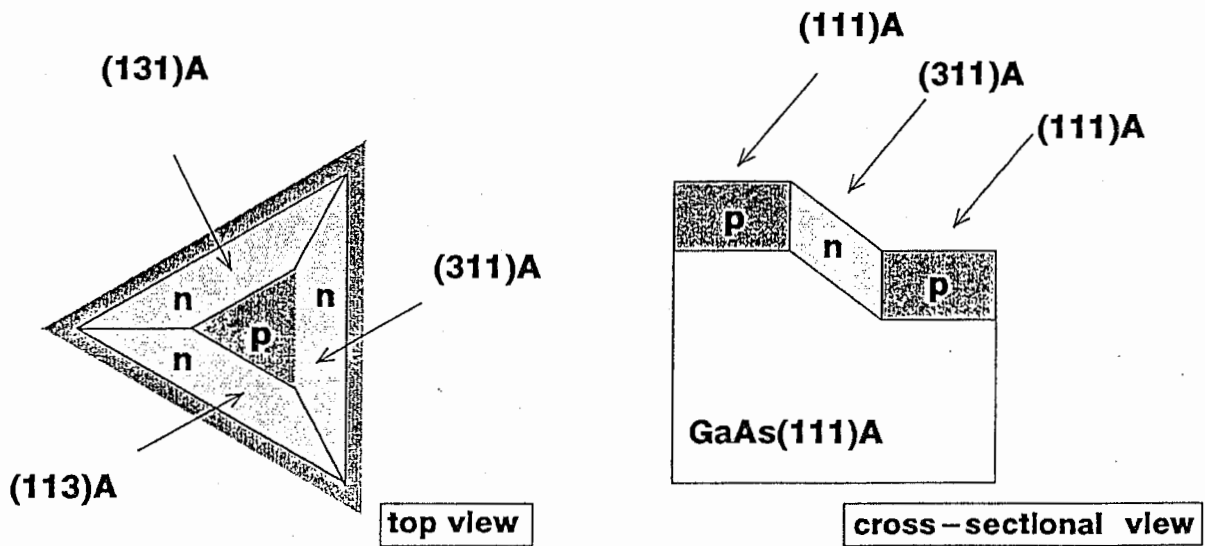
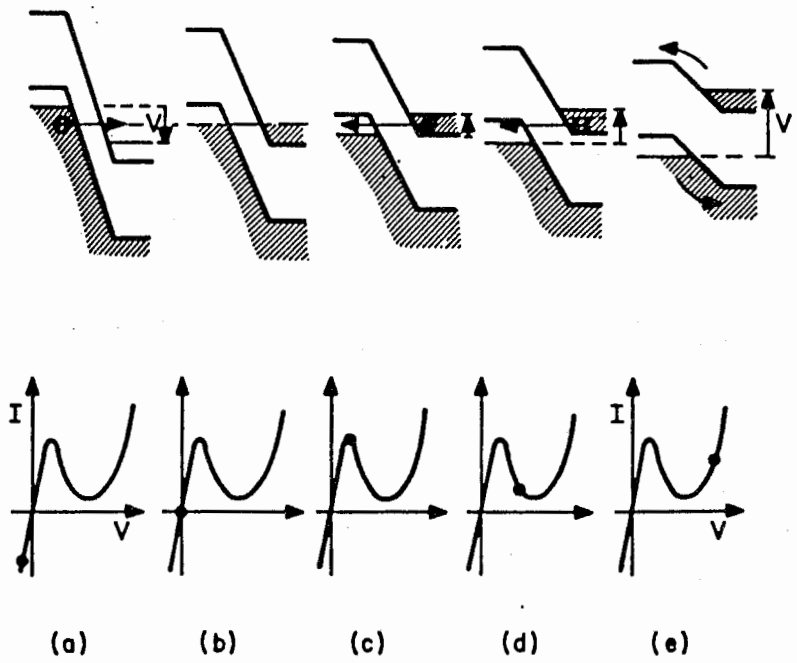


図1-2 (311)A面を斜面とする正三角形パターン(111)A段差基板



Simplified energy-band diagrams of tunnel diode at (a) reverse bias; (b) thermal equilibrium, zero bias; (c) forward bias such that peak current is obtained; (d) forward bias such that valley current is approached; and (e) forward bias with thermal current flowing.

図1-3 バンド間トンネル接合のバンド図とI-V特性^[6]

第2章 実験方法

図2-1に横型トンネル接合トランジスタの作製プロセスを示す。以下にこのプロセスフローにしたがって実験方法を説明する。

① 段差基板の作製

(N11)A基板をホトレジストを用いてパターニングし、ウエットエッチングにより段差を形成した。エッチングは成長後の電極形成の際のホトレジストのカバレッジ、フォトマスクの位置合わせ精度を考慮して、段差の深さが $3\mu\text{m}$ 程度、斜面が $5\mu\text{m}$ 以上の長さになるよう行った。段差の斜面方位はエッチングに用いるエッチング液の種類、組成により制御した[14]。エッチング液の種類、組成と得られる斜面方位を表2-1に示す。エッチング液の温度は 40°C に保った。

② MBE成長

表2-2に本実験で用いたMBE成長条件を示す。MBE装置は日本真空技術(株)(ULVAC)製MB91-5001である。成長材料は全て固体ソースを用い、(111)A面成長で必要な高As圧を得るため、As用として200ccのKセル2本が用意されている。V/Ⅲ比は平坦な(N11)A基板を用いてSiドープGaAsを成長しホール測定によって伝導型とキャリア密度を評価し、基板面と斜面が反対の伝導型となるように選んだ。基板回転速度は均一性を良くするため1分子層成長の間に1回転となるよう成長速度に合わせて設定した。

③ 素子分離、オーミック電極形成

素子分離は素子部以外の成長層をエッチング除去することで行った。その後n型領域にはn型オーミック電極(AuGe/Ni/Au=100nm/30nm/200nm)を、p型領域にはp型オーミック電極(Mn/Au=20nm/200nm)をそれぞれリフトオフ法で形成した後、窒素雰囲気中で 400°C 、2分間の合金化処理を行った。

④ ゲート絶縁膜形成、ゲート電極形成

素子分離エッチングの際に現れる側面部分で高密度ドーピング層とゲート電極が直接接触しないようにSiNx膜をプラズマCVD法により30~40nm堆積した。その後、横

型トンネル接合近傍にゲート電極 (Ti/Au=100nm/200nm) を形成し、横型トンネル接合トランジスタが完成する。

横型p-n接合ダイオードの評価では①～③までのプロセス後、ゲート絶縁膜、ゲート電極は形成せずにI-V測定を行った。

得られたSiドーパGaAs層の伝導型およびキャリア密度はホール測定により評価した。評価には平坦な基板上に成長した試料を約5mm角に切り出し、4隅にInオーミック電極を形成したものを用いた。測定は室温で、印加磁場が2kG、印加電流が0.1～1mAの条件下で行った。

横型p-n接合の表面、断面観察には走査型電子顕微鏡 (SEM:日本電子製JSM-740) を用いた。加速電圧は10kV、プローブカレントは 1×10^{-9} Aとした。

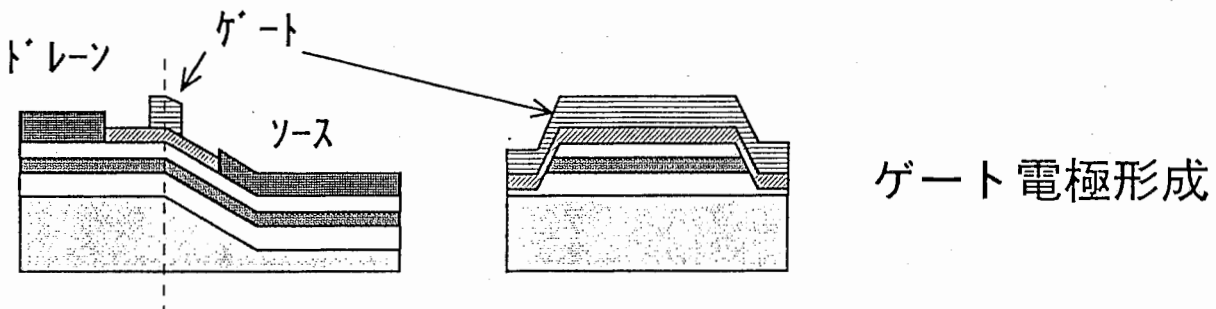
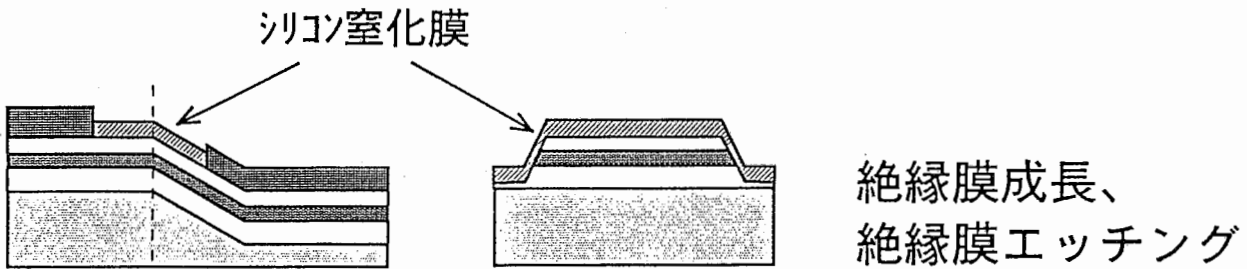
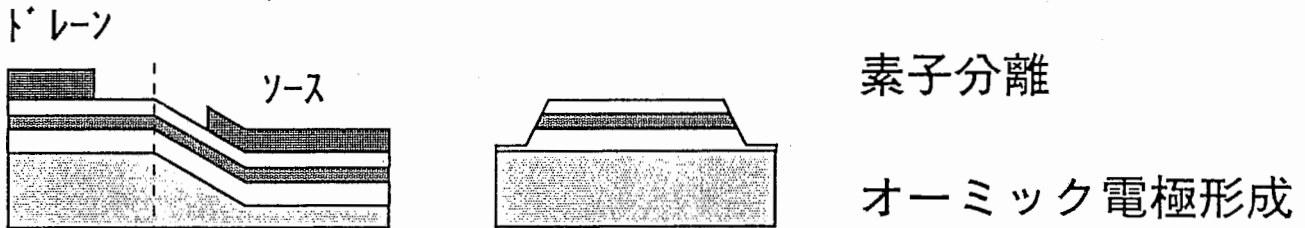
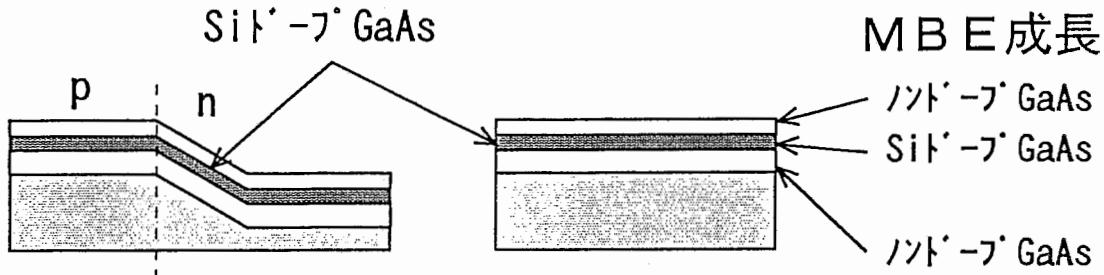
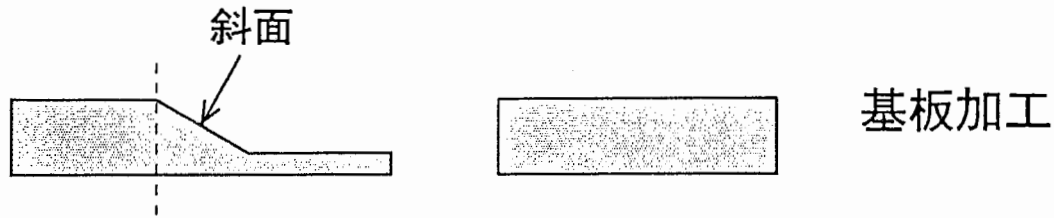


図2-1 横型トンネル接合トランジスタの作製プロセスフロー

表2-1 段差基板作製に用いたエッチング液と斜面面方位

基板面方位	エッチング液	得られる斜面面方位 (基板面との角度)
(111)A	HF:H ₂ O ₂ :H ₂ O=2:8:1000	(211)A (20°)
	H ₃ PO ₄ :H ₂ O ₂ :H ₂ O=3:1:50	(311)A (30°)
	HF:H ₂ O ₂ :H ₂ O=2:32:695	(511)A (39°)
(311)A	H ₃ PO ₄ :H ₂ O ₂ :H ₂ O=3:1:50	(100) (25°)
(411)A	H ₃ PO ₄ :H ₂ O ₂ :H ₂ O=3:1:50	(211)A (16°)

表2-2 本実験で用いたMBE成長条件

成長前の表面処理	NH ₄ OH:H ₂ O ₂ :H ₂ O=1:2:96 室温 1分
熱クリーニング条件	630°C 3分 As圧 5x10 ⁻⁵ Torr (111)A段差基板 1x10 ⁻⁵ Torr (311)A、(411)A段差基板
成長温度	540°C
V/Ⅲ比	5 (111)A段差基板 2 (311)A、(411)A段差基板
基板回転	1回転/1分子層成長

3-1 (111)A段差基板上横型p-n接合におけるI-V特性の斜面面方位依存性 [15]

まず急峻なp-n接合を得るための面方位条件に関する知見を得るため、(111)A段差基板を用いて斜面面方位により横型p-n接合のI-V特性がどの様に変化するか調べた。図3-1に示すように、SiドープGaAs層は成長温度：540°C、V/Ⅲ比：5のMBE条件下において(111)A面上ではp型伝導を示すが、(211)A、(311)A、(411)A、(100)面上ではn型伝導を示す。図3-1でドープしたSi原子の密度は $1.5 \times 10^{19} \text{cm}^{-3}$ であり、(111)A面ではドープしたSi密度とほぼ同じ正孔密度が得られている。一方、n型伝導を示す試料では電子密度はおよそ $8 \times 10^{18} \text{cm}^{-3}$ で飽和していることが分かる。また、(311)A面では他のn型伝導が得られる面方位と比較して、得られる電子密度はやや減少する。図3-2に本実験で用いた横型p-n接合ダイオードの構造図を示す。バッファ層厚は $0.2 \mu\text{m}$ 、Siドープ層の膜厚は $0.5 \mu\text{m}$ である。斜面面方位は(211)A、(311)A、(511)A面とした。図3-3に示すように(511)A斜面の素子ではMBE成長中に(411)Aファセットが段差上部の角に形成されるため [16]、横型p-n接合は(111)A面と(411)Aファセットの間で形成されることになる。図3-4に各素子のI-V特性を示す。I-V特性が整流性を示すことから全ての素子で横型p-n接合が形成されていることが分かる。しかし、(511)A斜面の素子でのみバンド間トンネル現象に基づくと考えられる負性微分抵抗特性が観測され、最も急峻なp-n接合が形成されている。したがって(411)Aファセットの形成が横型トンネル接合の形成に大きく寄与していると考えられる。そのメカニズムを以下で考察する。

Ga原子の(N11)A面基板上のマイグレーション長には次の関係がある [17]。

$$(111)A \approx (411)A > (311)A$$

したがって、図3-5に示すように(111)A面(p型)と(311)A斜面(n型)の組み合わせでは、Ga原子は(111)A面から(311)A斜面に流れ込む。即ち、p型領域((111)A面)ではV/Ⅲ比が意図した値より大きくなり、逆にn型領域((311)A斜面)ではV/Ⅲ比が小さくなる。(N11)A面ではV/Ⅲ比が大きい程n型伝導を示す傾向があることから、p-n接合近傍の(111)A面、(311)A斜面の双方でキャリア密度が減少することになる。その結果、トンネル接合の形成が阻害されたと考えられる。ところが、(411)Aファセットが形成された場合には(111)A面と(411)A面でのGa原子のマイグレーション長

がほぼ等しいためにV/Ⅲ比は意図した値に保たれ、キャリア密度が減少することなく高キャリア密度で急峻なp-n接合が形成され、トンネル接合が得られたと考えられる。

また、図3-4で(211)A、(311)A斜面の素子では0.9V以下の順方向バイアス領域で理想係数(n値)が2から大きく外れることから、なんらかの漏れ電流成分が存在していると考えられる。(111)A段差基板のMBE成長前後のSEM写真を図3-6に示す。段差基板を作製する際にエッチングマスクとして用いるホトレジストのエッジ部のラフネスに起因する表面の荒れが成長前の斜面には見られる。(211)A、(311)A斜面の素子ではこの斜面部の荒れが成長後も存在するのに対して、(511)A斜面の素子では(411)Aファセットが形成されている部分で斜面のモホロジーが改善され、滑らかになっているのがわかる。この斜面のモホロジーの改善が漏れ電流成分の抑制に寄与していると考えられる。

3-2 (N11)A段差基板を用いた横型トンネル接合ダイオード [18]

§3-1で述べたように、(111)A段差基板上のトンネル接合の形成には(411)Aファセットが重要な役割を果たしていることが明らかとなり、(511)A斜面を用いて横型トンネル接合ダイオードを作製することができた。しかしながら、(111)A段差基板を用いた横型トンネル接合ダイオードには以下の問題点がある。

①電極形成などのMBE成長後のプロセスでは基板面と斜面のなす角度が小さい方が好ましい。しかし、(111)A面と(411)A面のなす角度は 35.3° でありこれ以上角度を小さくできない。

②キャリア密度から計算される値よりピーク電流密度が2桁程度小さい。

この問題点を解決するため、以下の二点について検討した。

a)新たな基板面と斜面面方位の組み合わせの検討。

b)ピーク電流密度のバッファ層厚依存性。

a)については次の§3-2-1で、b)については§3-2-2で述べる。

3-2-1 最適な面方位の組み合わせ

(311)A面のSiドープGaAs層は成長条件によりp/n反転しやすく、しかもp型伝導領域においては、 $1.5 \times 10^{20} \text{cm}^{-3}$ という極めて高い正孔密度を示すことが報告されて

いる [19]。§ 3-1 では、(311)A を n 型伝導層としたが、(311)A を p 型伝導層とする場合を考えてみる。(311)A と (411)A の組み合わせの場合、Ga 原子のマイグレーションは図 3-7 に示すように (411)A から (311)A へと向かう向きになる。すなわち n 型領域から p 型領域に向かう向きになり、§ 3-1 で述べた (111)A-(311)A の組み合わせの場合 (p 型領域から n 型領域) と反対になる。したがって、V/Ⅲ比は意図した値より n 型領域で大きくなり p 型領域で小さくなると考えられるが、この V/Ⅲ比のずれは (111)A-(311)A の組み合わせの場合と異なり、キャリア密度を減少させない方向にずれることになる。以上より、(311)A-(411)A の組み合わせでは高キャリア密度の p-n 接合の形成が期待できる。また、(311)A と (411)A のなす角度は 5.8° と小さいため、段差基板の基板面と斜面の角度を小さくすることが可能であり、プロセス上からも優れている。

以上を実証するため、(100) を斜面とする (311)A 段差基板と、(211)A を斜面とする (411)A 段差基板を用いて実験を行った。まず、段差基板に成長するのに先だって段差のない平坦な (111)A 基板を用いて実際の素子作製と同じ成長条件 (成長温度: 540°C 、V/Ⅲ比: 2) で Si ドープ GaAs の成長を行い、その伝導型とキャリア密度をホール測定により評価した (図 3-8)。ドープした Si 密度は $5 \times 10^{19} \text{cm}^{-3}$ とした。p 型伝導を示す試料ではドープした Si がほぼ 100% 活性化していると考えられるが、n 型の試料ではいずれもドープした Si 密度よりは小さく、(411)A 面で $7 \times 10^{18} \text{cm}^{-3}$ である。

図 3-9 に (111)A 段差基板と (311)A 段差基板上に作製した素子の I-V 特性を示す。素子の構造は、バッファ層: $0.2 \mu\text{m}$ 、Si ドープ層: $0.5 \mu\text{m}$ (Si 密度: $5 \times 10^{19} \text{cm}^{-3}$) である。(311)A 段差基板上の素子においても負性微分抵抗特性が得られ、トンネル電流が流れていることがわかる。§ 3-2-2 で述べるように SEM 観察の結果、(111)A 段差基板同様に (311)A 段差基板の基板面と斜面の境界部分にも (411)A ファセットが MBE 成長中に現れることが分かった。したがって (311)A 段差基板の場合、トンネル接合は (311)A-(411)A ファセットの間で形成されることになる。

以上の結果から (311)A-(411)A の組み合わせでもトンネル接合を形成できることが明らかになった。本実験では段差基板の面方位の組み合わせとして (311)A-(100) (角度: 25.2°) としたが、(311)A と (411)A のなす角度である 5.8° まで斜面の角度を小さくできる可能性があり、デバイス作製プロセスの面から考えて (111)A 段差基板に比べて優れていると言える。このことは次の § 3-2-2 で述べる (411)A 段差基板においても、基板面方位とファセットの面方位が入れ替わるだけで同様に成り

立つ。

3-2-2 ピーク電流密度のバッファ層厚依存性

§ 3-1 で述べたようにファセットの形成により斜面のモホロジーが改善される。斜面のモホロジーはファセット形成が進むにつれて、すなわち成長層の膜厚が厚くなるにつれて良くなると考えられる。したがって、Siドープ層を成長するまでのバッファ層の厚さがピーク電流密度、ピークバレイ比などの負性微分抵抗特性を決定する要因になり得る。そこで、様々なバッファ層厚の横型トンネル接合ダイオードを作製し、ピーク電流密度のバッファ層厚依存性を調べた。得られた結果を図 3-10 に示す。図 3-10 には、電子密度が $1 \times 10^{19} \text{cm}^{-3}$ 、正孔密度が $5 \times 10^{19} \text{cm}^{-3}$ のトンネルダイオードのピーク電流密度の計算値 (35A/cm^2) も点線で示す [20]。この図から明かなようにバッファ層厚が厚くなるにしたがい、ピーク電流密度は大きくなる。また、図で各点の右側の数字はピークバレイ比を表しているが、(311)A、(411)A 段差基板上の素子ではピークバレイ比として約 10 の値が得られている。特に (311)A 段差基板の上に、 $1.2 \mu\text{m}$ のバッファ層を成長した素子では、図 3-11 に示すようにピーク電流密度、ピークバレイ比共に従来の縦型トンネルダイオードと比較しても全く遜色無い特性が得られている [21]。図 3-12 は (N11)A 段差基板 (N=1, 3, 4) 上に作製した素子の p-n 接合近傍の SEM 写真である。(111)A、(311)A 段差基板の場合は既に述べたが、(411)A 段差基板の場合にも基板面と斜面の接合部にはファセットが形成されている。断面 SEM 観察の結果、これは (311)A ファセットであることが分かった。したがって、(411)A 段差基板では (411)A 面-(311)A ファセットの間でトンネル接合が形成されることになる。この 3 種類の段差基板上のトンネル接合では (311)A 段差基板上の素子の表面モホロジーが最も滑らかである。(111)A 段差基板では基板面と斜面の接合部に三角状の構造が、(411)A 段差基板では縞状に表面が荒れているのが観察される。この非常に滑らかな表面が (311)A 段差基板の上に高性能な横型トンネル接合ダイオードが得られる理由であると考えられる。

3-3 (411)A 段差基板を用いた横型トンネル接合トランジスタ

図 3-13 に示すように横型トンネル接合トランジスタは横型トンネル接合上部にゲート電極を形成した構造となっているが、このゲート電極が位置する層の伝

導型によりトランジスタの特性が変わることが予想される。特に今回作製した横型トンネル接合トランジスタはゲート電極にMIS構造を採用しており、ゲート電圧によって広がる最大の空乏層幅はキャリア密度によって決まる。キャリア密度が小さい程、最大空乏層幅は大きくなり、理想的なMIS構造ではキャリア密度が $1 \times 10^{19} \text{ cm}^{-3}$ の時10nm程度になる[22]。p型層はn型層の数倍のキャリア密度であることから、n型層上にゲート電極を形成した方がp型層上より最大空乏層幅が大きくなり、トンネル電流を大きく変調できると考えられる。§3-2で(N11)A段差基板(N=1,3,4)を用いて横型トンネル接合ダイオードを作製できることを示した。(111)A、(311)A段差基板上の素子ではファセット部がn型となるが、ファセット長は数 μm の程度である。ゲート電極をn型層上に形成する場合、この数 μm のファセット部にn型オーミック電極とゲート電極の両方を形成しなければならない。したがって、ゲート長はサブ μm のオーダーであることが必要である。さらに電極の位置合わせについてもプロセスマージンが小さくなる。一方、(411)A段差基板上の素子では基板面がn型となるためゲート長、ゲート位置についてのプロセスマージンは大きくなる。また、MESFET、HEMTなど通常用いられる素子のチャネル層はn型であることから、これらの電子デバイスとの集積化を考えた場合、基板面はn型である方が望ましい。以上の理由から、(411)A段差基板上に図3-13に示すような構造の横型トンネル接合トランジスタを作製した。図3-14に室温でのトランジスタ特性を示す。素子のゲート長は4 μm 、ゲート幅は200 μm である。ドレイン電圧は0Vから+0.5Vまで、ゲート電圧は-1.5Vから+4.5Vまで3Vステップで変化させた。図より明らかに負性微分抵抗特性がゲート電圧により変調されており、室温においてトランジスタ動作が得られたことが分かる。ゲート電圧が+4.5Vの時のピークバレイ比は4.4である。ピーク電流密度は、ゲート電圧が+4.5Vの時、251mA/cm²とまだ小さいが、同じ面方位の組み合わせである(311)A段差基板上の横型トンネル接合ダイオードでは大きなピーク電流密度が得られていることから、段差基板作製時のエッチング条件、MBE成長条件の最適化など表面モロロジーの改善を図ることによりピーク電流密度の向上が期待できる。

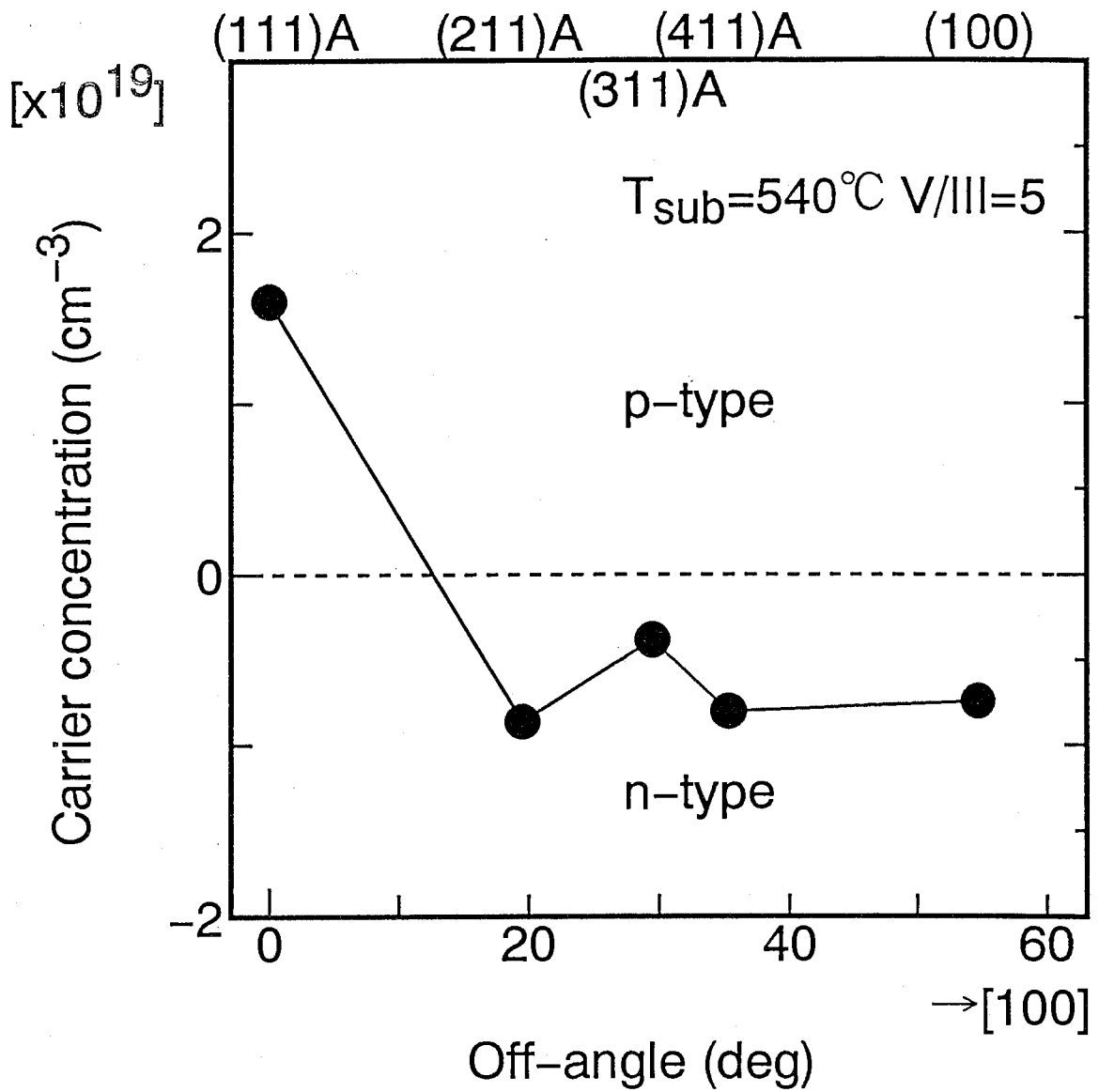


図3-1 SiドープGaAsの伝導型とキャリア密度の面方位依存性

Si密度: $1.5 \times 10^{19} \text{ cm}^{-3}$

成長条件: 成長温度 540°C 、V/III比 5

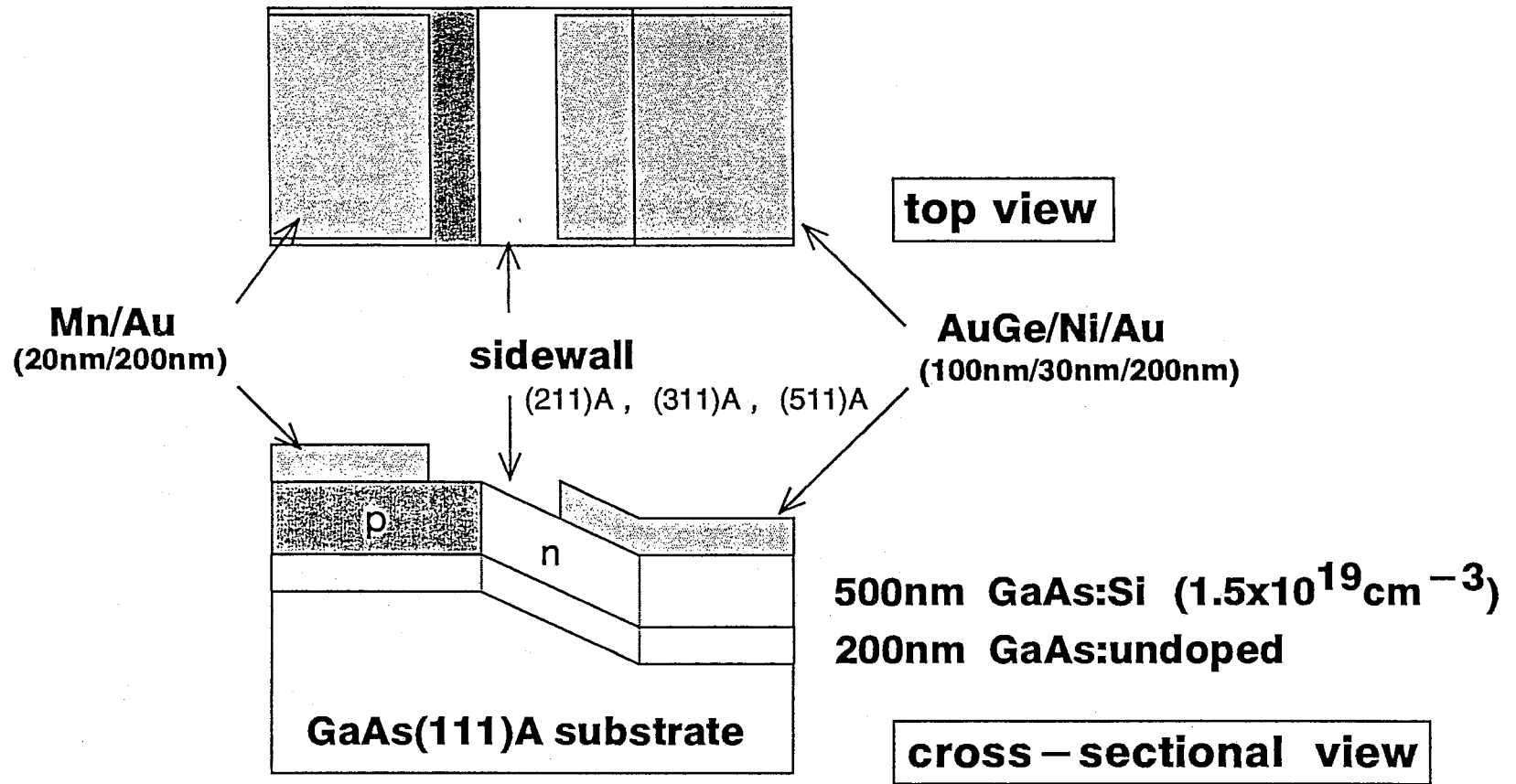


図3-2 横型p-n接合ダイオードの構造図

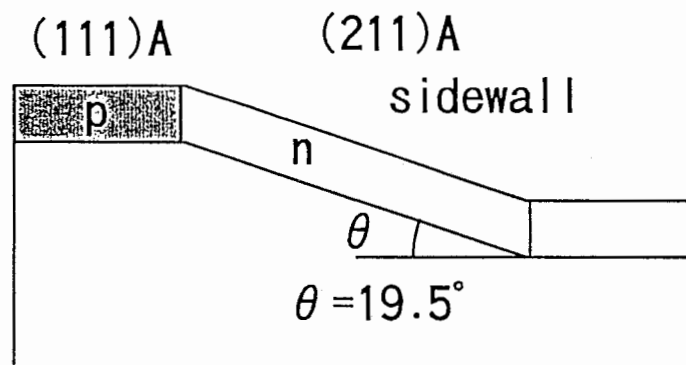
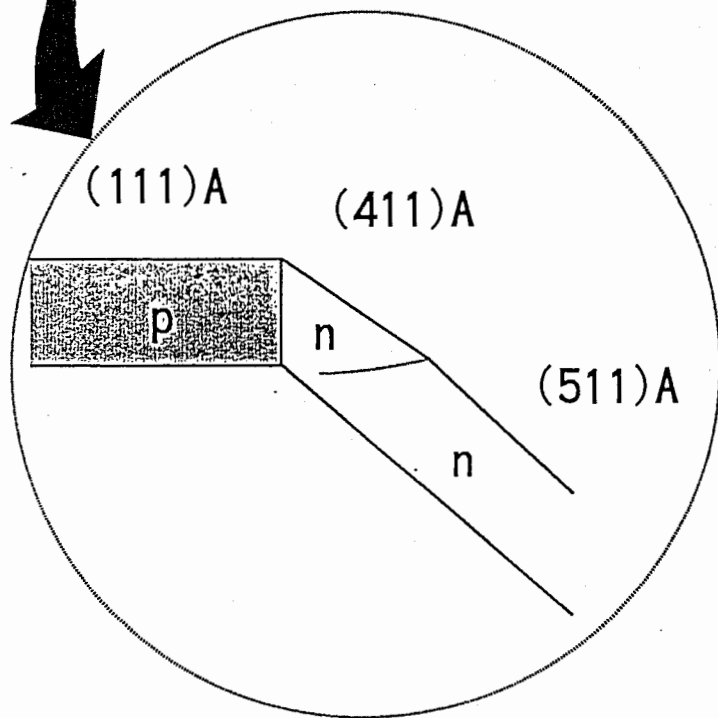
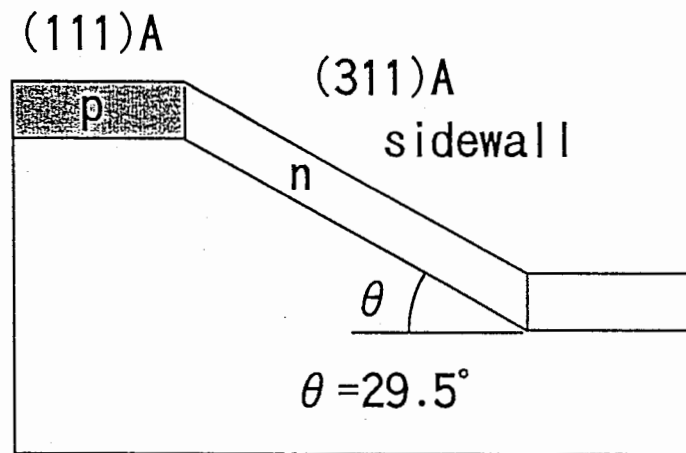
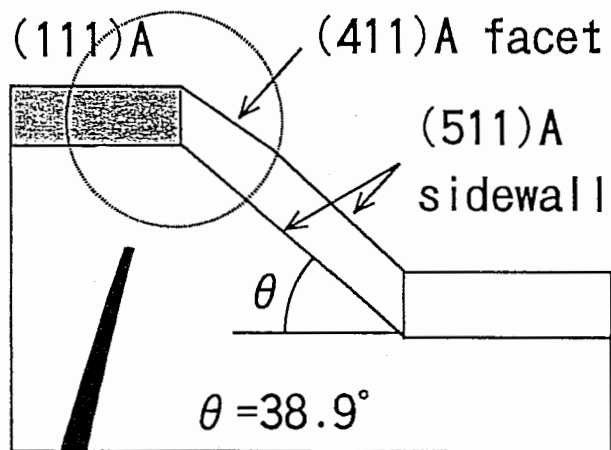


図3-3 (111)A段差基板のMBE成長後の断面模式図

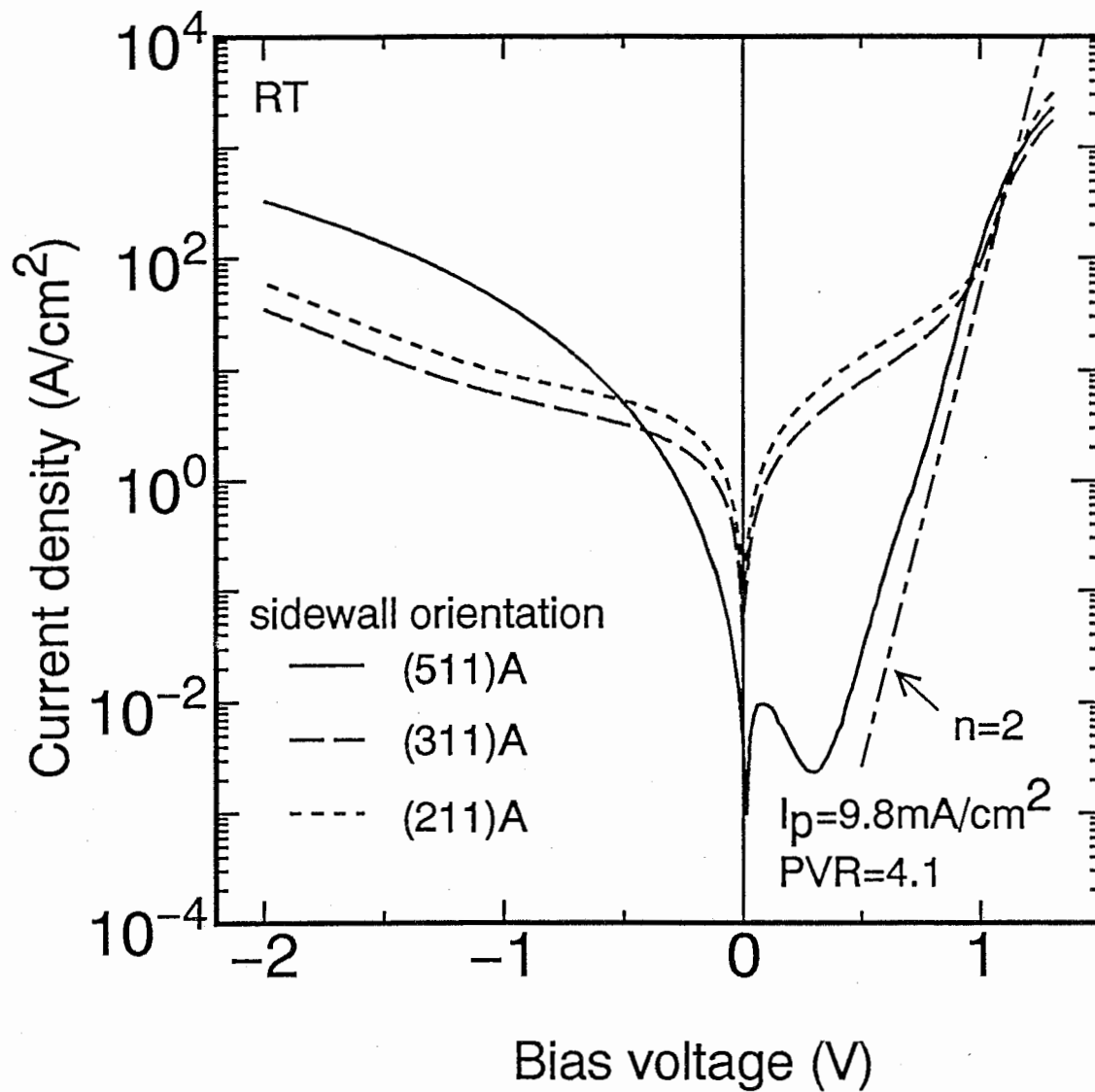
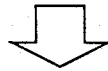


図3-4 (111)A段差基板上に作製した素子のI-V特性

Ga migration length (λ (N11)A) dependence on surface orientation

$$\lambda(111)A \sim \lambda(411)A > \lambda(311)A$$

T. Takebe et al., in Proc. 20th Intern. Symp. on GaAs and Related Compounds



Ga adatom migration

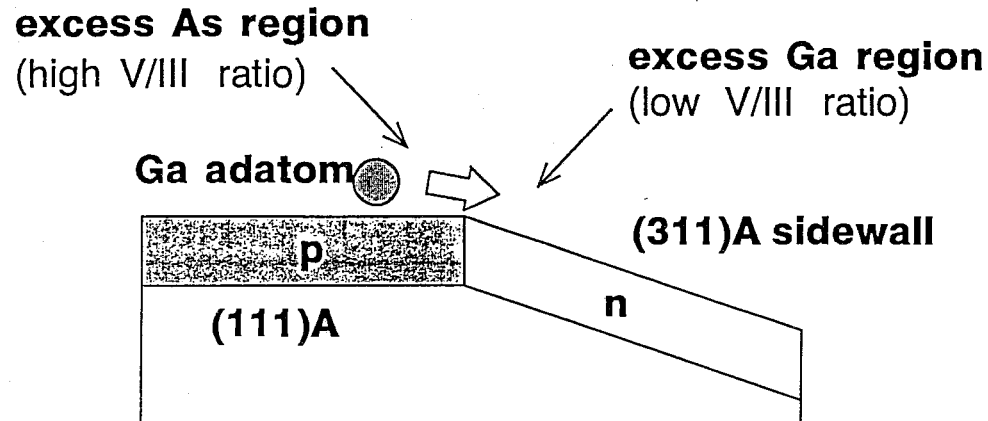


図3-5 (111)A-(311)A段差基板におけるGa原子のマイグレーションの模式図

【SEM image】

-Top view-

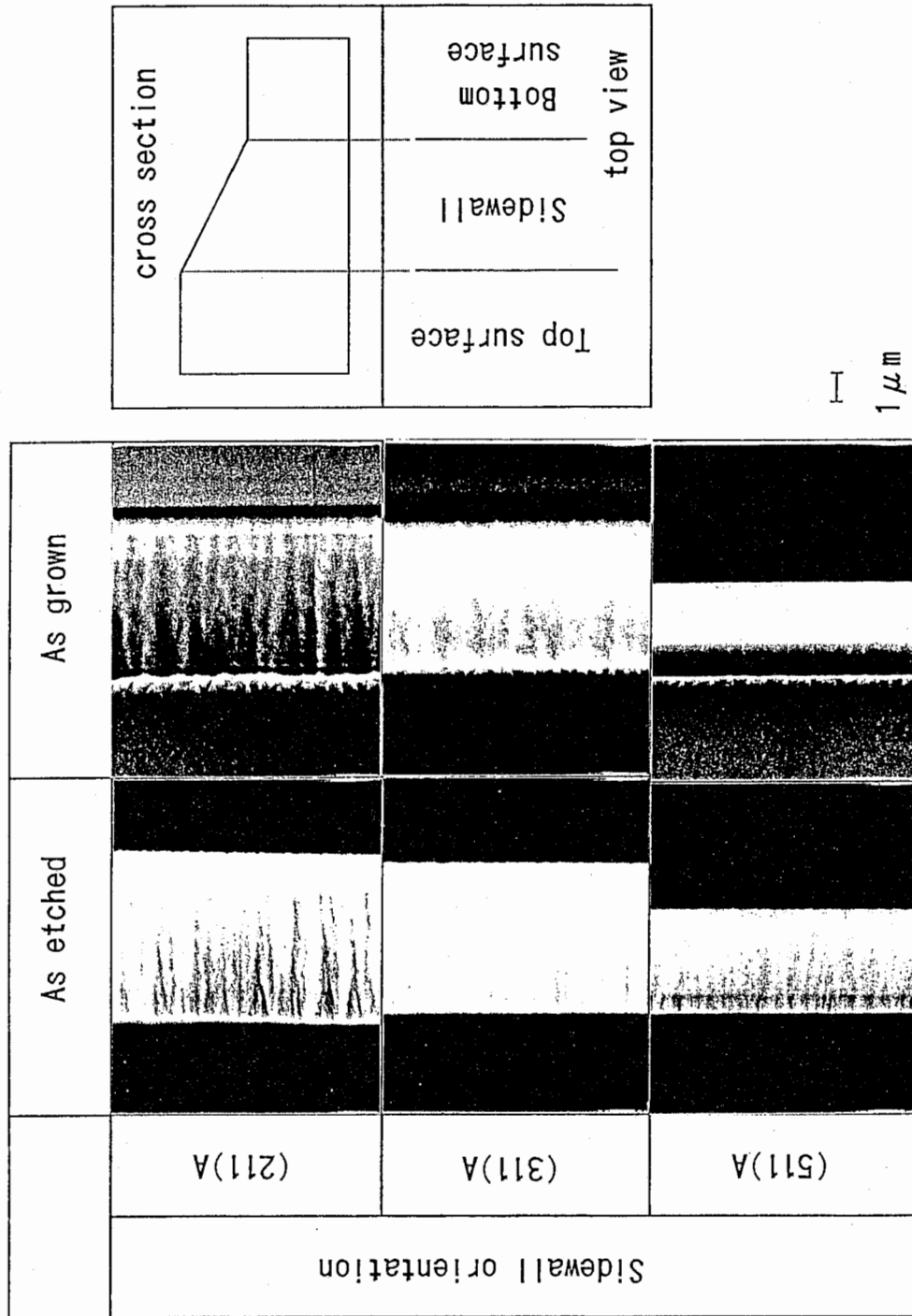


図3-6 (111)A段差基板のMBE成長前後のSEM写真

Ga migration length (λ (N11)A) dependence on surface orientation

$$\lambda(111)A \sim \lambda(411)A > \lambda(311)A$$

T. Takebe et al., in Proc. 20th Intern. Symp. on GaAs and Related Compounds



Ga adatom migration

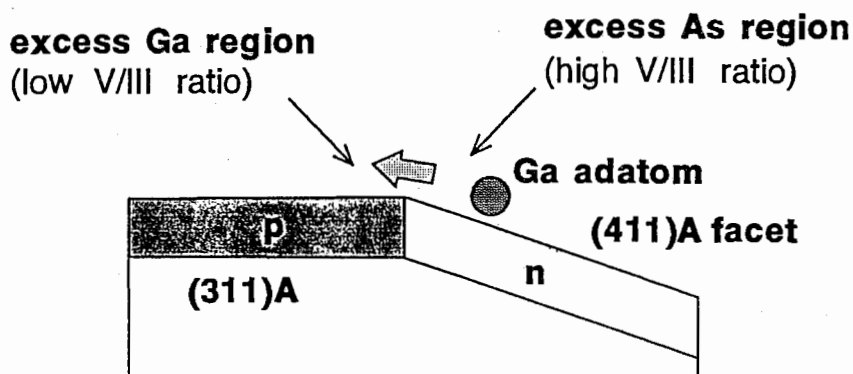
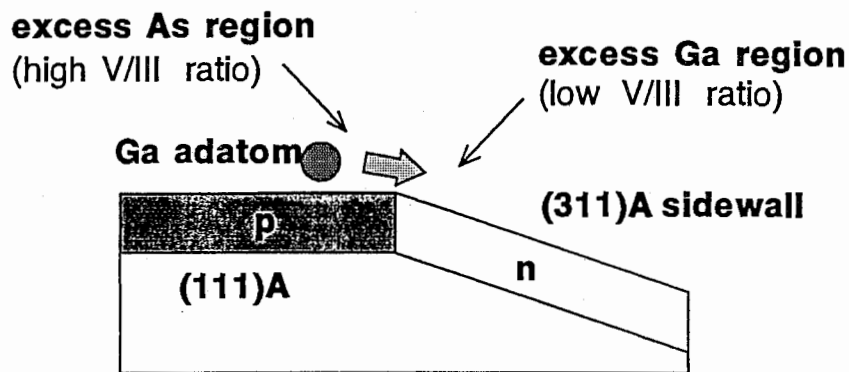


図3-7 (311)A-(411)A段差基板におけるGa原子のマイグレーションの模式図
(比較のため(111)A-(311)A段差基板についても併せて示す。)

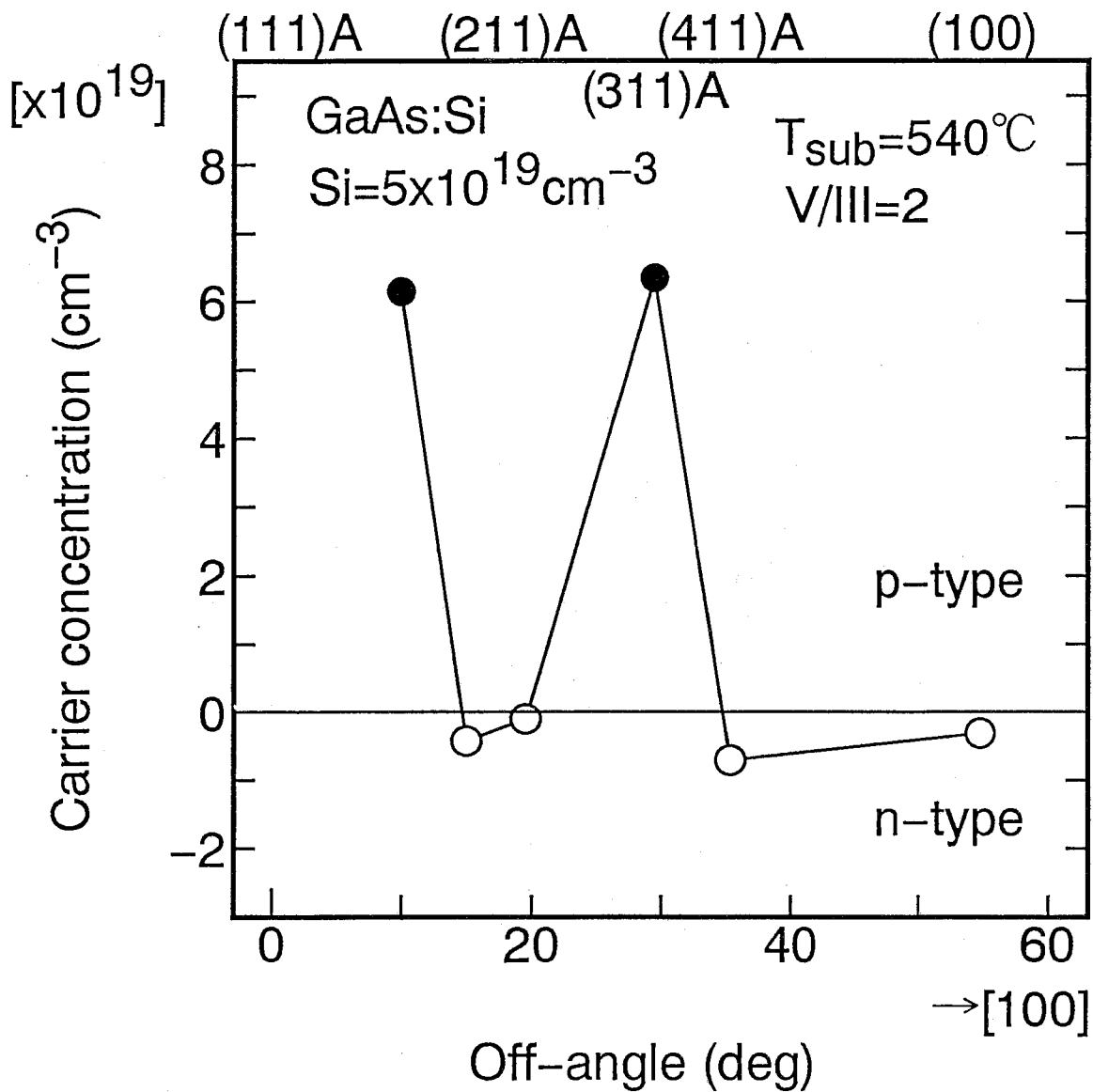


図3-8 SiドープGaAsの伝導型とキャリア密度の面方位依存性

Si密度: $5 \times 10^{19} \text{ cm}^{-3}$

成長条件: 成長温度 540°C 、V/III比 2

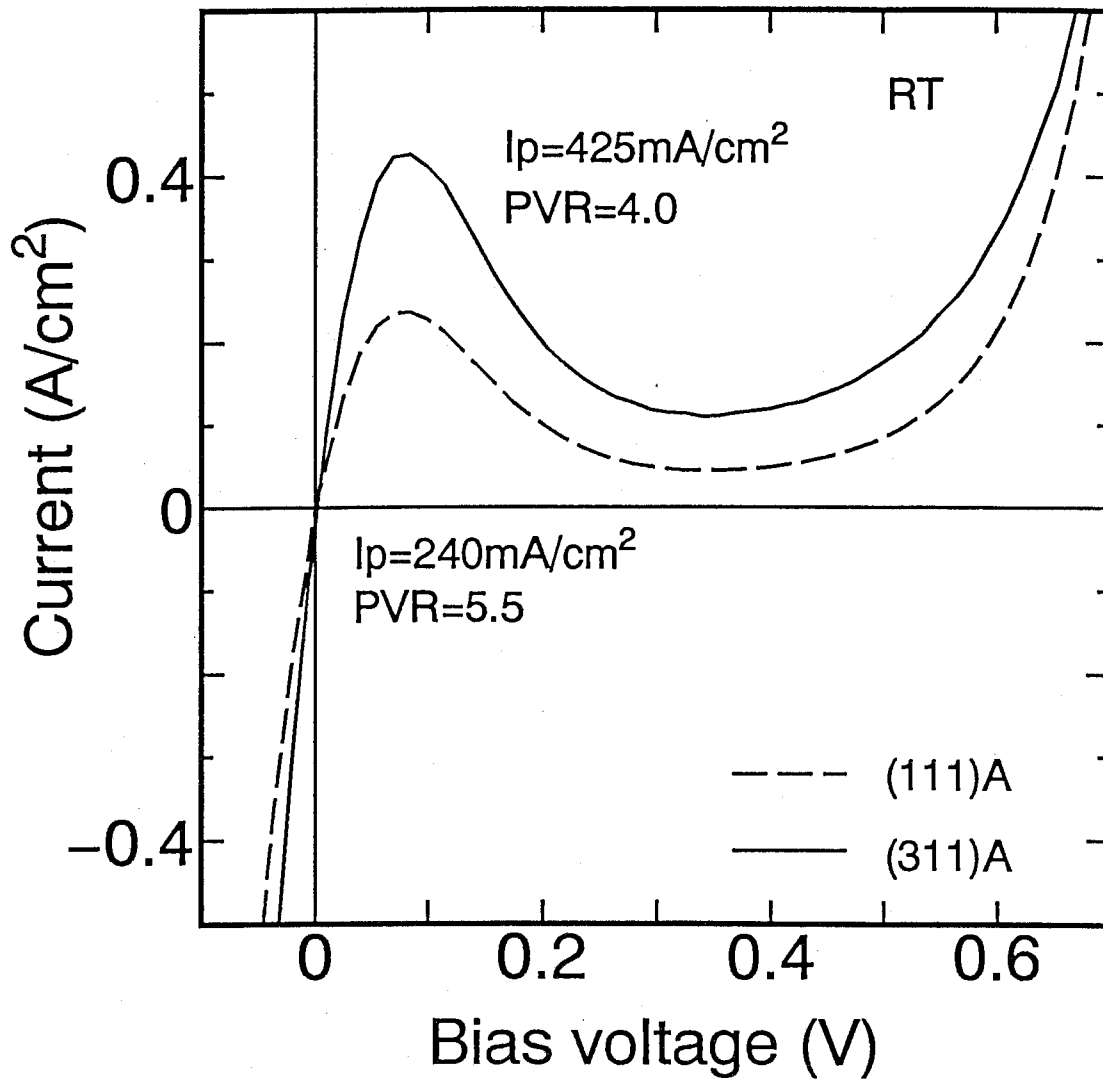
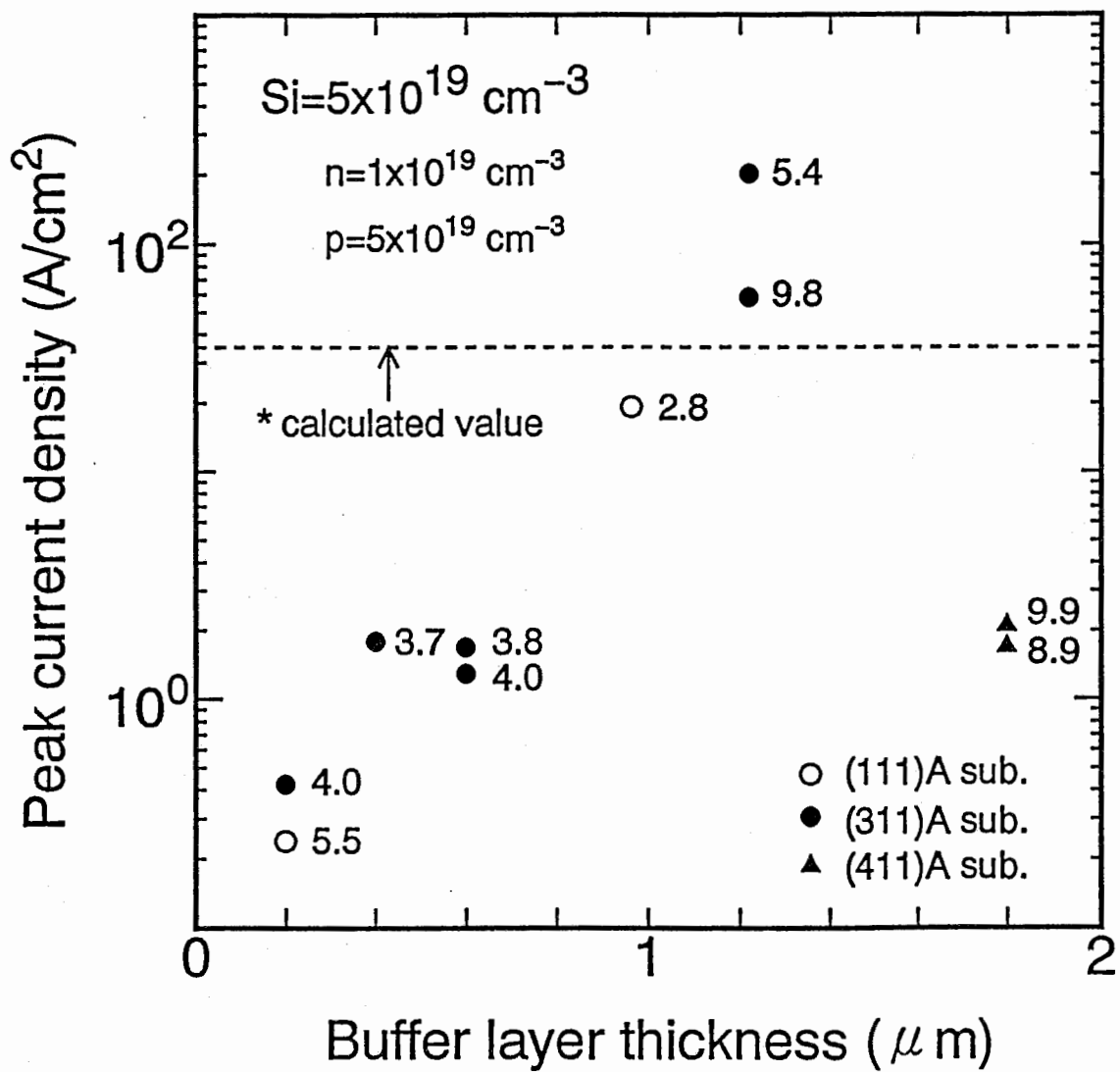


図3-9 (111)Aと(311)A段差基板に作製した横型トンネル接合ダイオードのI-V特性 バッファ層厚: $0.2\mu\text{m}$ SiドープGaAs層厚: $0.5\mu\text{m}$



* S.K.Ghandhi et.al., A.P.L.48(1986)415

図3-10 横型トンネル接合ダイオードのピーク電流密度のバッファ層厚依存性
 (各点の右側の数字はピークバレイ比を示す。) Si密度: $5 \times 10^{19} \text{ cm}^{-3}$

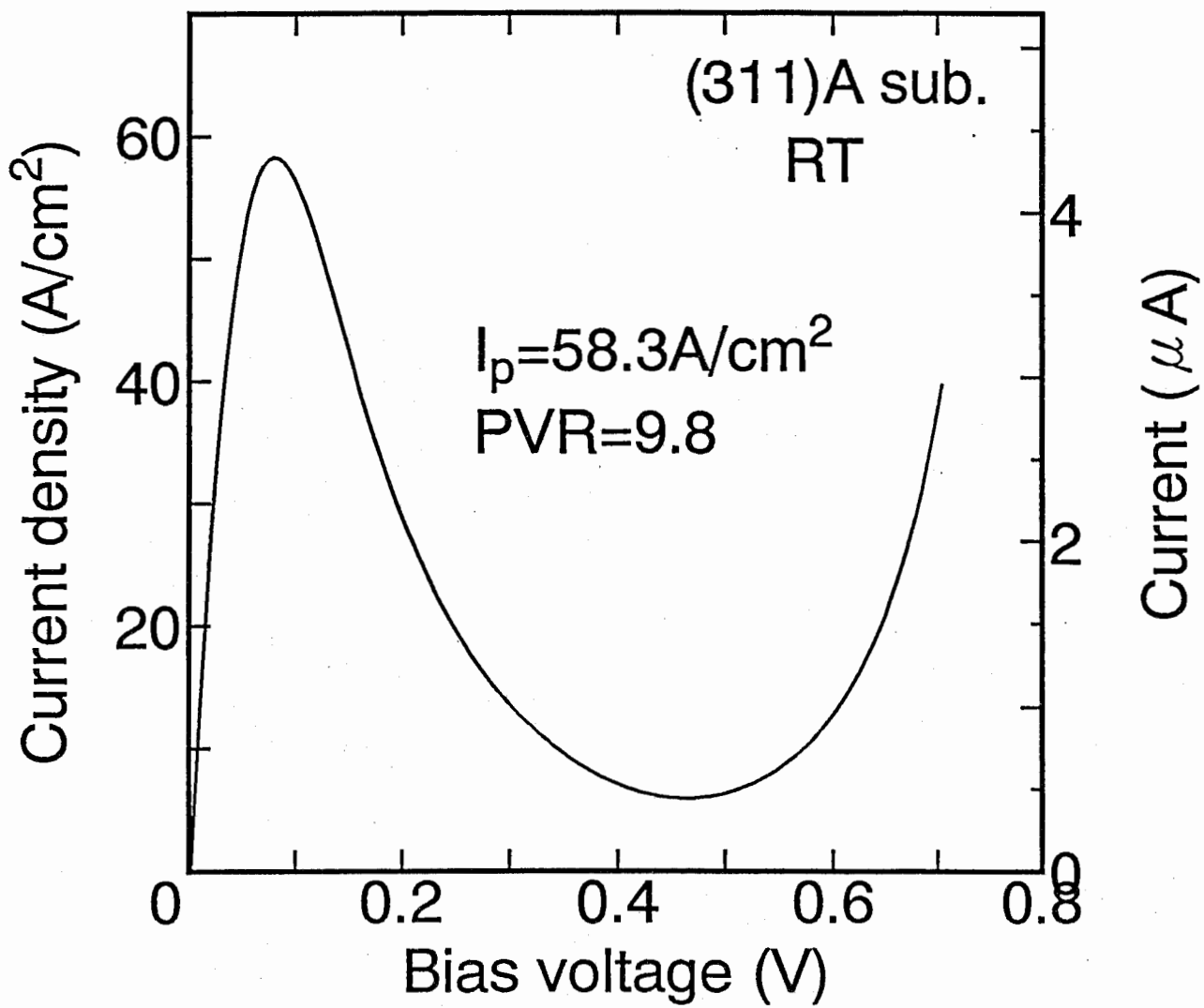
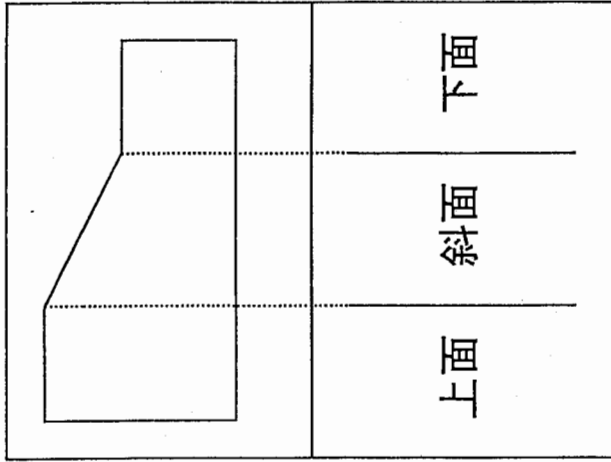
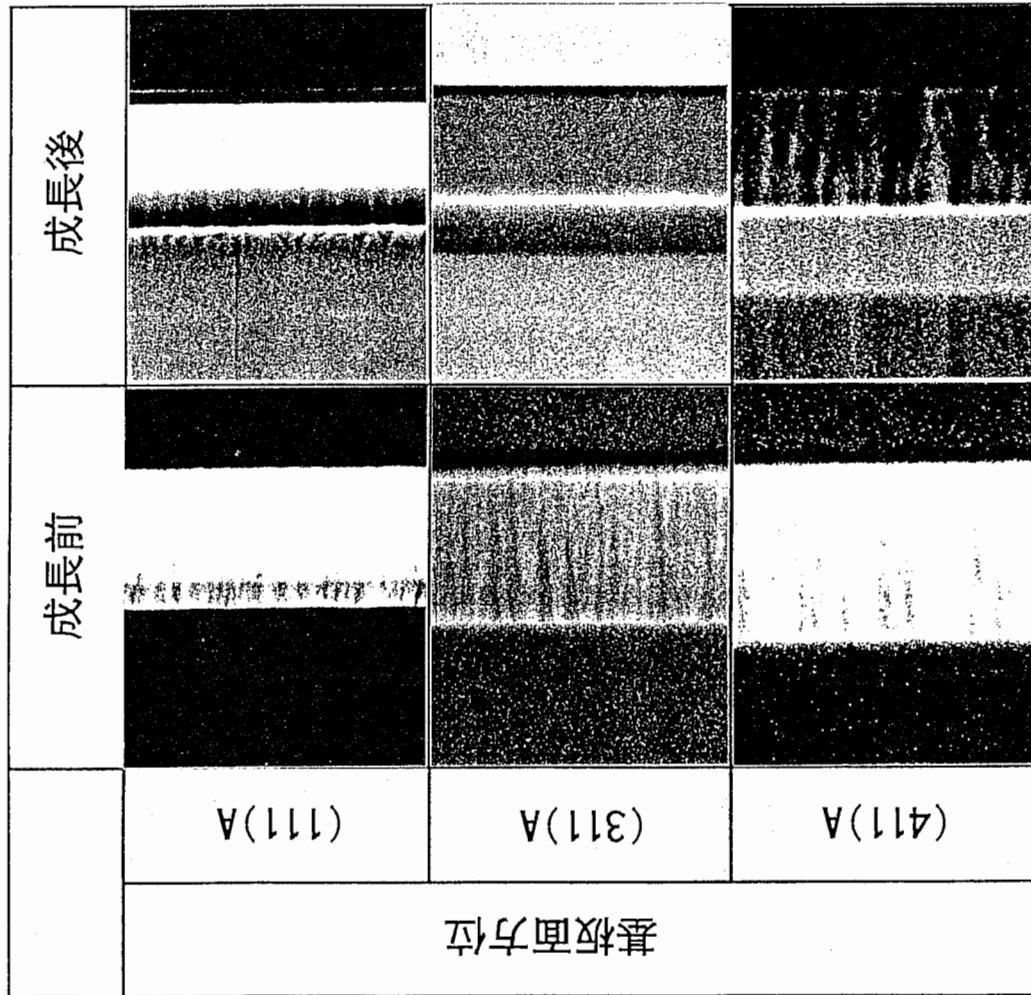


図3-11 (311)A段差基板に作製した横型トンネル接合ダイオードのI-V特性
バッファ層厚: $1.2 \mu\text{m}$ SiドープGaAs層厚: 20 nm

【SEM像】



1 μm

図3-12 (N1)A段基板のMBE成長前後のSEM写真

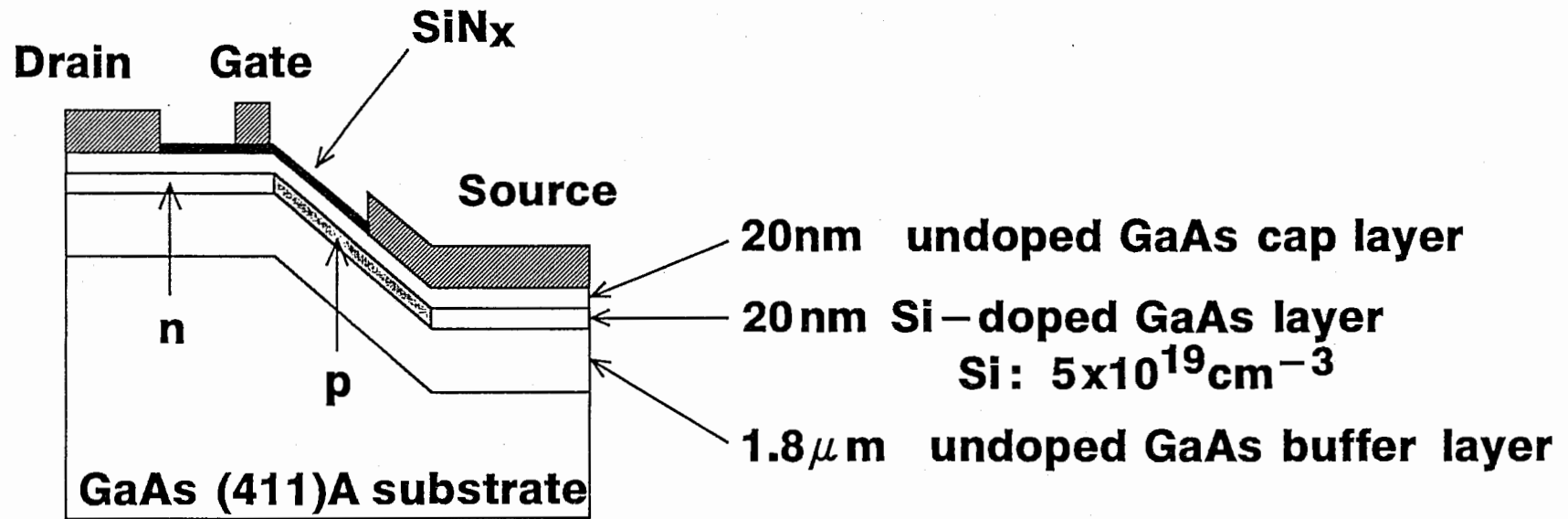


図3-13 横型トンネル接合トランジスタの構造図 ((411)A段差基板上)

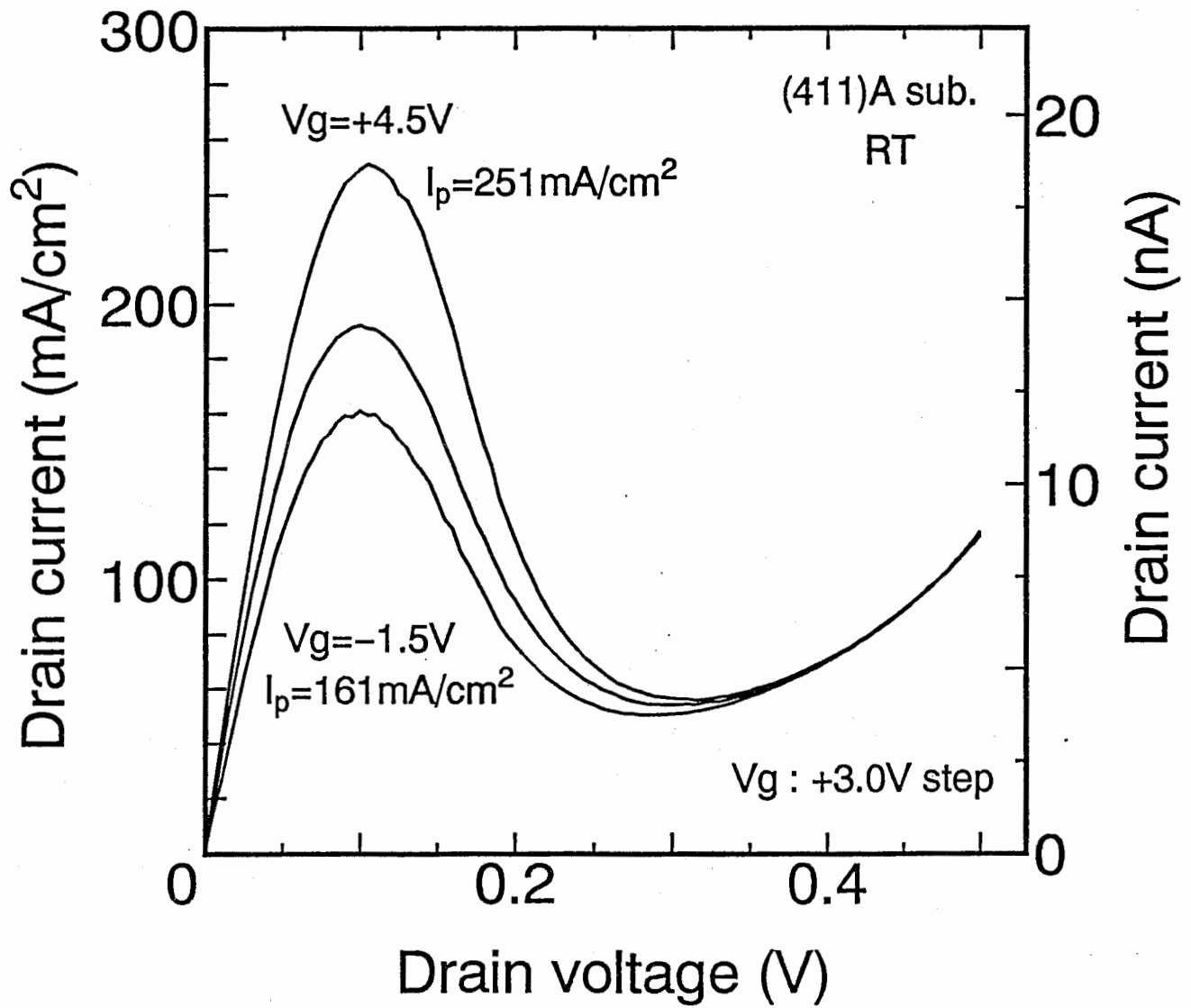


図3-14 (411)A段差基板に作製した横型トンネル接合トランジスタのI-V特性
(室温)

第4章 まとめ

異なる斜面面方位を持つ(111)A段差基板上に作製した横型p-n接合ダイオードのI-V特性を評価し、(411)Aファセットが横型トンネル接合の形成に大きく寄与していることを明らかにした。このファセットの働きは、Ga原子の各面方位におけるマイグレーション長の大小関係と、斜面部の表面モロロジーが改善されることで説明できる。このマイグレーション長の面方位依存性と各面のなす角を考慮した結果、最適な面の組み合わせは(311)A-(411)Aであると考えられる。さらに、(311)A段差基板上に従来の縦型トンネルダイオードと比較して、ピーク電流密度、ピークバレイ比共に全く遜色の無い横型トンネル接合ダイオードを作製した。また、(411)A段差基板を用いて横型トンネル接合トランジスタの室温動作を確認し、段差基板を用いることで多機能なトンネルトランジスタが簡単なプロセスで作製できることを示した。

参考文献

- [1] W. I. Wang, E. E. Mendez, T. S. Kuan and L. Esaki:
Appl. Phys. Lett. 47 (1985) 826.
- [2] M. Shigeta, Y. Okano, H. Seto, H. Katahama, S. Nishine and
K. Kobayashi: J. Cryst. Growth 111 (1991) 284.
- [3] T. Yamamoto, M. Inai, T. Takebe and T. Watanabe:
J. Vac. Sci. & Technol. A11 (1993) 631.
- [4] M. Fujii, T. Yamamoto, M. Shigeta, T. Takebe, K. Kobayashi,
S. Hiyamizu and I. Fujimoto: Surf. Sci. 267 (1992) 26.
- [5] T. Yamamoto, M. Inai, M. Hosoda, T. Takebe and T. Watanabe:
Jpn. J. Appl. Phys. 32 (1993) 4454.
- [6] L. Esaki: Phys. Rev. 109 (1958) 603.
他に解説書として、S. M. Sze: "Physics of Semiconductor Devices",
John Wiley & Sons, Inc., New York, 1981, 2nd edi., 516.
- [7] T. C. L. G. Sollner, W. D. Goodhue, P. E. Tannenwald, C. D. Parker
and D. D. Peck: Appl. Phys. Lett. 43 (1983) 588.
- [8] N. Yokoyama, K. Imamura, S. Muto, S. Hiyamizu and H. Nishi:
Jpn. J. Appl. Phys. 24 (1985) L853.
- [9] F. Capasso, S. Sen, A. C. Gossard, A. L. Hutchinson and
J. H. English: IEEE Electron Device Lett. EDL-7 (1986) 573.
- [10] K. Maezawa and T. Mizutani: Jpn. J. Appl. Phys. 32 (1993) L42.
- [11] T. Uemura: IEICE Trans. Electron. E77-C (1994) 1444.
- [12] T. Uemura and T. Baba: Jpn. J. Appl. Phys. 33 (1994) L207.
- [13] T. Uemura and T. Baba: Workbook of 7th Int. Conf. Modulated
Semiconductor Structures (1995) p.809, Solid-State Electron.
(in press).
- [14] T. Takebe, T. Yamamoto, M. Fujii and K. Kobayashi:
J. Electrochem. Soc. 140 (1993) 1169.

- [15] H. Ohnishi, M. Hirai, K. Fujita and T. Watanabe:
"Semiconductor Heteroepitaxy", World Scientific Publishing Co. Pte.
Ltd., Singapore, 1995, 660.
- [16] T. Takebe, M. Fujii, T. Yamamoto, K. Fujita and K. Kobayashi:
J. Cryst. Growth 127 (1993) 937.
- [17] T. Takebe, M. Fujii, T. Yamamoto, K. Fujita and T. Watanabe:
Inst. Phys. Conf. Ser. No 136, IOP Publishing Ltd., 1994, 577.
- [18] H. Ohnishi, M. Hirai, K. Fujita and T. Watanabe:
Jpn. J. Appl. Phys. (in press)
- [19] K. Agawa, K. Hirakawa, N. Sakamoto, Y. Hashimoto and T. Ikoma:
Appl. Phys. Lett. 65 (1994) 1171.
- [20] S. K. Ghandhi, R. T. Huang and J. M. Borrego:
Appl. Phys. Lett. 48 (1986) 415.
- [21] D. L. Miller, S. W. Zehr and J. S. Harris, Jr.:
J. Appl. Phys. 53 (1982) 744.
GaAsトンネルダイオードのピークバレイ比はキャリア密度にもよるが、約10
である。
- [22] S. M. Sze: "Physics of Semiconductor Devices",
John Wiley & Sons, Inc., New York, 1981, 2nd edi., 373.

謝辞

日頃より本研究をご指導頂きましたATR光電波通信研究所 猪股英行社長、古濱洋治前社長（現 郵政省通信総合研究所）、渡辺敏英室長に深く感謝致します。サンプル作製、SIMS評価に加えて有意義な助言をして頂いた平井学研究員に深く感謝致します。本研究を行うにあたり有意義な討論をして頂いた藤田和久主任研究員、高橋光男主任研究員、武部敏彦主任研究員（現 住友電気工業）、山本悌二研究員（現 村田製作所）、稲井誠氏（村田製作所）に深く感謝致します。日頃実験を進めるうえで有意義な助言をして頂いた富永浩司研究員をはじめ通信デバイス研究室の皆様へ深く感謝致します。また、日頃の研究生活を送るうえでたいへんお世話になりました企画課の皆様へ深く感謝致します。