

TR-O-0123

29

小型・低損失マイクロ波フィルタの研究

今井 伸明

1996. 3.15

ATR光電波通信研究所

# 小型・低損失マイクロ波 フィルタの研究

今井 伸明

## 目次

### 概要

1. まえがき . . . . . 1
2. 多層構造を用いた小型・広帯域フィルタ
  - (i) フィルタの動作原理および設計 . . . . . 1
  - (ii) 試作結果 . . . . . 2
  - (iii) 多段化の検討 . . . . . 2
  - データ集 . . . . . 4 ~ 9
3. 方向性結合器および抵抗を用いた狭帯域低損失高選択性フィルタ
  - (i) フィルタの動作原理および設計 . . . . . 10
  - データ集 . . . . . 13 ~ 30
  - (ii) 試作結果 . . . . . 31
  - データ集 . . . . . 33 ~ 52
4. 今後の技術課題 . . . . . 53

### 謝辞

### 参考文献

- 付録 . . . . . 54 ~ 62

## 概要

本報告は、平成5年4月から平成8年3月までの期間中に行われた研究成果をまとめたものである。

## 1. まえがき

近年マイクロ波フィルタの研究が盛んに行われ、平面構成を用いた各種フィルタが報告されている。フィルタとしての課題は、用途により様々であるが、一般的に、如何にして小型で周波数選択性に優れたものを実現するかが主要な課題となる。そのような観点から、本研究では2種類の構成のフィルタを取り上げ検討している。

1つは、ATRで以前から研究を進めてきた多層構造を用いたフィルタである。この構造の特長として、マイクロストリップ線路とスロット線路を上下に多層配置することにより回路を小型化できることがある[1]。この構成を利用したフィルタが以前に5 GHz帯でHIC構成で実現されているが[2]、同様の構成を多層構造を用いたMMIC構成で検討した。動作周波数としては20 GHz帯で検討を行った。

もう1つは、方向性結合器によって構成される共振器と抵抗を用いたフィルタである[3]。一般に、高い周波数選択性のフィルタを実現しようとする、高いQ値を持つ共振器が要求されるが、平面構成の線路だと得られるQ値に限界がある。これらの問題に対して、楕円関数型フィルタ等によって通過帯域近くに減衰極を設けることによって急峻な周波数特性を得ようとする方法等が提案されているが[4]、回路構成が複雑になるだけでなく各共振器間の調整も難しい欠点がある。これに対して、本検討においては、方向性結合器と抵抗を用いた比較的簡単な構成によって、楕円関数型フィルタと同様に通過帯域近くに減衰極を有し急峻な周波数特性を持つフィルタを実現しようとするものである。

本報告は、上記2つの形式のフィルタについて、その設計法と試作結果をまとめたものである。

## 2. 多層構造を用いた小型・広帯域フィルタ

### (i) フィルタの動作原理および設計[2]

本フィルタは、多層構造を用いてマイクロストリップ-スロット線路変換を縦方向に積み重ねた構成を基本としている。マイクロストリップ-スロット線路変換回路の構成を図2-1に、その等価回路を図2-2に[1]、多層構造を用いたフィルタの構成図を図2-3に、その等価回路を図2-4に示す[2]。リチャード変換により、周波数空間から $p$ 空間に変換すると特性インピーダンス $Z_0$ の先端短絡・および開放の線路は各々 $Z_0$ 、 $1/Z_0$ のインダクタおよびキャパシタ

として扱える。図2-4に示した等価回路にリチャード変換を適応すると図2-5となる[6]。これは3段のハイパスフィルタ回路であり、実周波数空間においては、 $1/4$ 波長を中心としたバンドパスフィルタとなる。この時の基本素子値はフィルタのg-valueとして知られている[7]。外部負荷を $Z_r$ , カットオフ周波数を $P_o$ とすると $Z_{m1}, Z_{m2}, Z_s$ は次式で表わせる。

$$\begin{aligned} Z_{m1} &= P_o \cdot Z_r \cdot g_1 \\ Z_s &= 2Z_r / (P_o \cdot g_2) \\ Z_{m2} &= P_o \cdot Z_r \cdot g_3 \end{aligned} \quad (2-1)$$

いま、0.1dBリップルの3段マキシマリフラット型フィルタ ( $n=3$ ) を仮定すると、フィルタのg-valueとしては次のようになる。

$$g_1=1.00, g_2=2.00, g_3=1.00, g_4=1.00$$

$P_o=0.8$ とすると、 $Z_m$ および $Z_s$ として次の値を得る。

$$Z_m=40.0, Z_s=62.5$$

パターン設計に際しては、linecalcにてスロット幅およびマイクロストリップ線路幅を決めている。20GHzで $Z_s=62.5$  ohmの条件を満たすスロット線路の条件はギャップ幅80 $\mu$ mである。(GaAsの基板450 $\mu$ mを仮定)

## (ii) 試作結果

図2-6に試作したフィルタのパターン図を示す。チップサイズは3.6mm x 1.2 mmである。中央部の幅広の白い部分がスロット線路部分、スロット線路の上下にコの字型の形状で見えるのがTFMS線路の部分である。図2-7に試作したMMIC多層化フィルタの特性を示す。挿入損失は8.0GHzから20.8GHzにわたって5.0dB以下であり、16.2GHzにおいては約2.2dBの損失である。また、帯域内での反射損失は20dB以上とれており良好である。ただ、高域における減衰量の増えかたが理論値(後述シミュレーション結果参照)に比べて緩やかになっている。この原因として、変換部(スロット-マイクロストリップ変換部)での容量の影響等が考えられる。

## (iii) 多段化の検討

図2-4に等価回路で示した本フィルタの周波数特性を回路シミュレータで計算する場合の計算プログラムの導出過程を示し、そのプログラムを用いて本フィルタを多段構成した場合の特性をシミュレーション計算した結果を示す。図2-8は、伝送線路を模式的に示した図であり、この図に示したよに入出力の電圧・電流を定義すれば、それらは次式によって関係づけられる。

$$V_1 = V_2 \cosh \gamma l + Z_l I_2 \sinh \gamma l \quad (2-2)$$

$$V_2 = (1/Z)V_2 \sinh \gamma l + I_2 \cosh \gamma l$$

いま、端子 2 開放のもとでの端子 1 から見たインピーダンスをもとめると

$$Z_1 = V_1/I_1 = \cosh \gamma l / ((1/Z) \sinh \gamma l) = Z \coth \gamma l \quad (2-3)$$

Loss less の場合を考えると  $\gamma = j\beta$  である故

$$Z_1 = -jZ \cot \beta l \quad (2-4)$$

となる。一方、端子 2 短絡のもとでの端子 1 から見たインピーダンスをもとめると

$$Z_1 = Z \tanh \beta l = jZ \tanh \beta l \quad (2-5)$$

よって、図 2-4 に示したフィルタの等価回路を Z パラメータ表示すると、図 2-9 のようになり、Z<sub>1</sub>、Z<sub>2</sub> は各々次のように表わされる。

$$Z_1 = -jZ \cot \beta l, \quad Z_2 = (1/2)Z \tanh \beta l = (1/2)jZ \tan \beta l \quad (2-6)$$

また、この時の全体の Z パラメータは次のように表わされる。

$$(Z) = \begin{pmatrix} Z_1 + Z_2 & Z_2 \\ Z_2 & Z_1 + Z_2 \end{pmatrix} = \begin{pmatrix} Z_{11} & Z_{21} \\ Z_{12} & Z_{22} \end{pmatrix} \quad (2-7)$$

この時、全体の動作伝送係数 SB は次のように表わされる。

$$SB = \frac{(R + Z_{11})(R + Z_{22}) - Z_{12}^2}{2Z_{12} \cdot R} \quad (2-8)$$

これを基にして求めたフィルタの周波数特性を求めるプログラムを表-1 に示す。なお、このプログラムの中で上記フィルタを縦続接続し、各々のフィルタの中心周波数をずらした場合の特性も求められるようにしてある。図 2-10 は、このようにして求めたフィルタのシミュレーション結果である。図中 SBDB は、初段目のフィルタの特性、SBDBB は 2 段目のフィルタの特性、SBTOTAL は縦続接続した場合の全体の特性である。図 2-10 (i) は、初段を中心周波数  $f_0 = 20\text{GHz}$  に、2 段目を中心周波数  $f_0 = 15\text{GHz}$  に設定した場合の特性、図 2-10 (ii) は、初段を中心周波数  $f_0 = 20\text{GHz}$  に、2 段目を中心周波数  $f_0 = 12\text{GHz}$  に設定した場合の特性である。また特性インピーダンスとしては、どちらの場合も

ストリップライン部のインピーダンス  $Z_m = 40.0$

スロットライン部のインピーダンス  $Z_s = 62.5$

( $P_0 = 1.25$  : リップル 0.1dB  $n=3$  のマキシマリフラット型を仮定) として計算を行っている。ともに縦続接続することにより、ある程度の狭帯域化が図られていることがわかる。なお、上記したようにこれらの計算においては線路の損失は無視して計算を行っている。

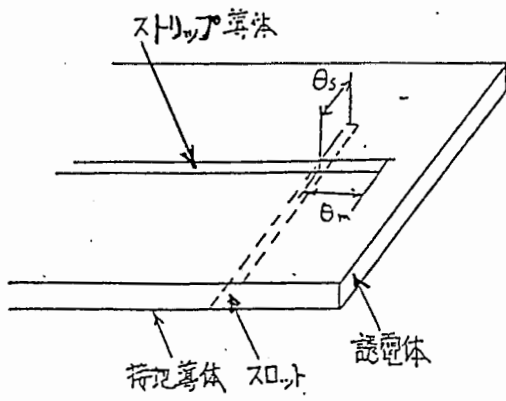


図2-1 マイクロストリップ・スロット変換回路

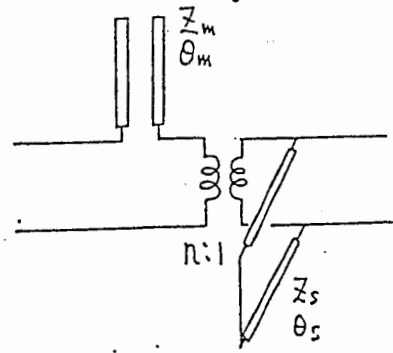
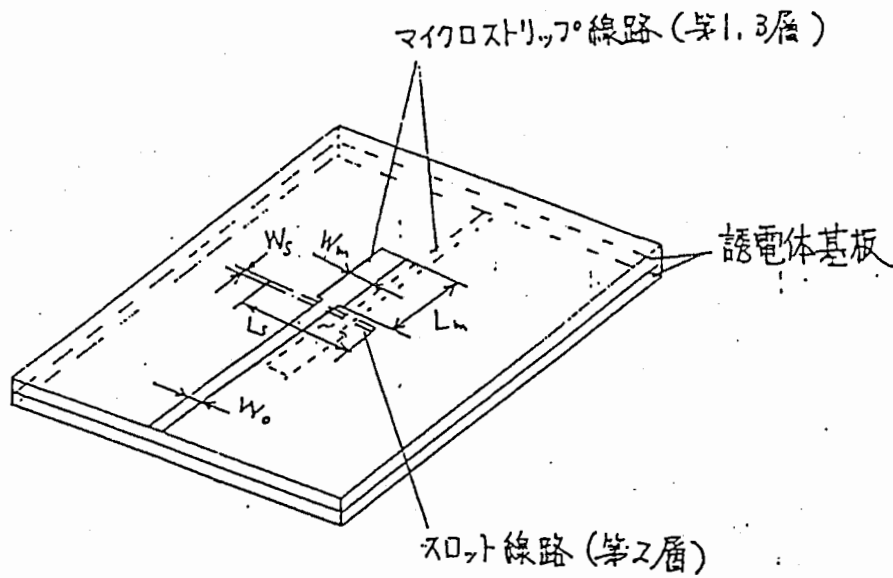
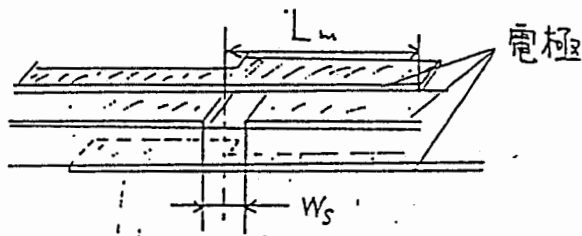


図2-2 等価回路



構成図



交差部断面

図2-3 3層構造フィルタの構造図



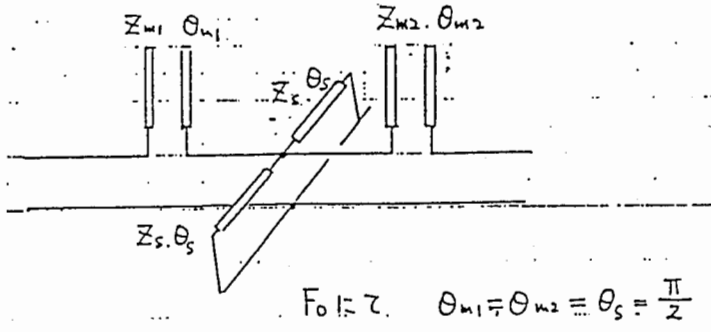


図 2-4 3層構造フィルタの等価回路

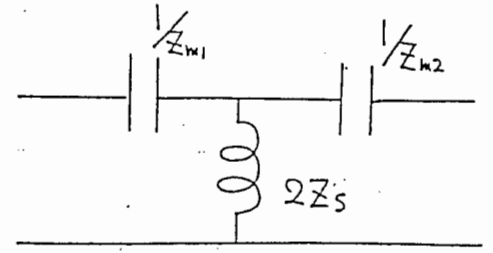


図 2-5 p空間での等価回路

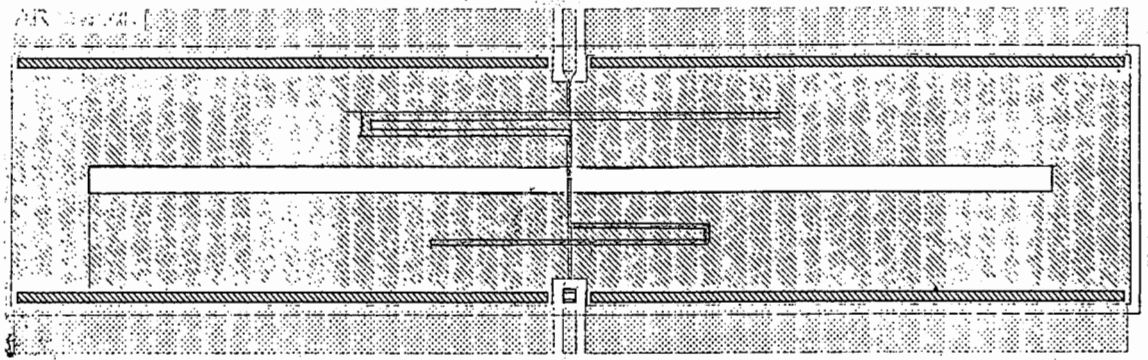


図 2-6 多層化フィルタのパターン (X=3.6mm, Y=1.2mm)

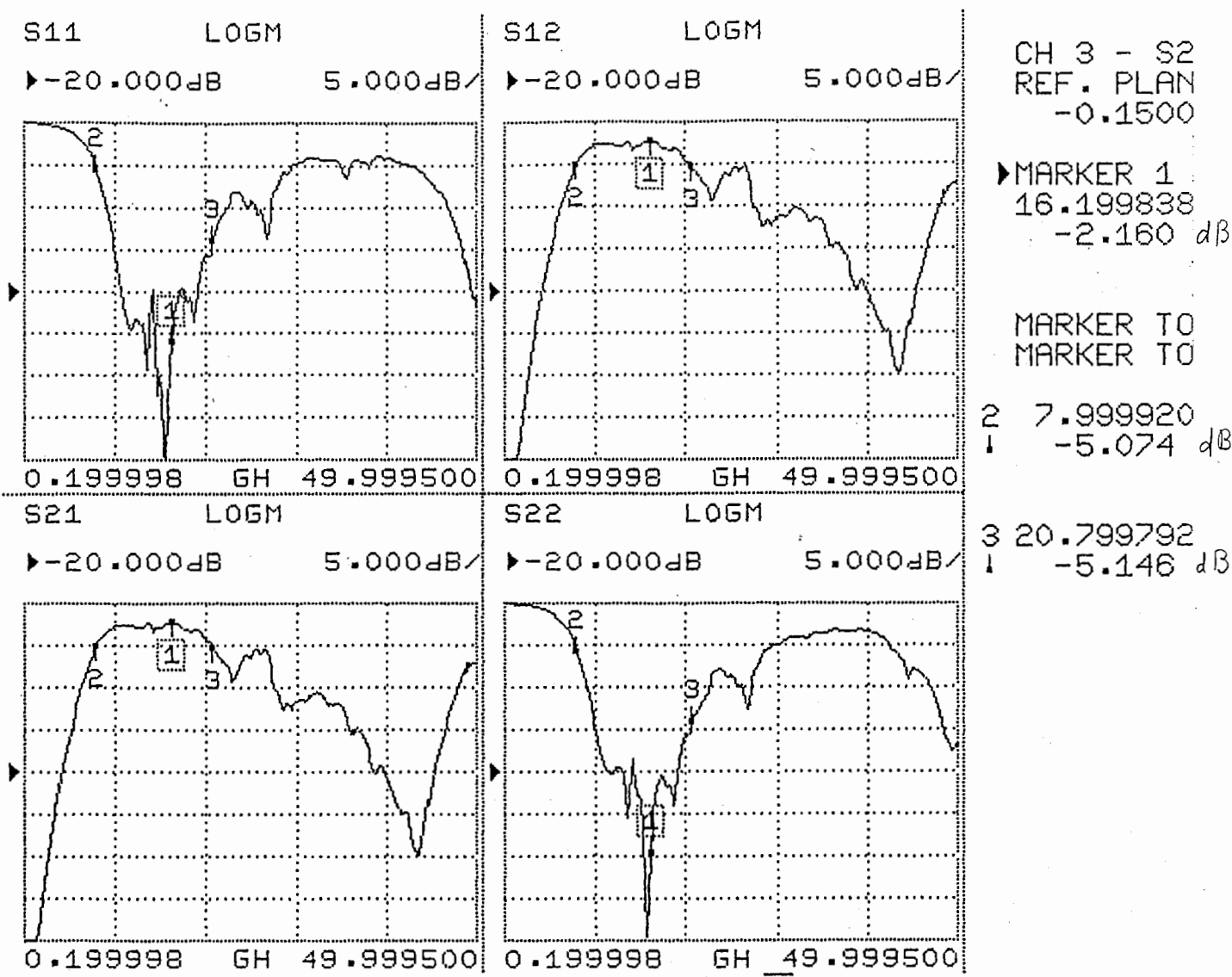


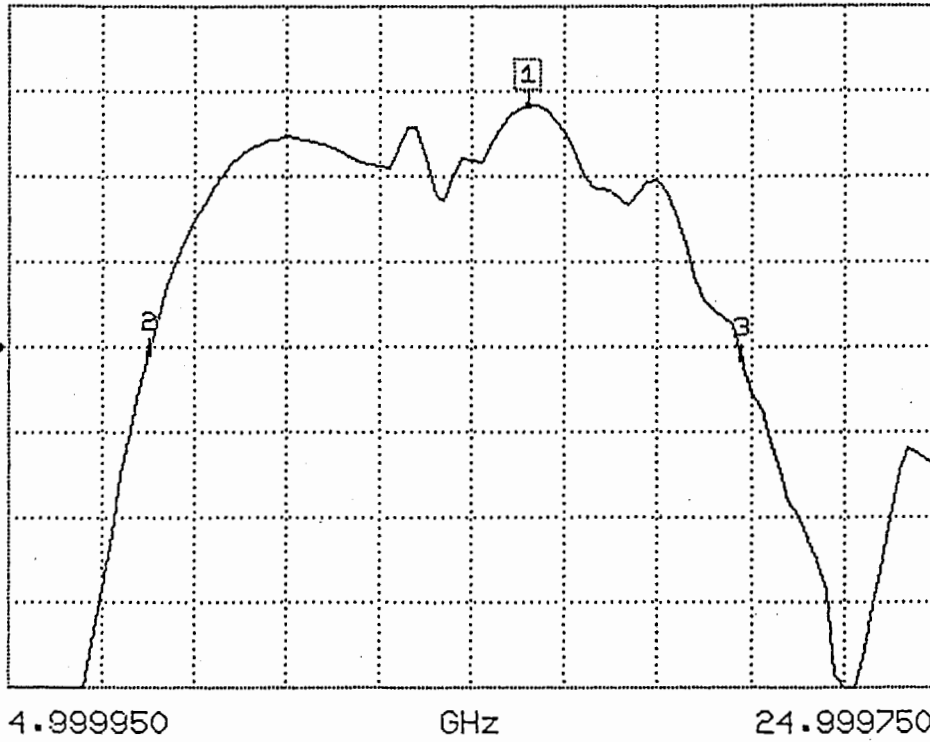
図 2-7 MMIC多層化フィルタの試作結果

S21 FORWARD TRANSMISSION

LOG MAG.

REF=-5.000dB

1.000dB/DIU



CH 3 - S21  
REF. PLANE  
-0.1500 mm

MARKER 1  
16.199838 GHz  
-2.164 dB

MARKER TO MAX  
MARKER TO MIN

2 7.999920 GHz  
-5.075 dB

3 20.799792 GHz  
-5.151 dB

図2-7 MMIC多層化フィルタの試作結果 (S21特性)

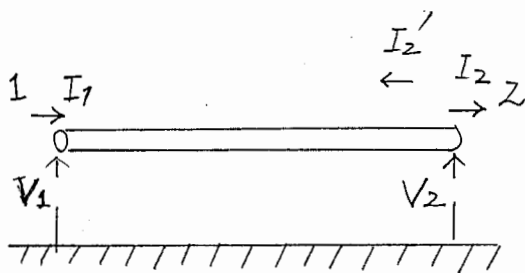


図2-8 伝送線路の模式図

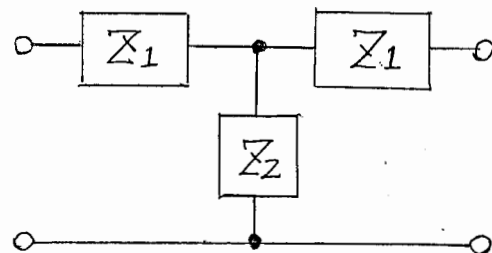


図2-9 図4に示すフィルタのインピーダンス表示

```

outeqn
zm=60
zs=41.7
f0=20.0
r=50
beta=3.14/2*(freq/f0)
z1=-j(zm*1/tan(beta))
z2=1/2*j(zs*tan(beta))
z11=z1+z2
z21=z2
z12=z2
z22=z1+z2

sbmag=((r+z11)*(r+z22)-z12*z12)/(2*z12*r)
sdbb=20*log(abs(sbmag))

zmb=60
zsb=41.7
f0b=19.0
rb=50
betab=3.14/2*(freq/f0b)
z1b=-j(zmb*1/tan(betab))
z2b=1/2*j(zsb*tan(betab))
z11b=z1b+z2b
z21b=z2b
z12b=z2b
z22b=z1b+z2b

sbmagb=((rb+z11b)*(rb+z22b)-z12b*z12b)/(2*z12b*rb)
sdbbb=20*log(abs(sbmagb))

sbttotal=sdbbb+sdbb
! z0=50

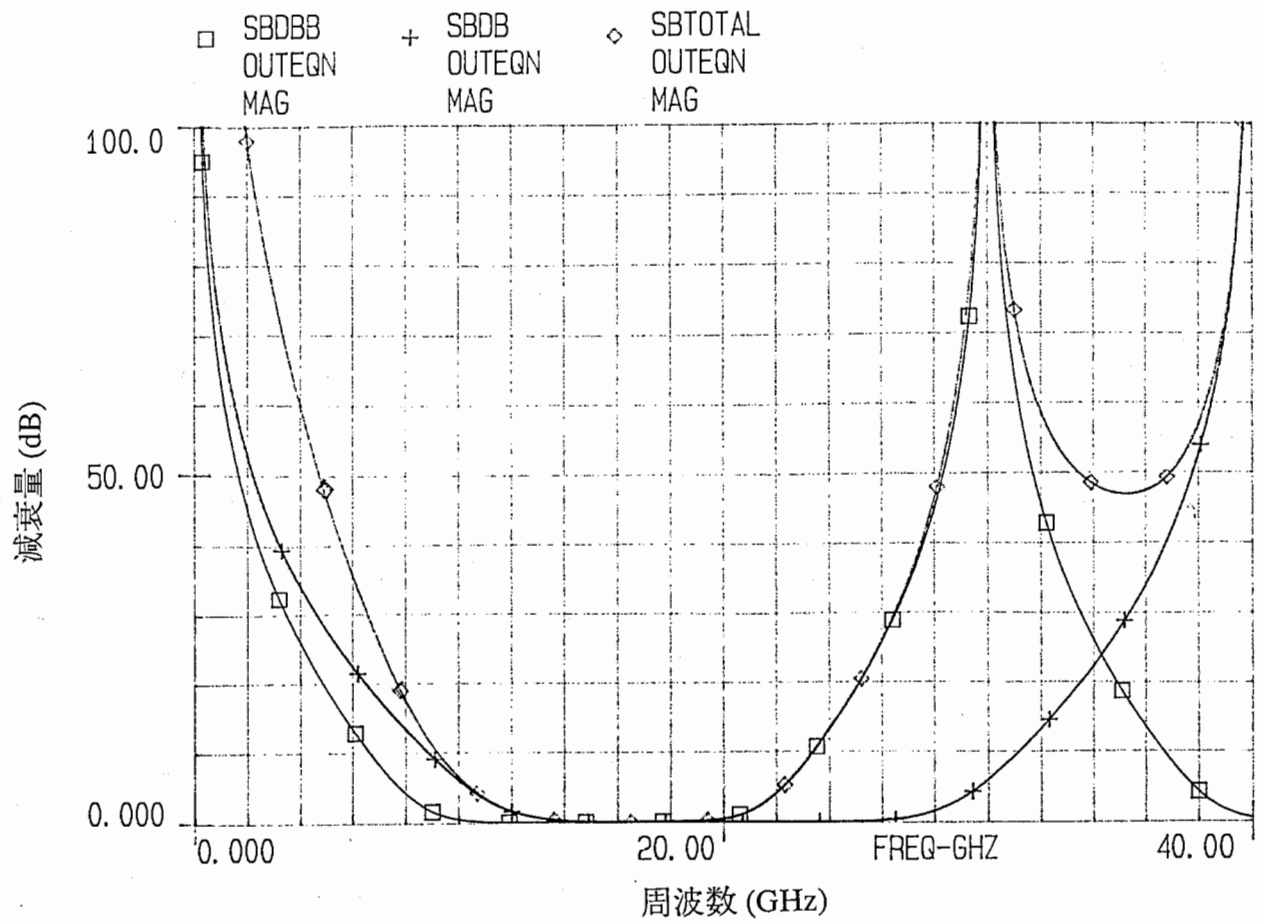
freq
! sweep 0.1 20 1.0
! sweep 0.1 40 0.1
! SWEEP 29.0 31.00 0.01

out
! RESO ff s11
! RESO ff s21
! RESO ff db[s11] gr1
! reso ff ang[s11] gr1a
! shift2 db[s21] gr1
! shift2 ang[s21] gr1
! reso ff db[s31] gr1
! reso ff db[s41] gr1
! outeqn mag[sbmag] gr1
! outeqn mag[sdbb] gr1
! outeqn mag[sdb] gr1
! outeqn mag[sbttotal] gr1

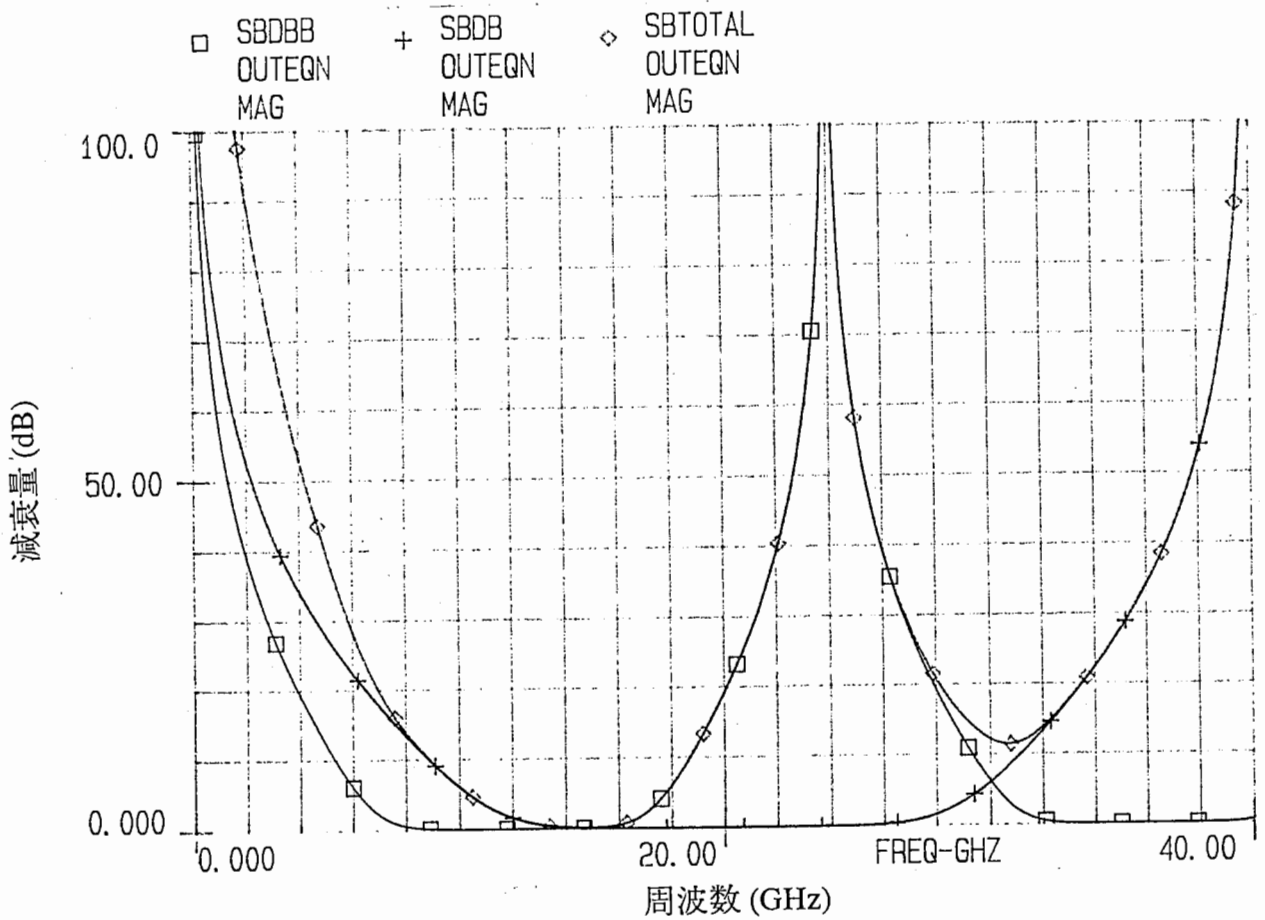
grid
range 0 40 2.0
! RANGE 14.0 16.0 0.5
gr1 100 0 10
gr2 -180 180 20

```

表-1 多層化フィルタの周波数特性を求めるプログラムのリスト



(i) SBDB ( $f_0=20\text{GHz}$ に設定) とSBDBB ( $f_0=15\text{GHz}$ に設定) を継続接続した場合



(ii) SBDB ( $f_0=20\text{GHz}$ に設定) とSBDBB ( $f_0=12\text{GHz}$ に設定) を継続接続した場合

図2-10 多層化フィルタのシミュレーション例

### 3. 方向性結合器および抵抗を用いた狭帯域低損失高選択性フィルタ [3]

本章では、もう1つのフィルタ型式である、方向性結合器および抵抗を用いた狭帯域高選択性フィルタについて述べる。本フィルタは、従来の1/2波長共振器を用いたフィルタに比べて低損失であり、通過帯域の近傍に減衰極を設けることができ、反射減衰量も従来のフィルタよりも広い帯域で良好な特性が得られるる特長がある。

#### (i) フィルタの動作原理および設計

図3-1にカップラーと伝送線路より構成される共振器を示す。カップラー部はCoupled portとthrough portはopenとなっており、isolated port に伝送線路により構成される負荷を接続する構成となっている。coupled-strip-transmission-lineの特性は以下に示すZ-matrixによって表わすことができる[5]。

$$\begin{aligned} Z_{11} = Z_{22} = Z_{33} = Z_{44} &= j\frac{1}{2}(Z_{oe} + Z_{oo})\cot\theta, \\ Z_{12} = Z_{21} = Z_{34} = Z_{43} &= j\frac{1}{2}(Z_{oe} - Z_{oo})\cot\theta, \\ Z_{13} = Z_{31} = Z_{24} = Z_{42} &= j\frac{1}{2}(Z_{oe} - Z_{oo})\csc\theta, \\ Z_{14} = Z_{41} = Z_{23} = Z_{32} &= j\frac{1}{2}(Z_{oe} + Z_{oo})\csc\theta, \end{aligned} \quad (3-1)$$

$$\theta = kl,$$

ここに、 $Z_{oe}$ はeven-mode impedance、 $Z_{oo}$ はodd-mode impedance、 $k$ は位相定数、 $l$ はカップラー部の物理長である。図3-1の回路においてcoupled portとthrough portがopenであり、isolation portに負荷 $Z_L$ が接続されている条件により、上記Z-matrixを用いると次式が導出される。

$$\begin{aligned} V_1 &= Z_{11}I_1 + Z_{13}I_3 \\ V_2 &= Z_{21}I_1 + Z_{23}I_3 \\ V_3 &= Z_{31}I_1 + Z_{33}I_3 = -Z_L I_3 \\ V_4 &= Z_{41}I_1 + Z_{43}I_3 \end{aligned} \quad (3-2)$$

これらの式より、入力ポート1からの入力インピーダンス $Z_1$ は、次式で表される。

$$Z_1 = V_1 / I_1 = -j(Z_{oe} + Z_{oo})\frac{\cot\theta}{2}$$

$$+ \frac{\frac{1}{4}(Z_{oe} + Z_{oo})^2 \csc^2 \theta}{-j\frac{1}{2}(Z_{oe} + Z_{oo}) \cot \theta + Z_L} \quad (3-3)$$

いま、負荷インピーダンス $Z_L$ を先端短絡した伝送線路で構成した場合を考えると、 $Z_L$ および $Z_1$ は次式のように表わされる。

$$Z_L = jZ_o \tan \beta l_L$$

$$Z_1 = -j(Z_{oe} + Z_{oo}) \frac{\cot \theta}{2}$$

$$+ j \frac{\frac{1}{4}(Z_{oe} + Z_{oo})^2 \csc^2 \theta}{\frac{1}{2}(Z_{oe} + Z_{oo}) \cot \theta - Z_o \tan \beta l_L} \quad (3-4)$$

この式より、

$$\frac{1}{2}(Z_{oe} + Z_{oo}) \cot \theta = Z_o \tan \beta l_L \quad (3-5)$$

が成立する周波数 $f=f_0$ において $Z_1$ が共振することがわかる。

図3-2は、共振周波数 $f_0=17.4\text{GHz}$ の場合における入力インピーダンス $Z_1$ の計算結果である。無損失線路の場合を考えると、入力インピーダンス $Z_1$ はスミスチャート上で半径1の円の軌跡を描く。しかし、線路損失がある場合には、軌跡は円の内側を回転する。図3-1の共振回路の入力に特性インピーダンス $Z_0$ に等しい抵抗 $R=Z_0$ を入れると、この抵抗の入力からみたインピーダンスは、離調周波数でスミスチャートの中心を通る円を描くようになる。図3-3に、共振器の入力に抵抗を入れた場合のインピーダンスの計算結果を示す。図3-3(a)は、スミスチャート上でみたimpedance locus、図3-3(b)は振巾および位相の周波数特性でみた場合の結果である。同様の特性を、 $f_0=3.0\text{GHz}$ となるようにして計算した結果を図3-4および図3-5に示す。

前述したとおり、入力インピーダンス $Z_1$ の共振周波数は(3-5)式によって表わされる。その結果、図3-1に示す共振器回路を図3-3(b)の中に示した回路と、線路長約 $\lambda_g/4$ の線路を介して並列に接続し、その各々の共振器の共振周波数を少しずらせば、その並列接続点からのインピーダンスは帯域通過特性を示すようになる。この場合の回路図を図3-6に、 $f_0 \approx 17.5\text{GHz}$ 帯での計算結果を図3-7に示す。この図から、前述したように図3-6の回路の反射特性は帯域通過特性を示していることがわかる。従って図3-6の基本回路を用いれば、図3-8に示すようにサーキュレータまたはハイブリッドと組み合わせることにより、帯域通過フィルタを構成することができる。

図3-9は、図3-7と同様に17GHz帯での基本回路部のシミュレーション結果である。ただし、図3-7では、負荷インピーダンスとして先端SHORTの場合の線

路で計算を行っているが、図3-9では、先端OPENの線路の場合で計算を行っている。これは、今までの試作の中で、先端SHORTの線路を用いた場合には、VIA Hole部分での寄生リアクタンスの影響が大きく、実際の以後の試作では先端OPENの線路の場合で進めており、その場合の特性を計算しているものである。図3-10は、図3-9の $l_x=1800(\mu\text{m})$ の場合において、抵抗と反射係数観測点の間（ノード40と44との間）に $l=200\mu\text{m}$ の伝送線路を入れた場合の特性である。また、図3-11は片方のカップラーに接続される伝送線路の長さを変えることにより、片方の共振器の共振周波数を変化させ、それによってフィルタの帯域幅を変化させた場合のシミュレーション結果である。両方の共振器の共振周波数差を大きくするに従い帯域幅は広くなるが、あまり帯域幅を広くしすぎると図の結果からもわかるように中心周波数での落ち込みが大きくなる。

次に、同じフィルタを3.0GHz帯用として設計シミュレーションした結果について述べる。図3-12は、 $f_0=3.0\text{GHz}$ 帯での共振器単体の入力インピーダンスであり、図3-4の結果の場合とは基板厚が異なる。図3-13は、図3-12の共振器の入力に $R=50$ オームの抵抗を装荷した場合の入力インピーダンスである。図3-14は、この単体共振器をもとに計算したフィルタ基本回路部のシミュレーション結果である。また、図3-15は、この図3-14(b)の結果をもとに、線路の導体損を変化させた場合のシミュレーション結果である。導体損の増大にともない、中心帯域および、減衰極での減衰量が増大している。図3-16は、これらの結果をもとに実際のパターンにパターン化した場合の図である。図3-17、3-18は、フィルタ基本回路の両方の共振回路を構成する伝送線路の先端にバラクタを実装した場合の中心周波数可変特性のシミュレーション回路およびその結果である。

図3-19は、これらの本提案フィルタの通過特性を従来の1/2波長共振器を用いたものと比較したシミュレーション結果である。 $Q=290$ は、比誘電率9.9、厚み1.0mmのアルミナ基板上に形成された $Z_0=50$ の線路の場合、 $Q=100$ は、比誘電率37、厚み1.0mmの基板上に形成された $Z_0=50$ の線路の場合に相当する。本フィルタの場合、 $Q$ 値が劣化してもフィルタ挿入損失の劣化が少ないことがわかる。

さらに急峻なフィルタの選択性を得るためには、共振器の数を増やすことが有効である。図3-20には、図3-16の場合よりも各共振器の数をそれぞれ増やした場合の基本回路の構成を、図3-21には、そのシミュレーション結果を示す。共振器を多段化することによって、急峻なフィルタ特性が得られていることがわかる。



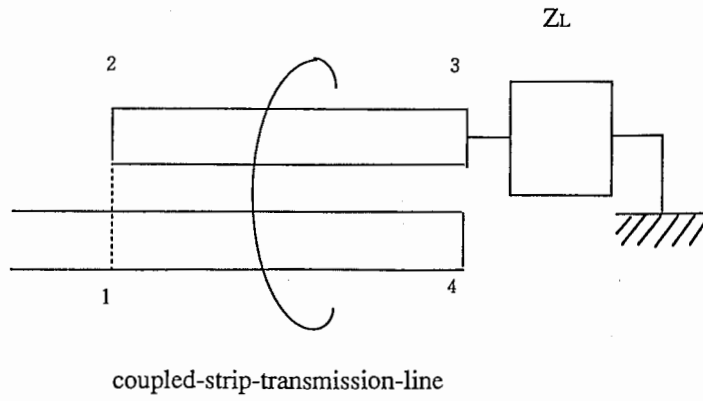
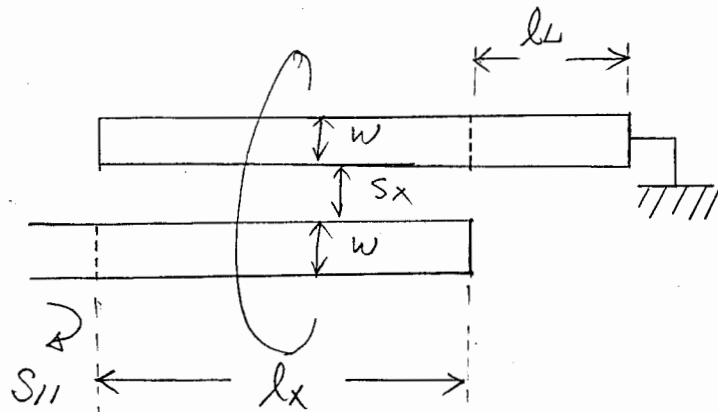
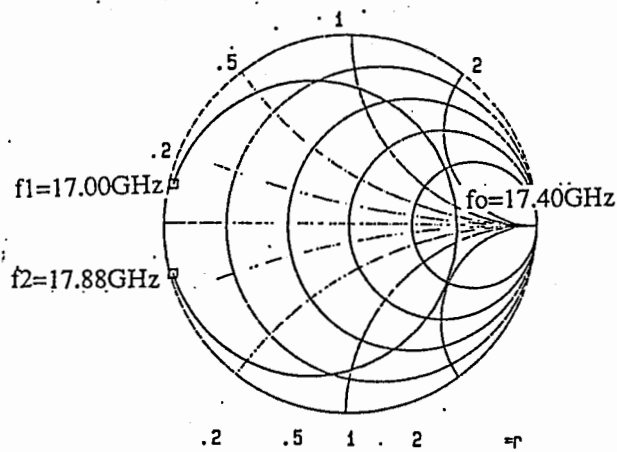


図 3 - 1 結合伝送線路によって構成される共振器回路の構成



$$w = 4\phi\phi\mu, \quad S_x = 600\mu, \quad l_x = 16\phi\phi\mu, \quad l_L = 5\phi\phi\mu$$

基板条件: MSLUB ER=9.6 H=38φ  
 T=3, RHO=1, RGH=0  
 MCOVER\_1 HC=6φφφ

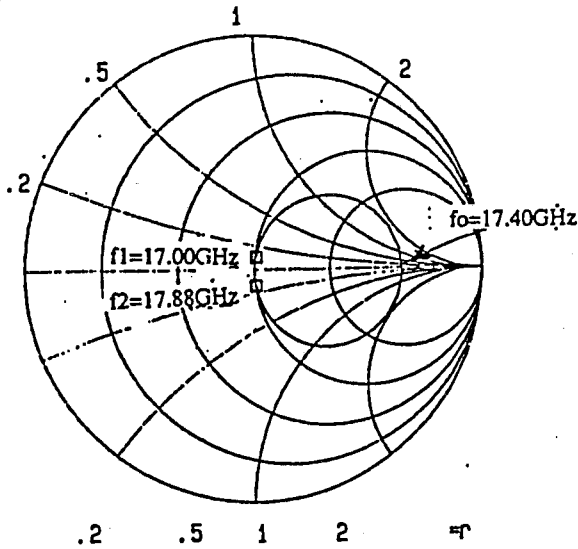
図 3 - 2 方向性結合器を用いた共振器回路のシミュレーション結果 ( $f_0=17.4\text{GHz}$ の場合)

CKT

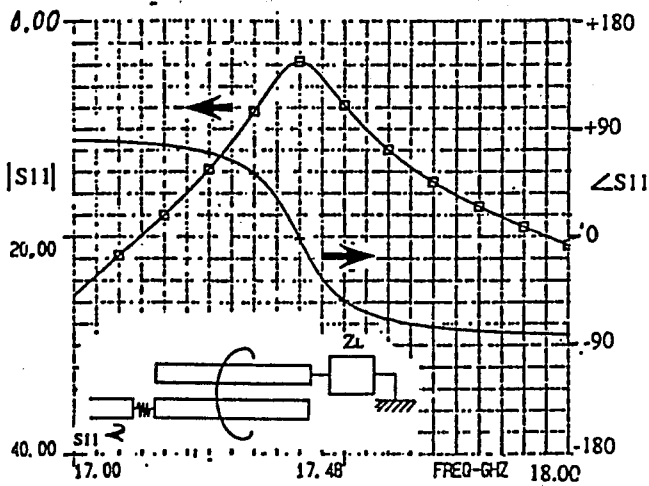
```

MSUB   ER=9.6   H=380   T=3   RHO=1   RGH=0
MCOVER_1   HC=6000
mclin  12 20 21 13   W=400   S=600   l=1600
        W1=400   W2=400   W3=400   W4=400
mlin   12 0   W=400   l=50
def1p  21   COUP
    
```

図3-2の回路のシミュレーションリスト



(d) Impedance locus on the Smith chart



(b) Input impedance expressed by amplitude and phase

図3-3 共振器の入力に抵抗を装荷した場合の共振器回路のシミュレーション結果 ( $f_0=17.4\text{GHz}$ )

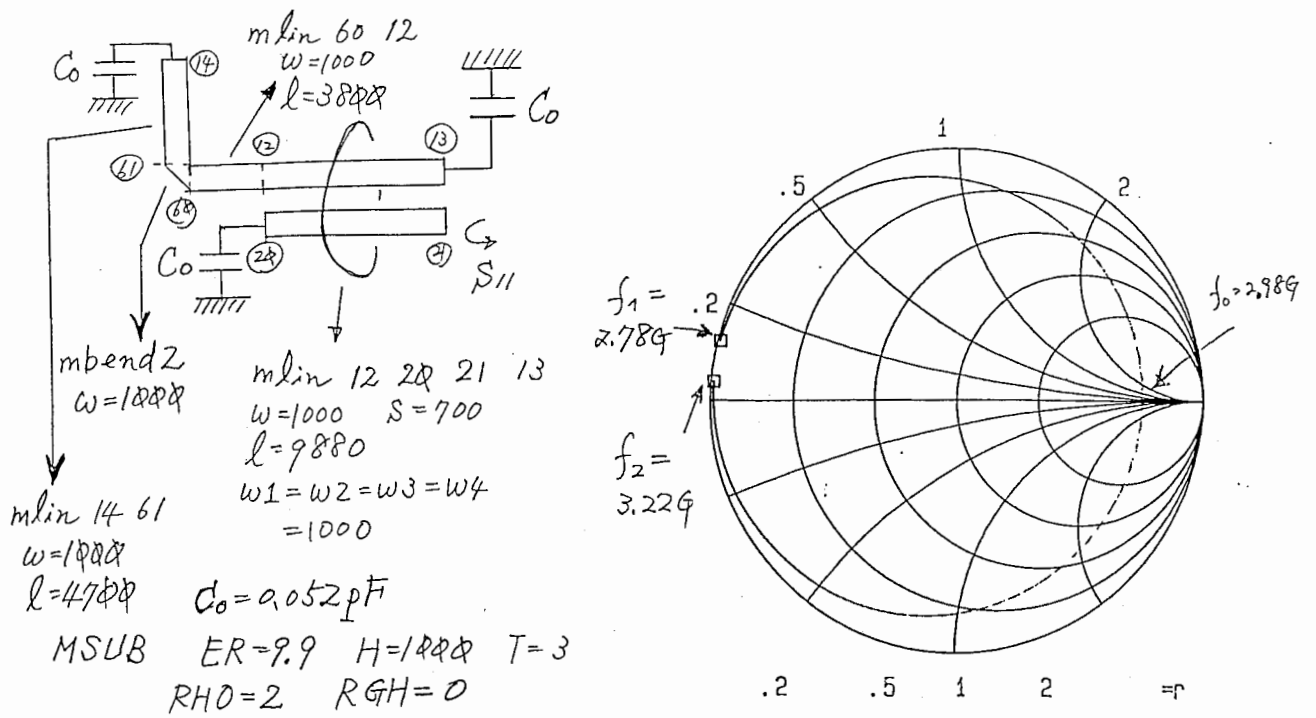
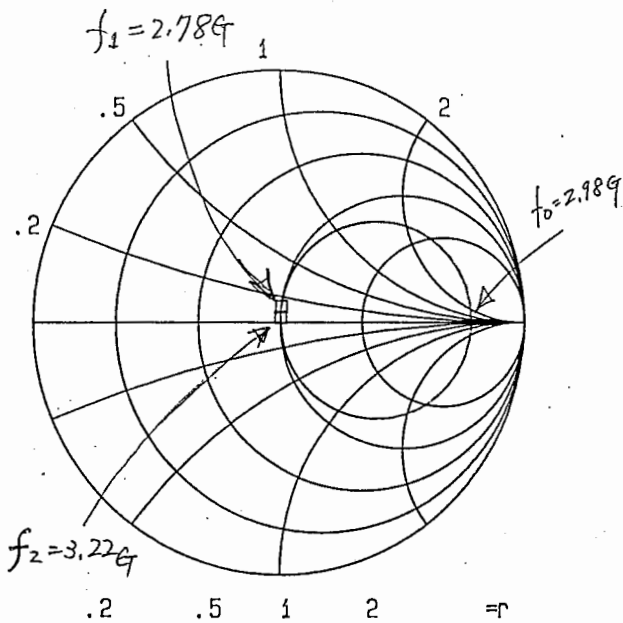
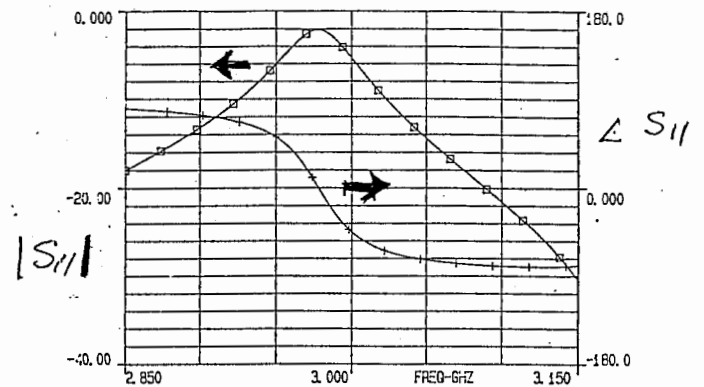


図3-4 方向性結合器を用いた共振器回路のシミュレーション結果 ( $f_0 \approx 3.0\text{GHz}$ の場合)

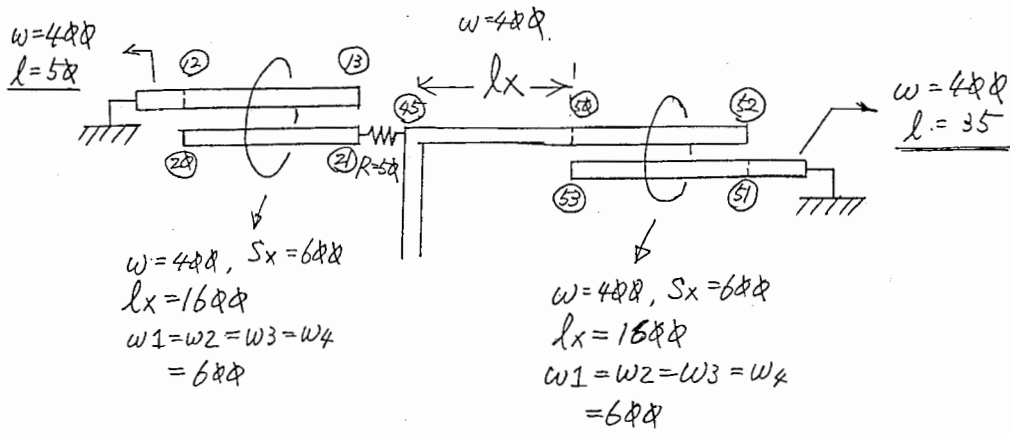


(a) スミスチャート上でみたインピーダンス



(b) 振巾および位相で表わした場合の入力インピーダンス

図3-5 図3-4の共振器の入力に50Ωの抵抗を装荷した場合の共振器回路のシミュレーション結果 ( $f_0 \approx 3.0\text{GHz}$ )



CKT

MSUB ER=9.6 H=38 T=3 RHO=1 RQH=0

MCOVER\_1 HC=6

mclin 12 2 21 13 w=4 S=6 l=16

w1=4 w2=4 w3=4 w4=4

mclin 12 4 w=4 l=5

res 21 45 R=5

mclin 5 53 51 52 w=4 S=6 l=16

w1=4 w2=4 w3=4 w4=4

mclin 51 4 w=4 l=35

mclin 45 50 w=4 l=17

defIP 45 coup.

図3-6 フィルタの基本回路部の構成 ( $f_0 \approx 17.5\text{GHz}$ の場合)

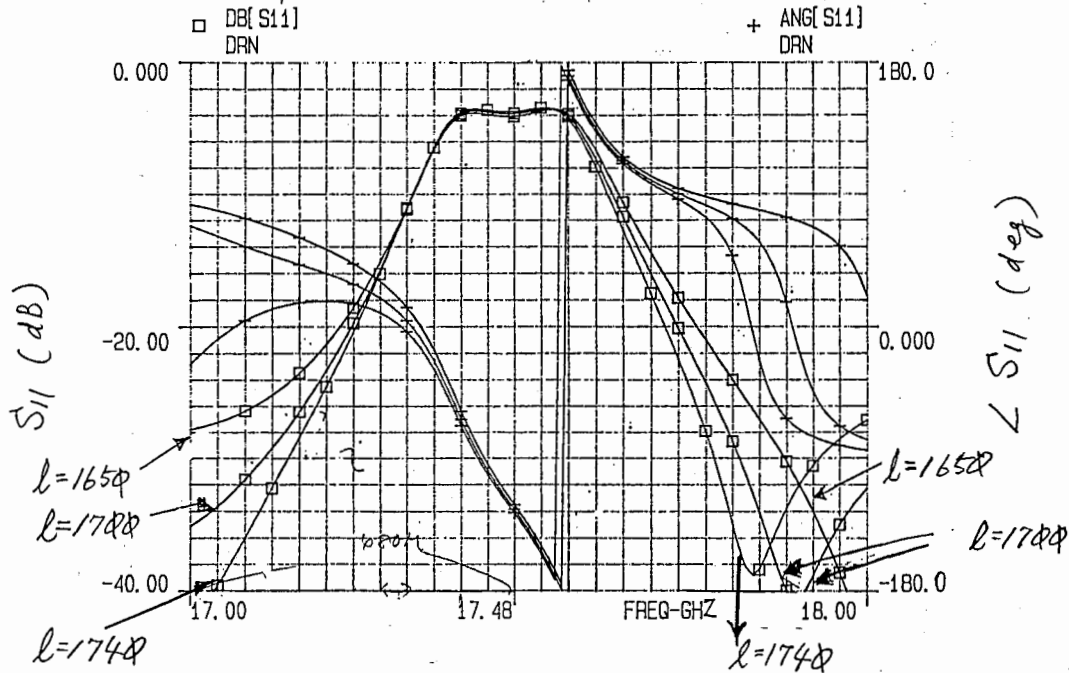
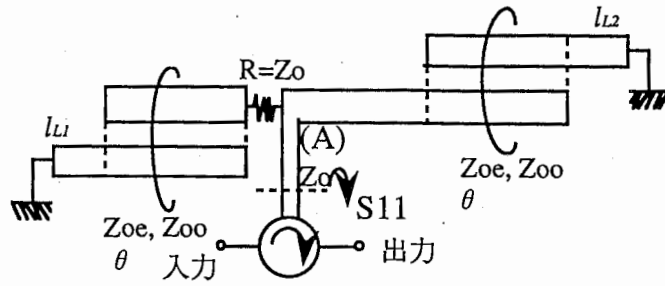
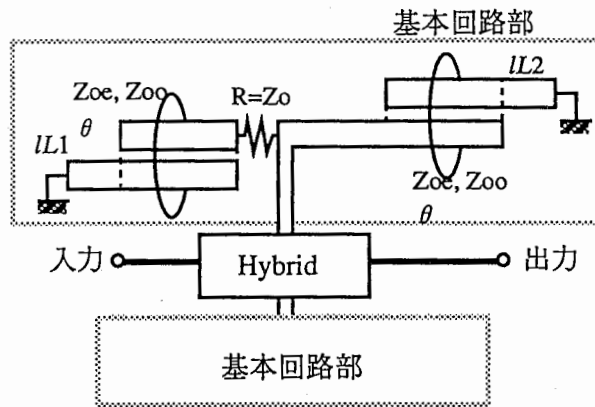


図3-7 フィルタ基本回路部のシミュレーション結果 ( $f_0 \approx 17.5\text{GHz}$ の場合)

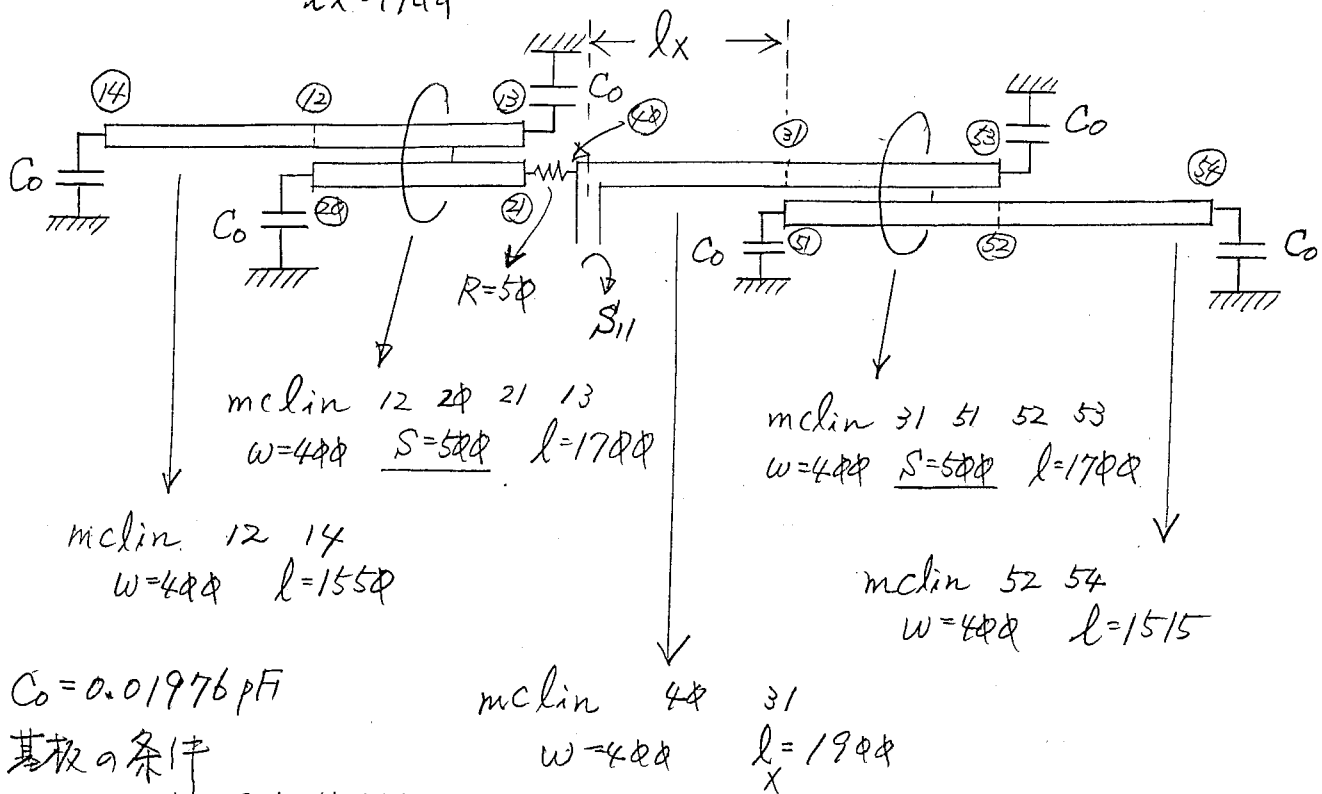
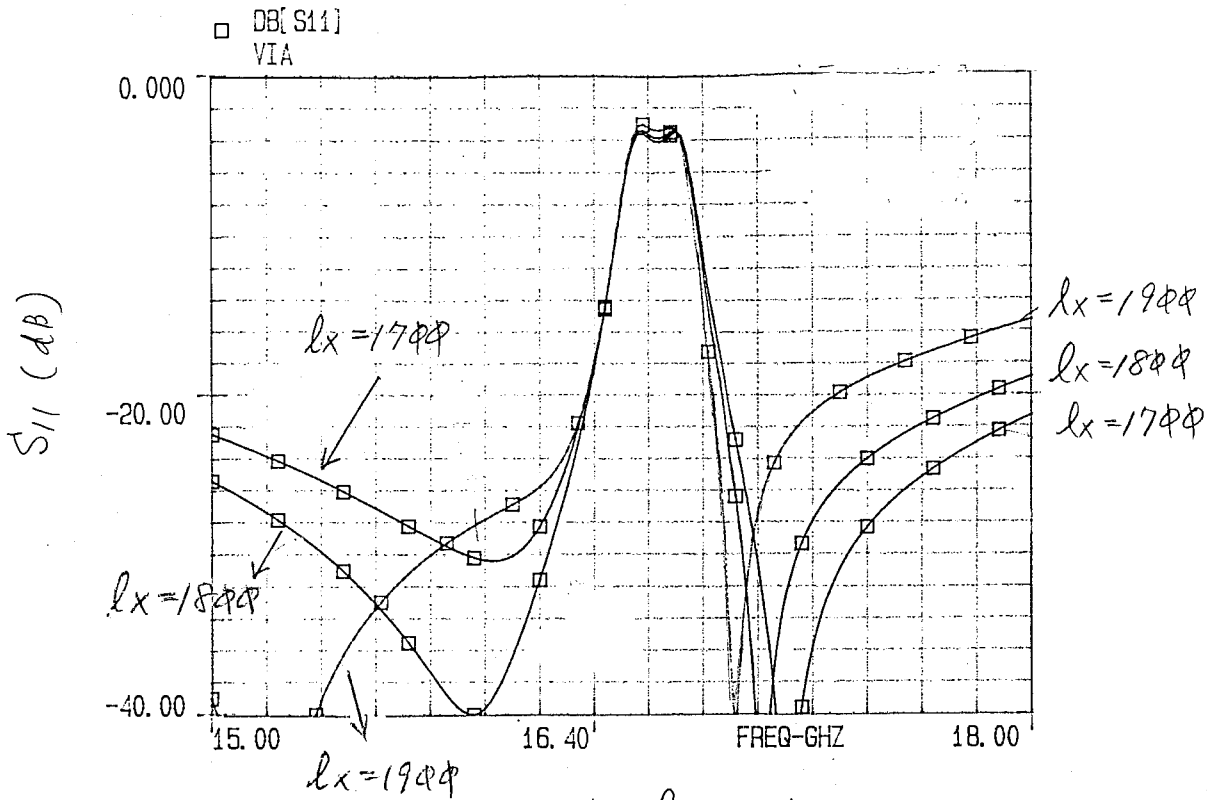


(a) サーキュレータを用いた構成



(b) ハイブリッドを用いた構成

図 3-8 フィルタの構成



$C_0 = 0.01976 \text{ pF}$

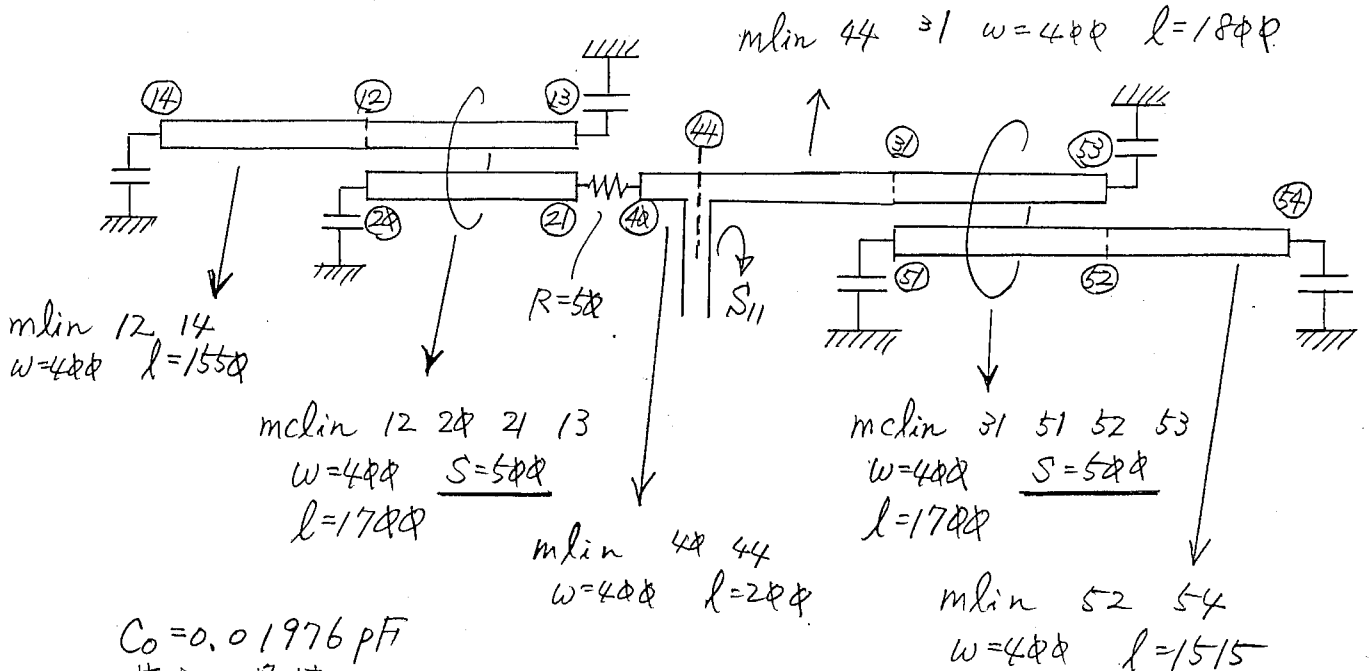
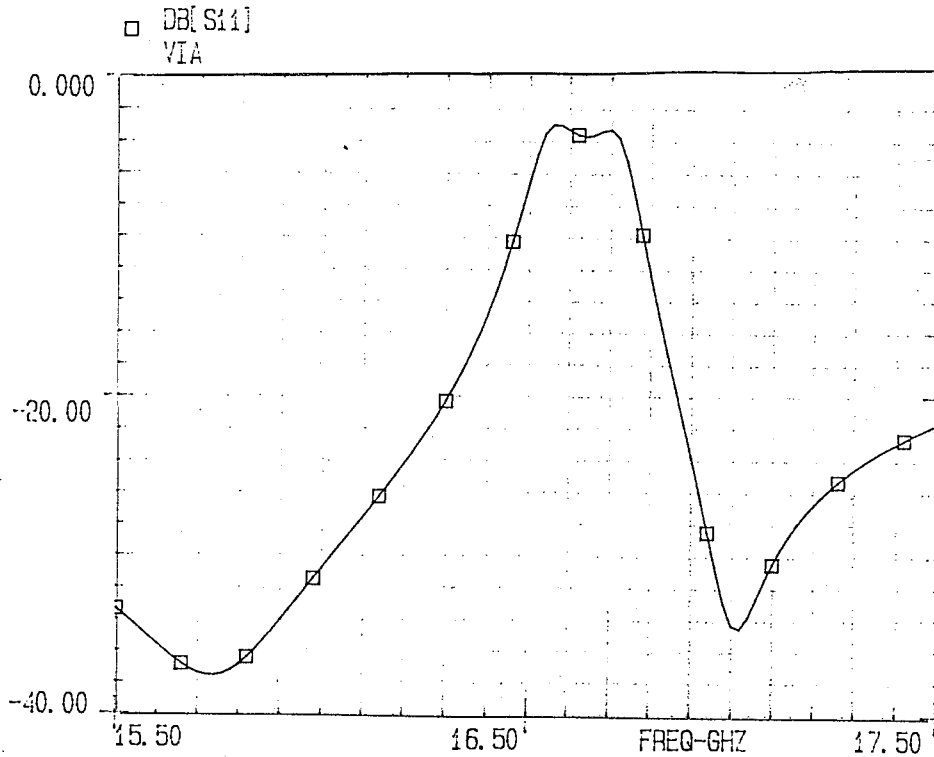
基板の条件

MSUB ER=9.6 H=38p

T=3 RHO=1 RGH=0

M COVER\_1 HC=9pFp

図3-9 フィルタ基本回路部のシミュレーション結果  
(負荷インピーダンスとして先端開放線路を用いた場合;  $f_0 \approx 17.5 \text{ GHz}$ )



$C_0 = 0.01976\ pF$   
 基板の条件  
 $MSUB\ ER=9.6\ H=38\phi$   
 $T=3\ RHO=1\ RGH=0$   
 $MCOVER\_1\ HC=9\phi\phi\phi$

図3-10 17GHz帯フィルタ基本回路部のシミュレーション結果 -その2- (負荷インピーダンスとして先端開放線路を用いた場合)

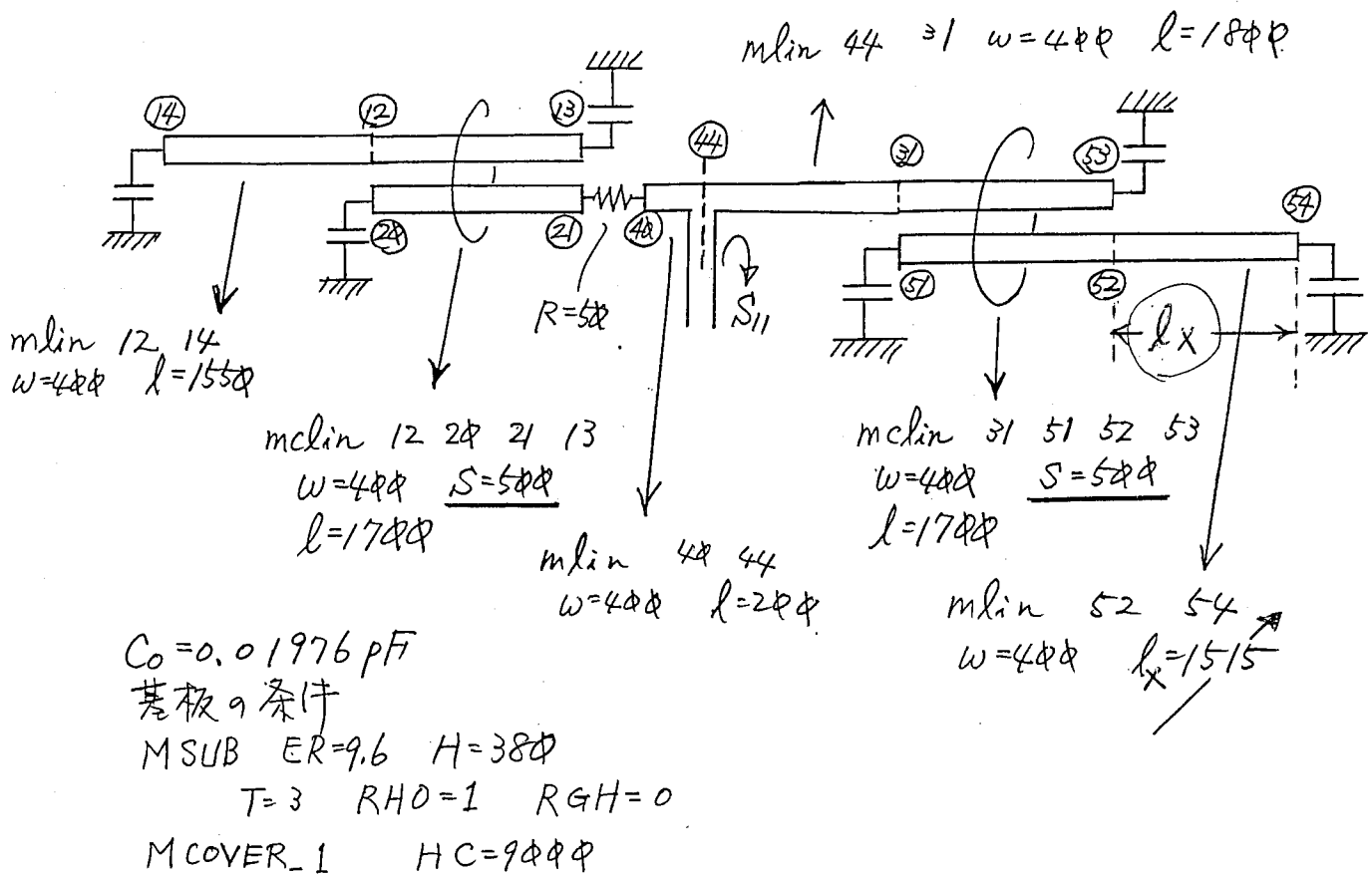
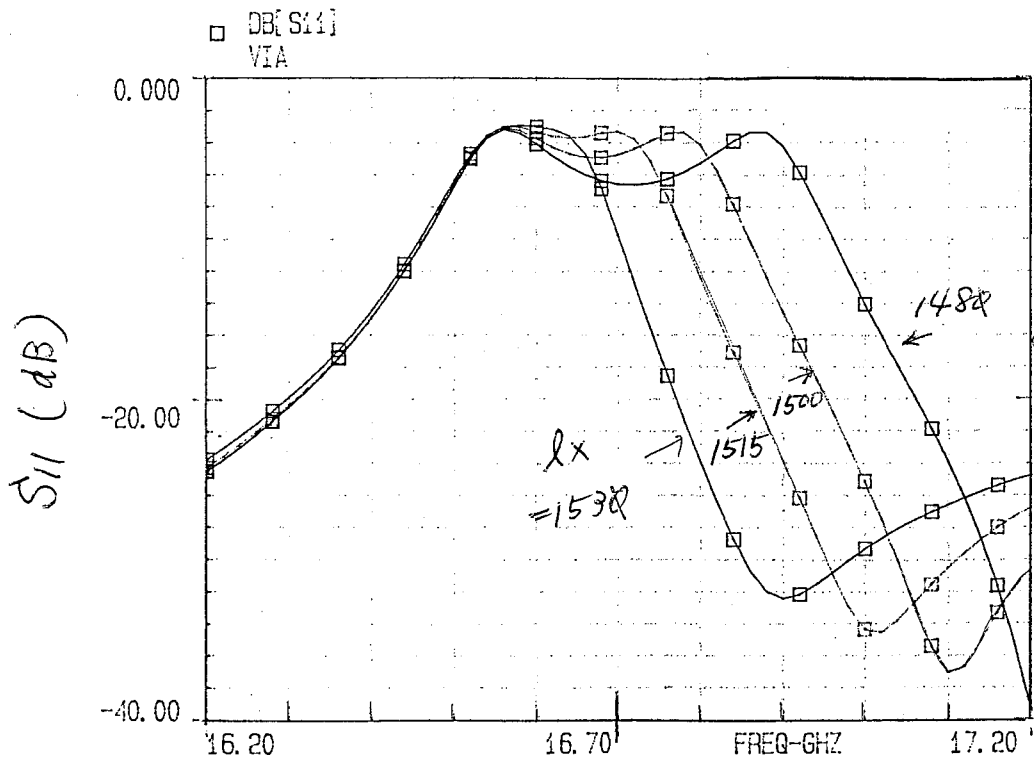
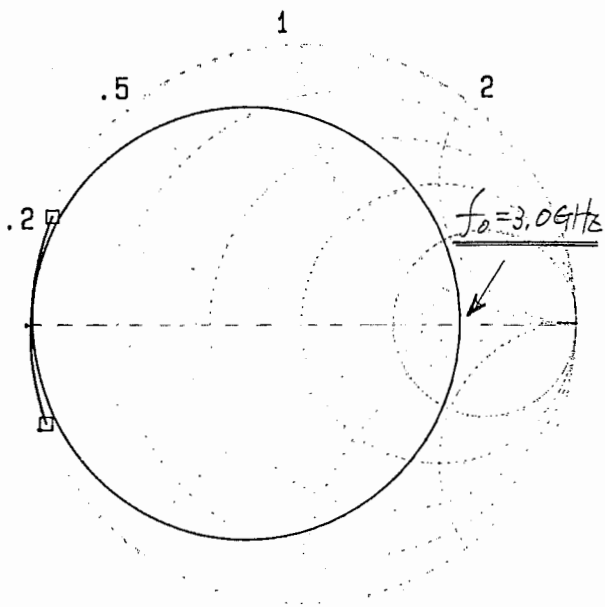
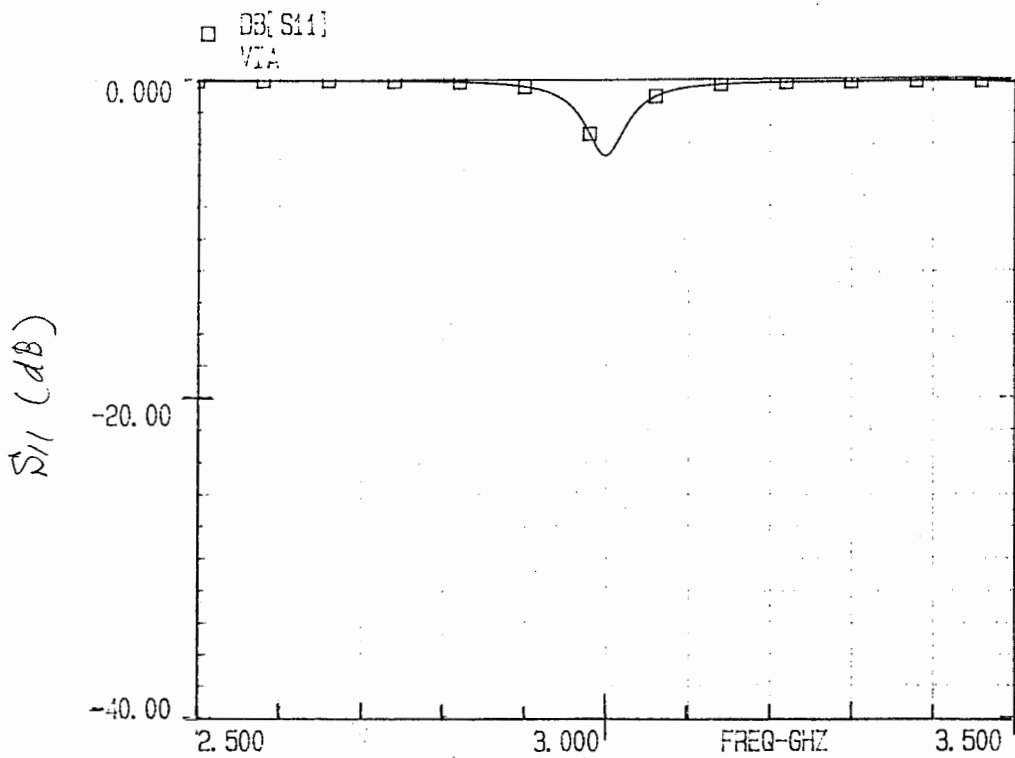
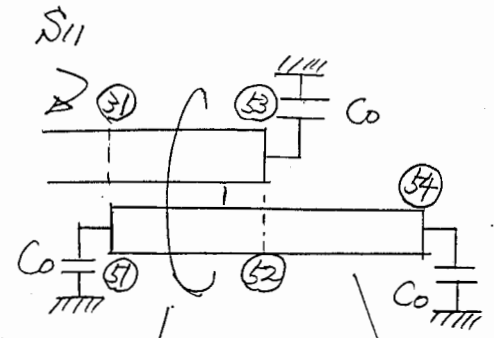


図3-11 17GHz帯フィルタ基本回路部のシミュレーション結果 -その3-  
 (負荷インピーダンスとして先端開放線路を用いた場合)





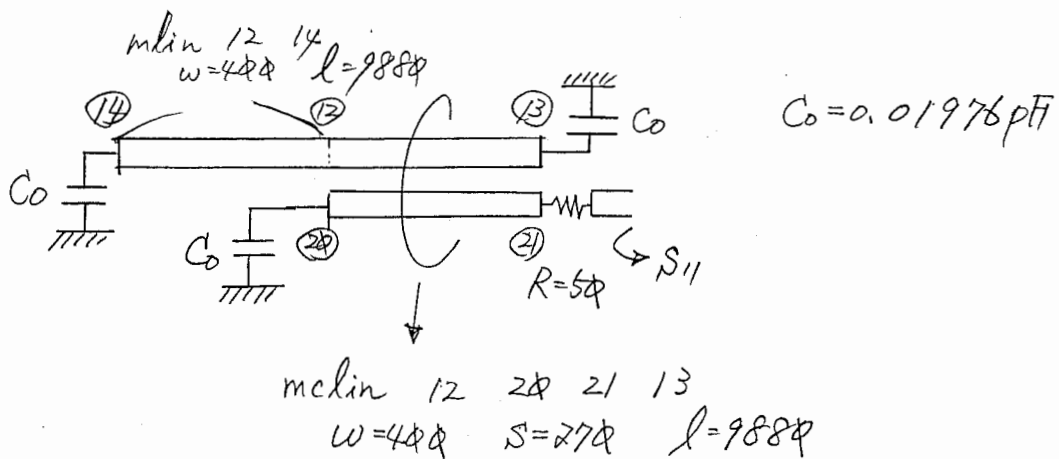
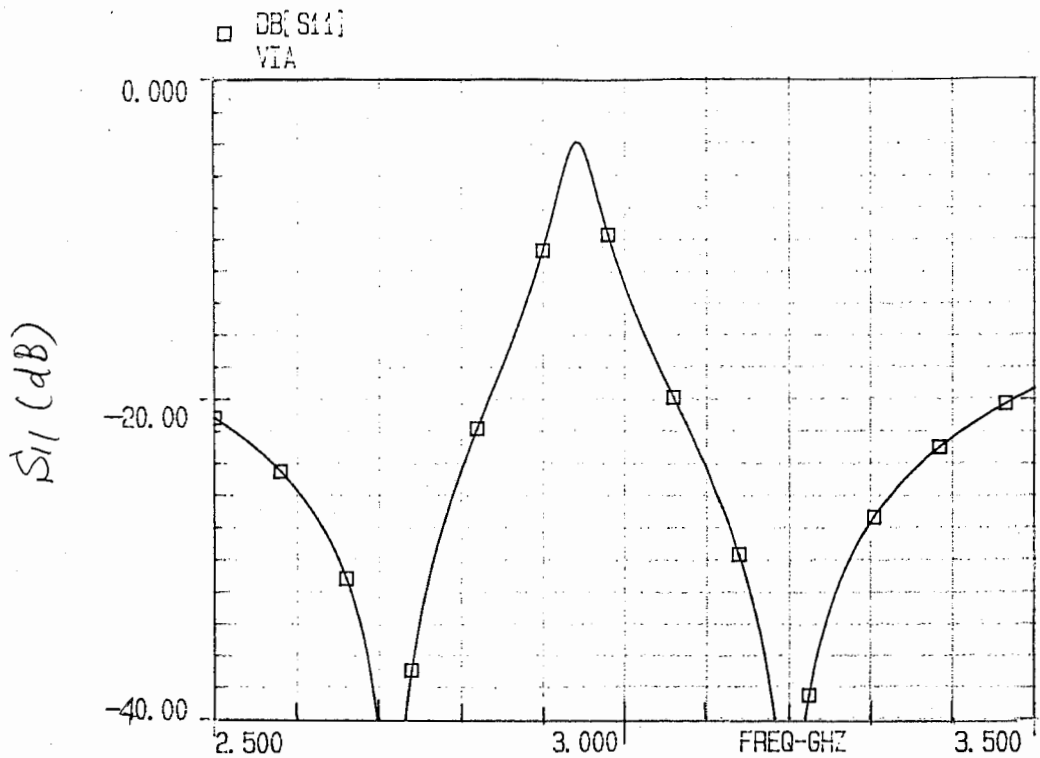
$C_0 = 0.01976 \text{ pF}$



$m\text{lin } 31 \ 51 \ 52 \ 53$   
 $w = 40\phi$   
 $s = 27\phi$   
 $m\text{lin } 52 \ 54$   
 $w = 40\phi \quad l = 95\phi\phi$

基板条件  
 MSUB  
 $ER = 9.6 \quad H = 38\phi$   
 $T = 3 \quad RHO = 1$   
 $RGH = \phi$   
 MCOVER-1  
 $HC = 9\phi\phi\phi$

図 3-12 3.0GHz帯における共振器単体のインピーダンス

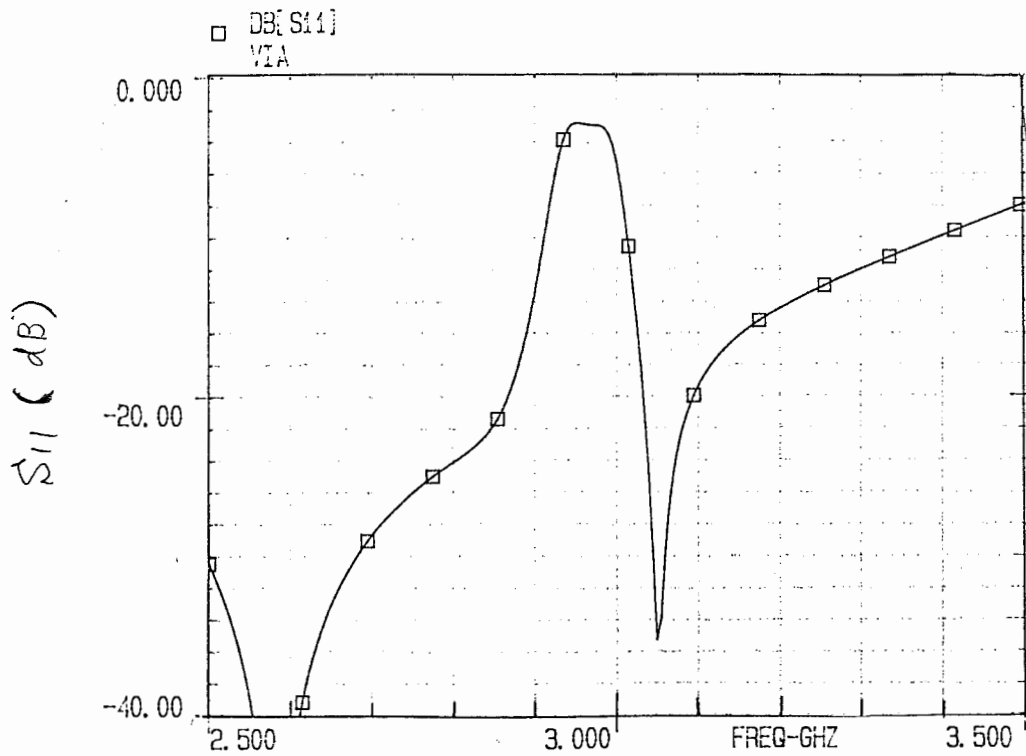


基板の条件

MSUB ER=9.6 H=38φ T=3 RHO=1 RGH=0

MCOVER\_1 HC=9φφφ

図 3 - 13 図 3 - 12の共振器の入力にR=50Ωの抵抗を  
装荷した場合の入力インピーダンス



$C_0 = 0.01976 \text{ pF}$

$m \text{ lin } 4\phi \ 4\phi \ w = 4\phi\phi \ l = 2\phi\phi$

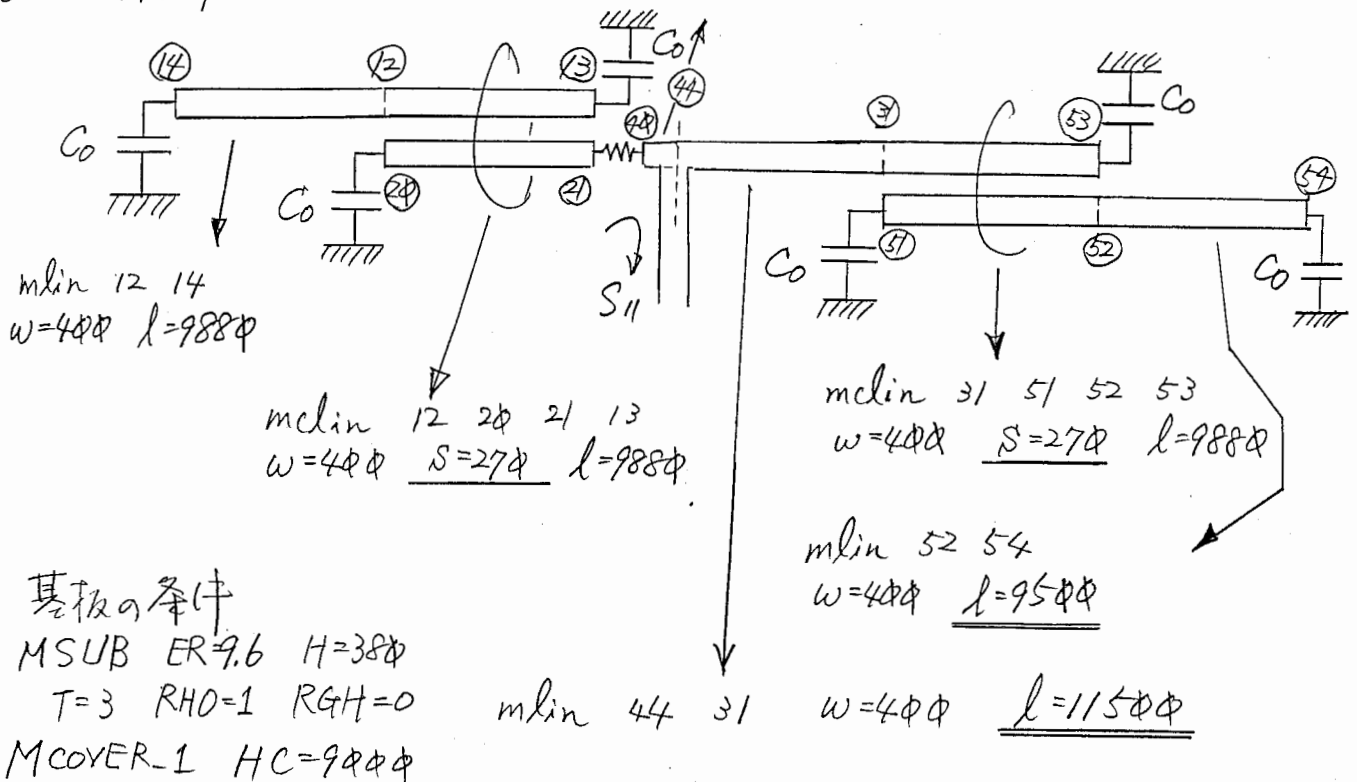
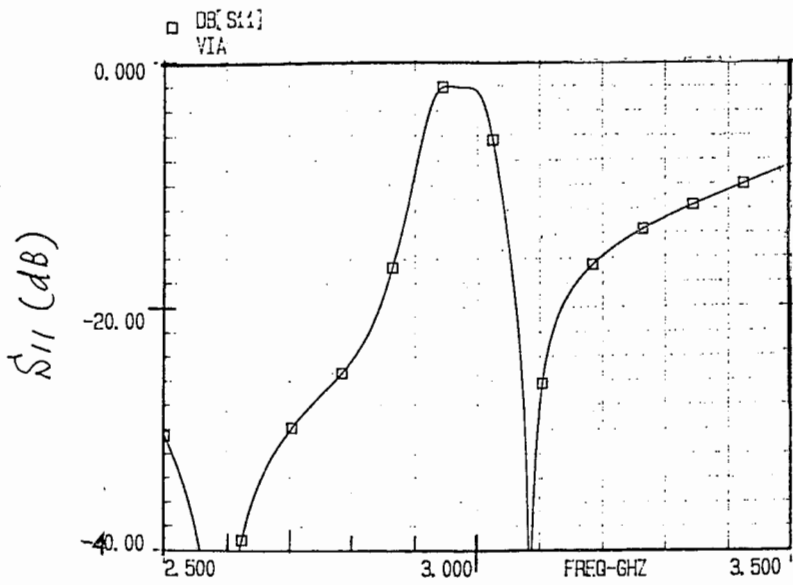
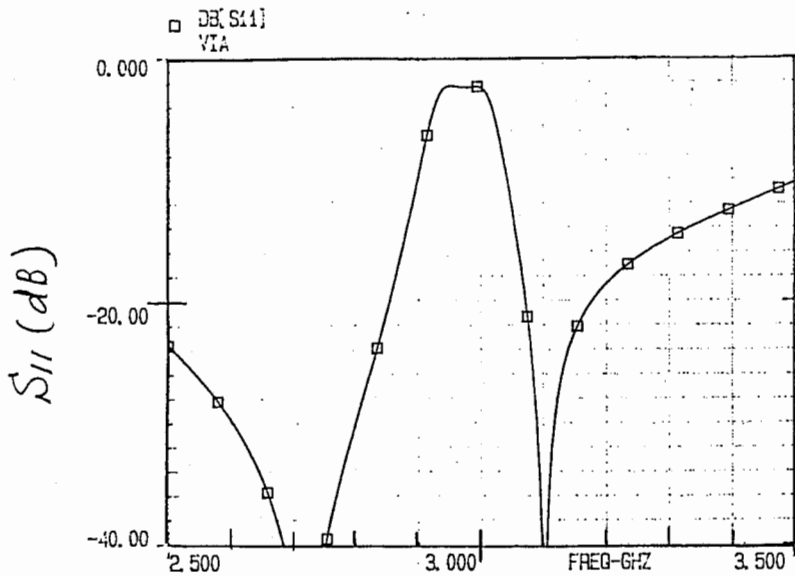


図3-14 3.0GHz帯フィルタ基本回路部のシミュレーション結果



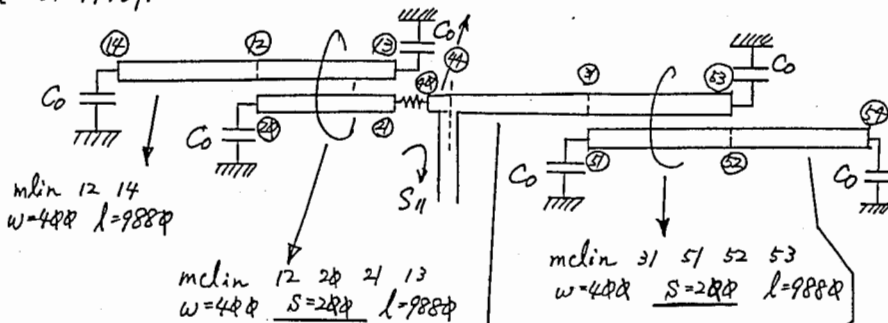
(a)  $l=1150\phi$  の場合



(b)  $l=1100\phi$  の場合

$C_0 = 0.01976\text{pF}$

$m\text{lin } 4\phi \ 4\phi \ w=4\phi\phi \ l=2\phi\phi$



$m\text{lin } 12 \ 14$   
 $w=4\phi\phi \ l=988\phi$

$m\text{lin } 12 \ 2\phi \ 21 \ 13$   
 $w=4\phi\phi \ S=2\phi\phi \ l=988\phi$

$m\text{lin } 31 \ 51 \ 52 \ 53$   
 $w=4\phi\phi \ S=2\phi\phi \ l=988\phi$

$m\text{lin } 52 \ 54$   
 $w=4\phi\phi \ l=94\phi\phi$

基板の条件  
MSUB ER=9.6 H=30φ  
T=3 RHO=1 RGH=0  
MCOVER=1 HC=9φφφ

$m\text{lin } 44 \ 31 \ w=4\phi\phi \ l=1150\phi \text{ (a) or } 1100\phi \text{ (b)}$

図3-14 3.0GHz帯フィルタ基本回路部のシミュレーション結果

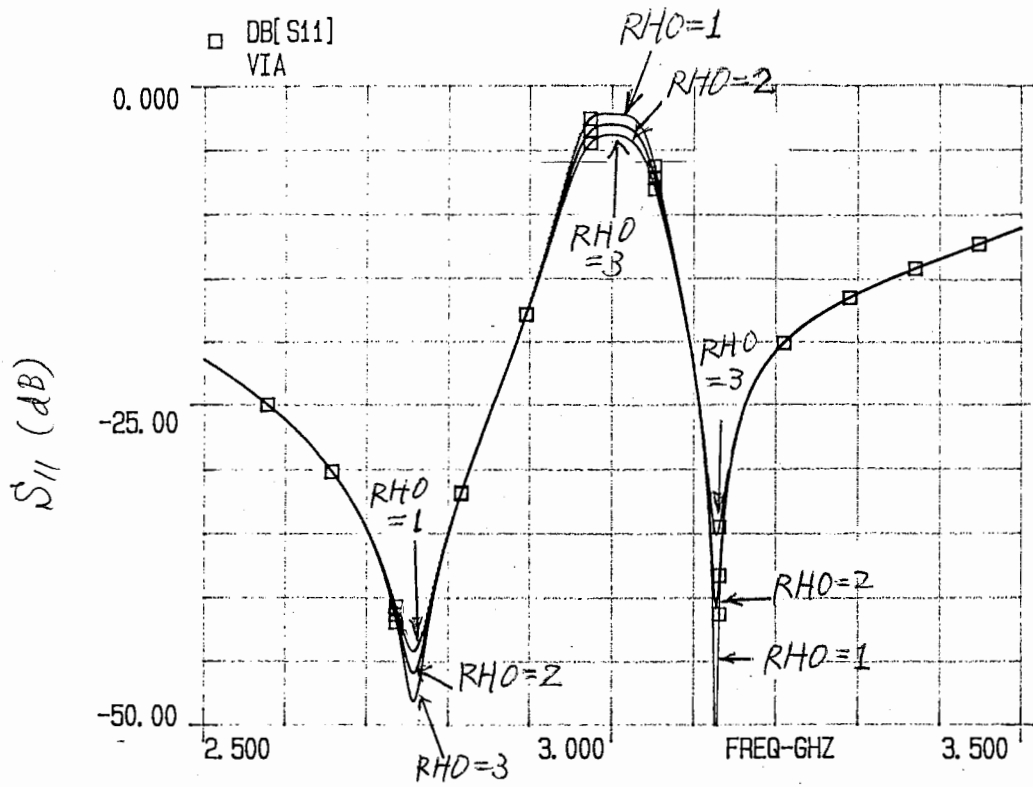


図3-15 3.0GHz帯フィルタ基本回路部のシミュレーション結果 -その2-

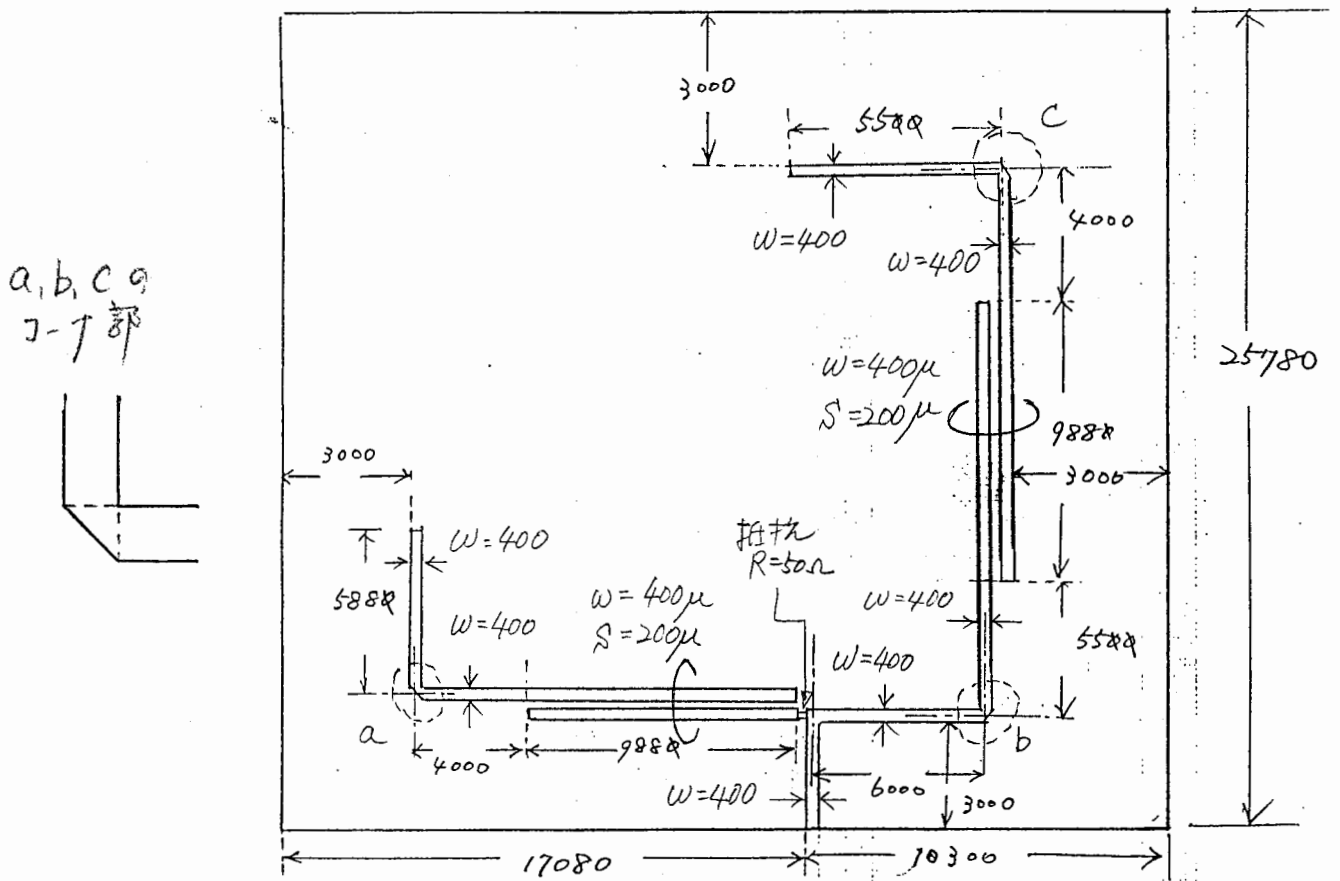


図3-16 3.0GHz帯フィルタ基本回路部のパターン図

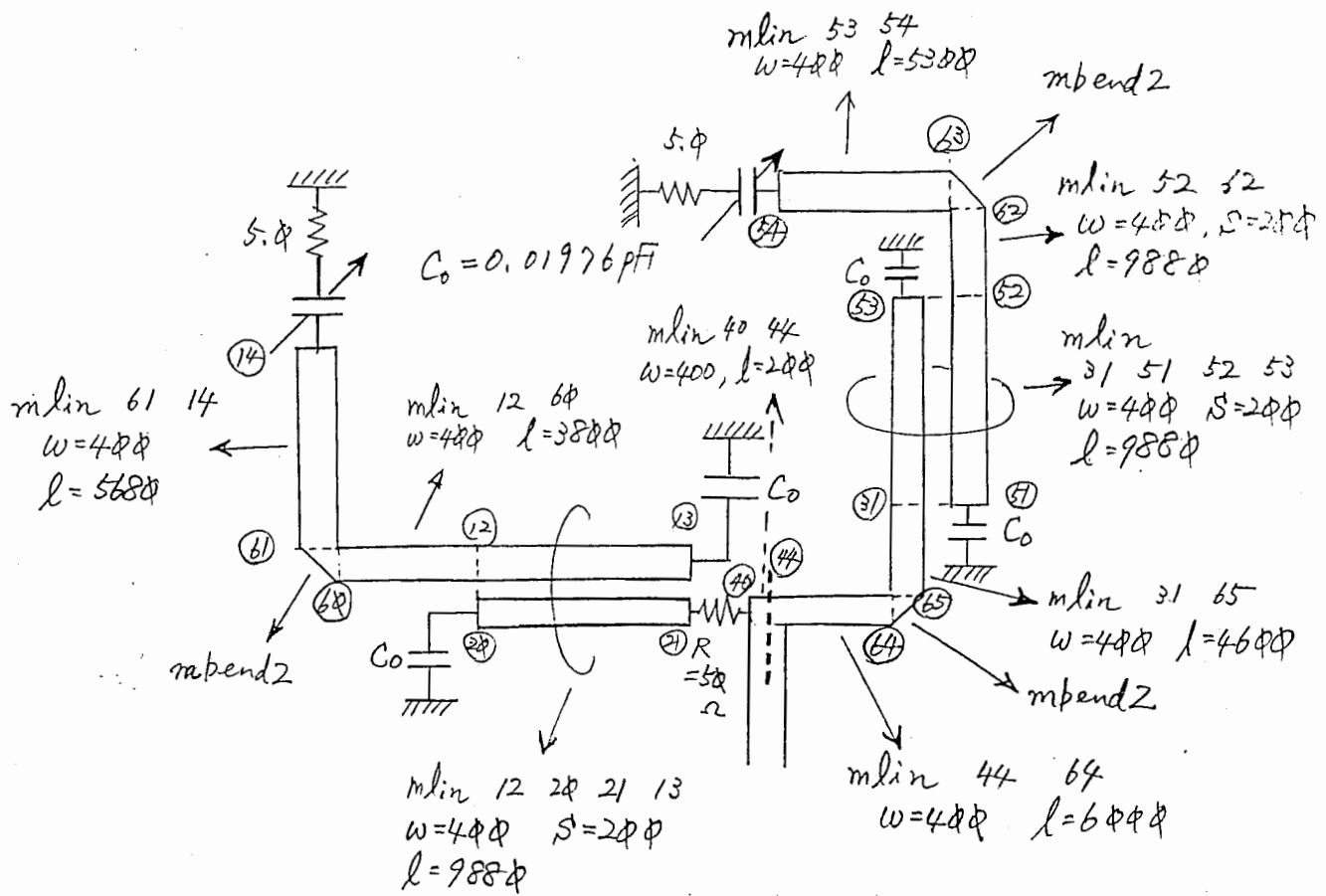


図3-17 中心周波数可変特性をシミュレーションした回路構成

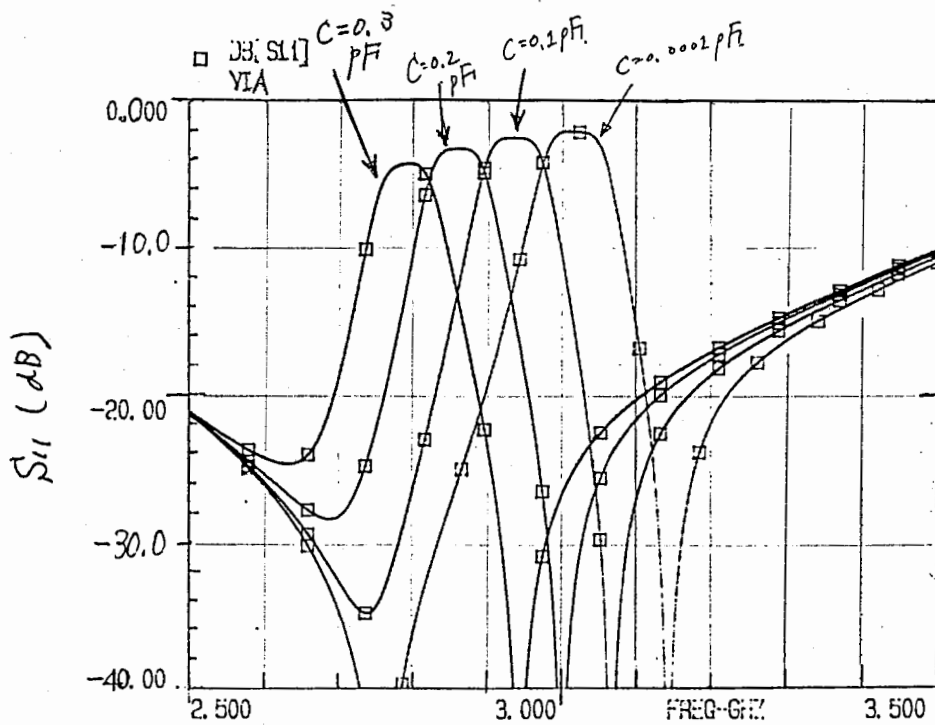


図3-18 中心周波数可変特性のシミュレーション結果

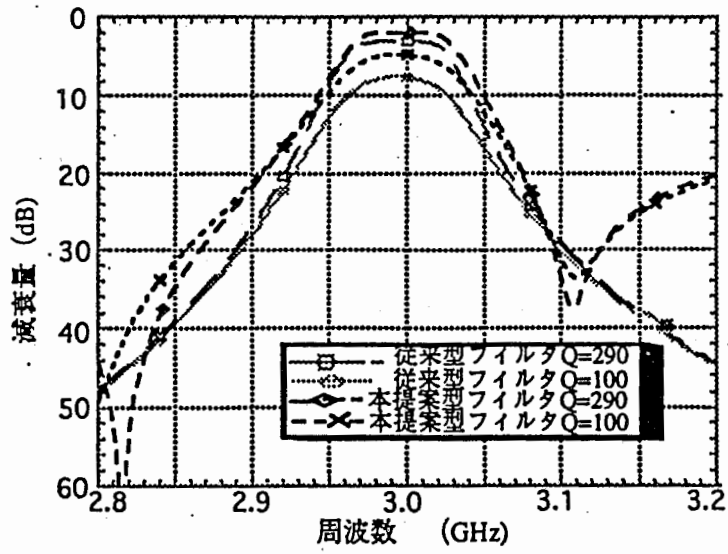
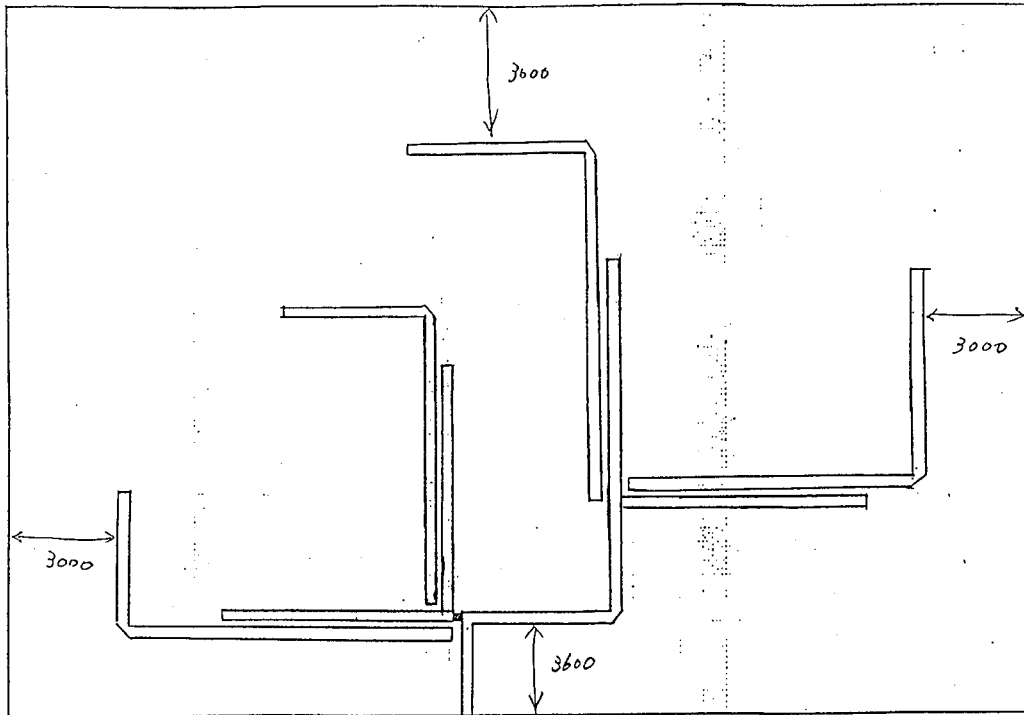


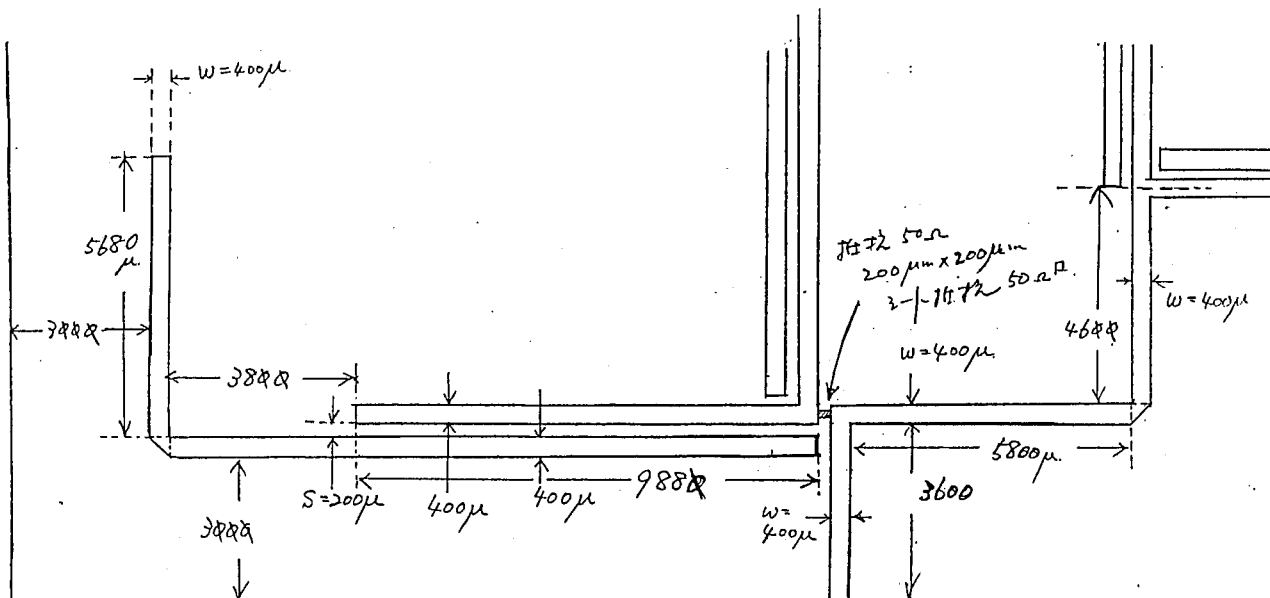
図 3-19 本提案フィルタと従来型フィルタの通過特性の比較 (シミュレーション結果)



H7. 3.31-A

フィルタ基板  
基板厚 0.38mm

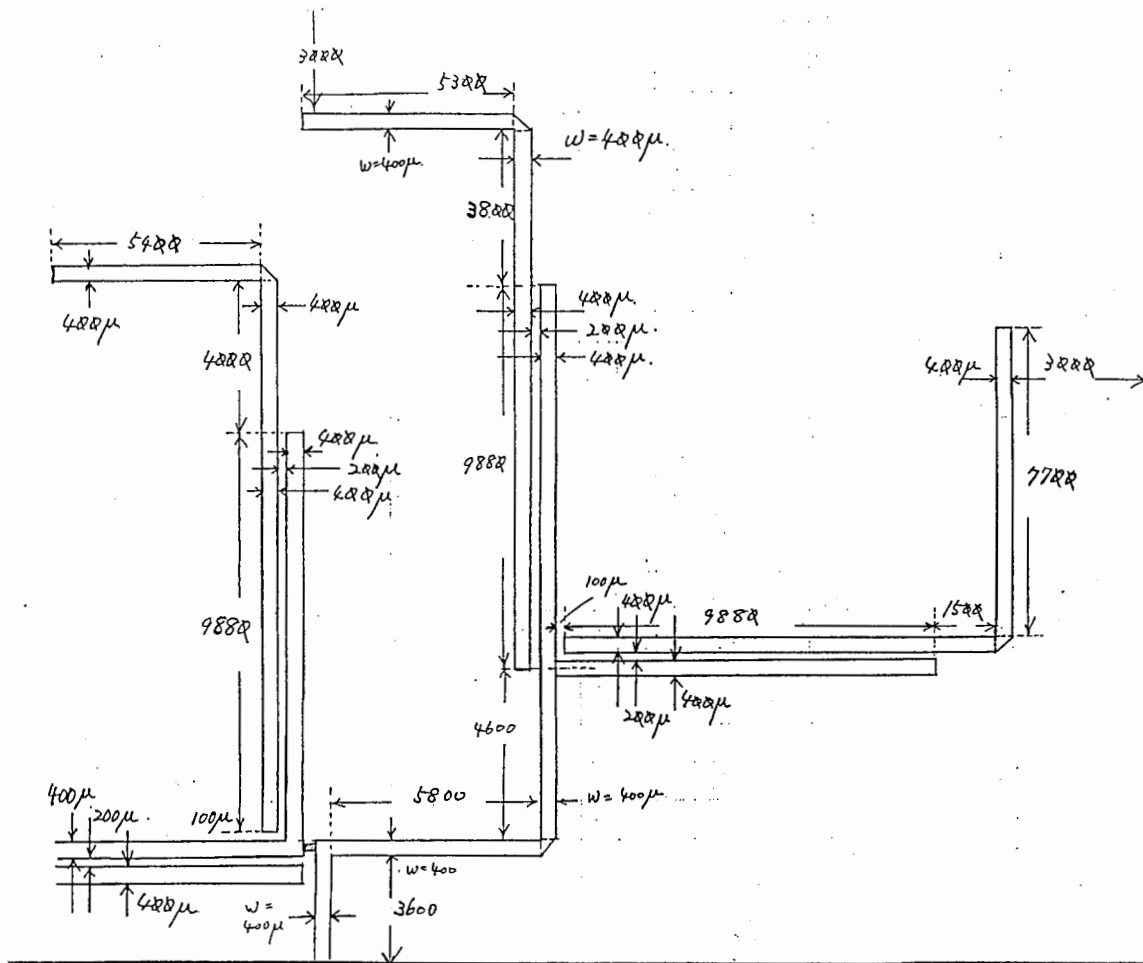
裏面全面×寸



H7. 3.31-B

図3-20 3.0GHz帯多段化フィルタ基本回路図のパターン





H7. 2. 31-A

図 3-20 3.0GHz帯多段化フィルタ基本回路図のパターン

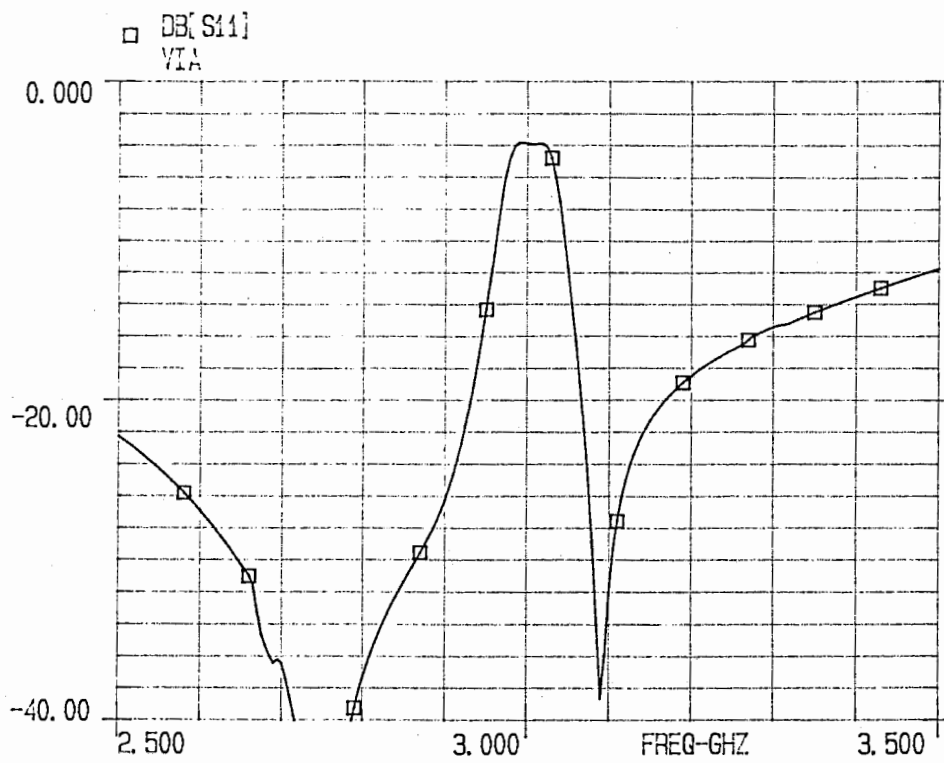


図 3-21 3.0GHz帯多段化フィルタ基本回路部のシミュレーション結果

## (ii) 試作結果

### (a) $f_0=3.0\text{GHz}$ 帯の試作結果

図3-22に、 $f_0=3.0\text{GHz}$ 帯の共振器の基本回路のパターン図を、図3-23、図3-24にその実測結果を示す。また、図3-25に、図3-16に示したフィルタ基本回路部の実測結果をシミュレーション結果と併せて示す。シミュレーション結果と実測結果は概略一致している。図3-26は、このフィルタ基本回路部とサーキュレータを用いて図3-8(a)のようにフィルタを構成した場合の特性を、従来の $1/2$ 波長共振器を用いたフィルタ( $n=3$ ; 3段構成)のシミュレーション結果と併せて示したものである。この図から、図3-19でも示したように本提案のフィルタは従来型のフィルタに比べて低損失で高い周波数選択性を得ることができるとわかる。しかし、図3-25のフィルタ基本回路部の特性に比べると、低周波域での減衰量が劣化している。これは、実験に用いたサーキュレータのこの帯域でのアイソレーション特性が劣化していることによるものと考えられる。図3-27に、参考として実験に用いたサーキュレータのこの帯域でのアイソレーション特性を示す。図3-28は、図3-25のシミュレーションに用いた従来回路の構成である。また図3-29は、図3-16に示したフィルタ基本回路部をサーキュレータと併用しフィルタを構成した場合の反射特性である。従来の場合に比べて、広い帯域で良好な反射減衰量が得られている。

図3-30は、図3-20に示した多段化版での基本回路部の実測値とシミュレーション値を示したもので、実測結果はシミュレーション結果と概略一致している。図3-31は、この基本回路を用いてフィルタを構成した場合の回路パターンであり、この場合ハイブリッドとしてはブランチライン型のものを用いている。図3-32は、この全体回路のシミュレーション結果である。

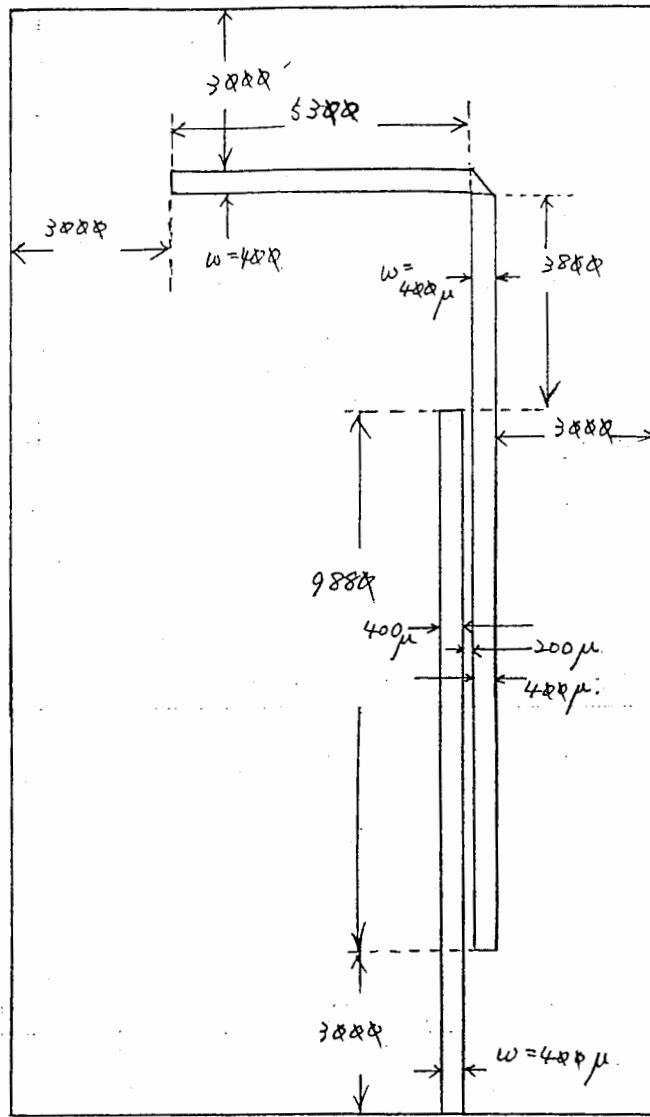
次に、ハイブリッドとして3-dBの方向性結合器を用いた場合の特性について述べる。3-dBの方向性結合器としては、図3-33に示した裏面にスリットを設けた密結合タイプのものを用いた。上記した3.0GHz帯のフィルタとしては基板厚0.38mmのものを用いていたが、図3-33の形式の3-dBハイブリッドを0.38mmの基板厚で実現しようとする、線路間隔 $2s$ が実際の工作限界以下となるため、この形式の場合基板厚としては1.0mmのものを用いた。3-dBハイブリッドを実現するための条件を図中に示した。図3-34は、この密結合方向性結合器を用いた場合のフィルタのパターンを示す。図3-35は、カップラー部TEGのパターンである。また、図3-36は図3-34(ii)に示した基本回路部の特性、図3-37は、図3-34(i)のフィルタ全体回路の特性である。実測値は、シミュレーション値とほぼ一致しているが、通過帯域の損失等において差異を生じている。この原因として、コネクタ部の影響等が考えられる。図3-38は、図3-35(i)に

示したカップラー部TEGの特性であり、3.0dBの通過特性が得られている。

(b)  $f_0=17$  および40GHz帯の試作結果

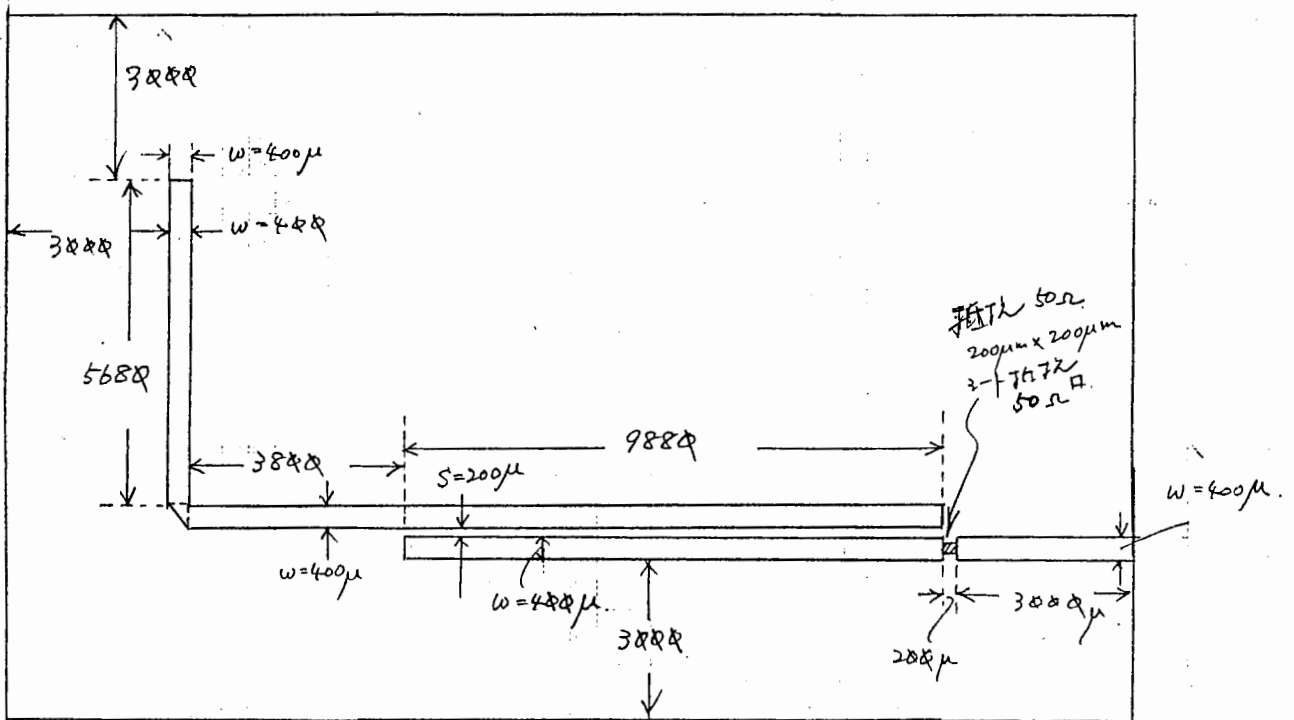
図3-39は、17GHz帯フィルタ基本回路部のパターンであり、(i)は共振器単体部分、(ii)は、共振器単体部分の入力に抵抗を装荷した部分回路、(iii)は、フィルタ基本回路部のパターンである。図3-40は、図3-39(i)の共振器単体部分の実測結果、図3-41は、図3-39(ii)の共振器単体部分の入力に抵抗を装荷した部分回路の実測結果、図3-42は、図3-39(iii)のフィルタ基本回路部の特性であり、それぞれ15の長さが異なっている。図3-43は、図3-42(i)の特性の実測結果とシミュレーション結果を比較して示したものである。特に、低周波域で実測結果とシミュレーション結果との差異が大きく、不連続部の影響等について詳細な検討が必要である。

図3-44は、40GHz帯フィルタ基本回路部のパターン、図3-45は、図3-44に示した40GHz帯フィルタ基本回路部の実測結果をLibraによるシミュレーション結果と併せて示したものである。17GHz帯のもの以上に、実測結果とシミュレーション結果との差異が大きくなっている。



基板厚  
0.38mm  
FLUT基板

(i) 共振回路単体



(ii) 共振回路の入力に抵抗を装荷したパターン

図3-22 3.0GHz帯共振回路パターン図

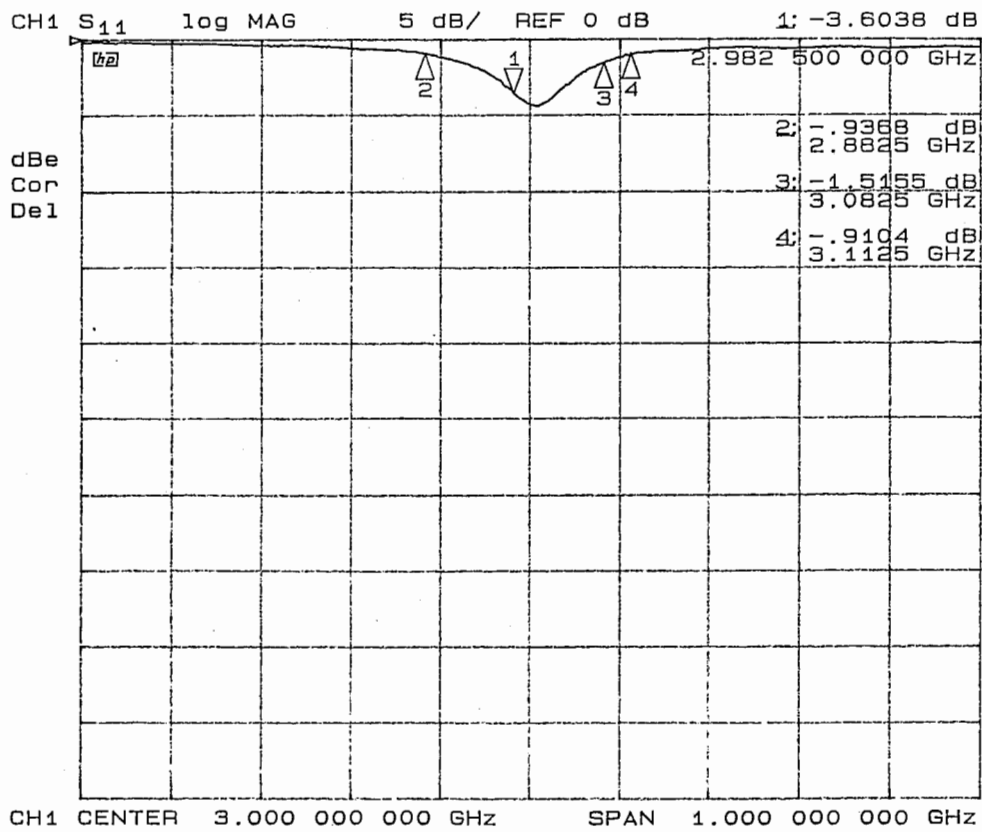
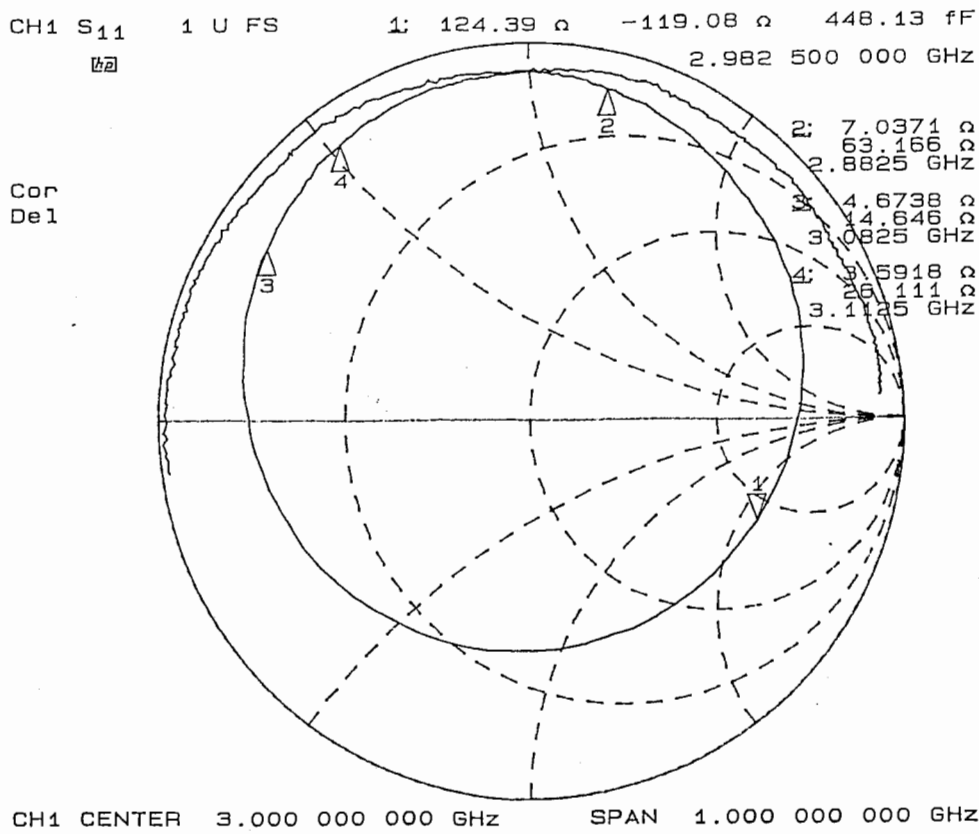


図3-23 図3-22(i)に示す、共振回路単体の入力インピーダンスの実測結果 34

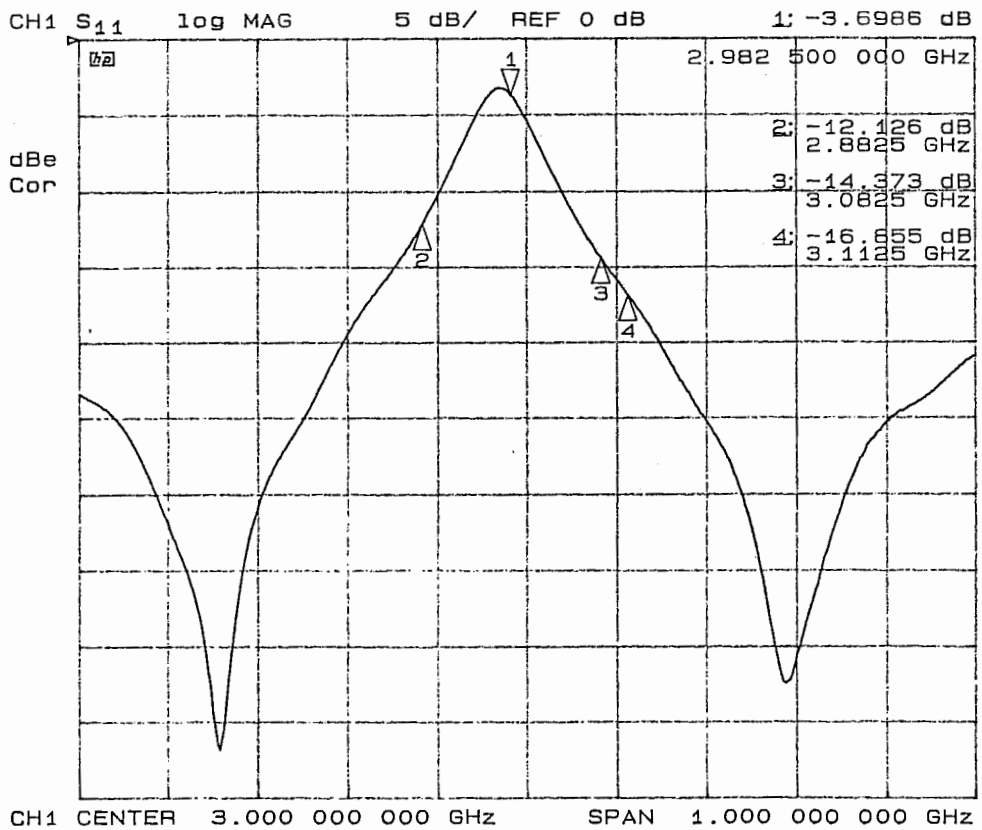
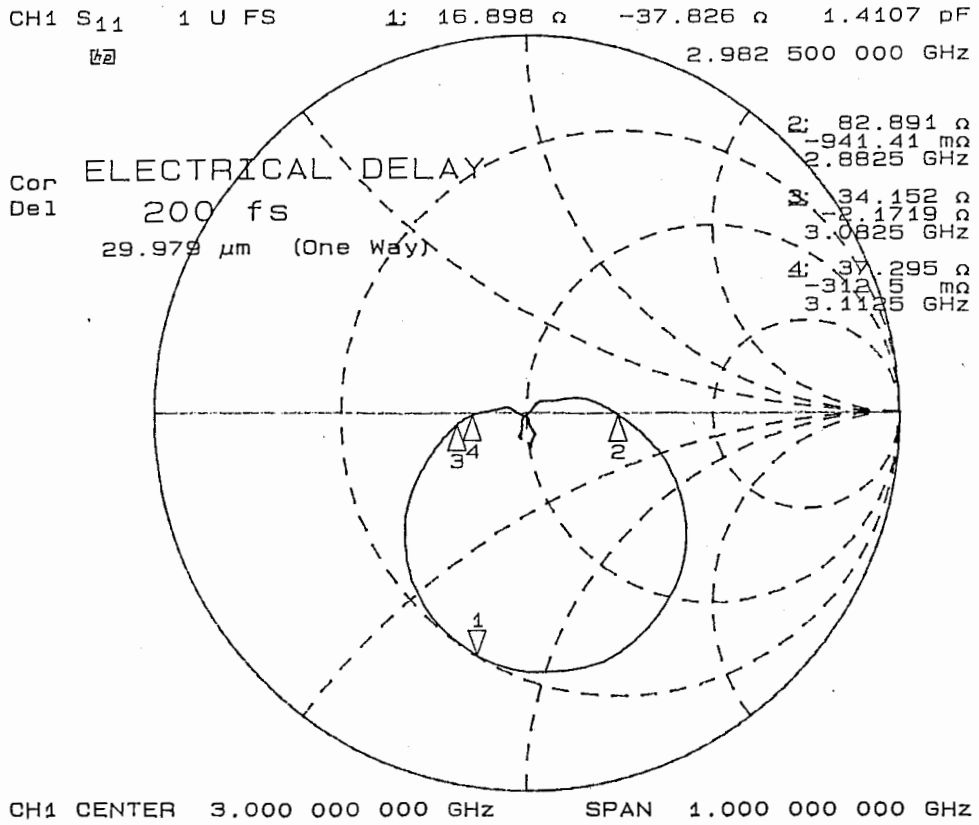


図 3-24 図 3-22(ii)に示す、共振回路の入力に抵抗を装荷したパターン  
 の入力インピーダンスの実測結果

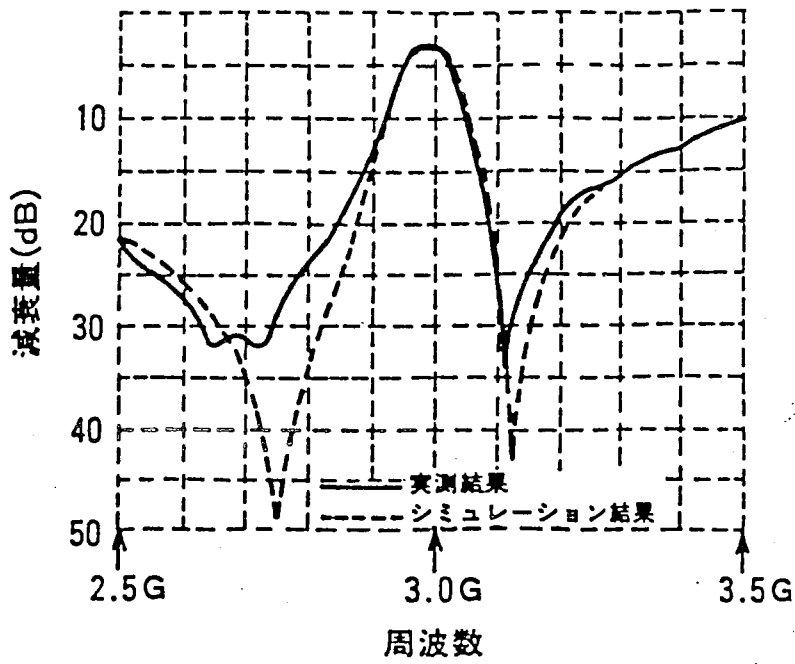


図3-25 図3-16に示した、フィルタ基本回路部の  
実測結果とシミュレーション結果との比較

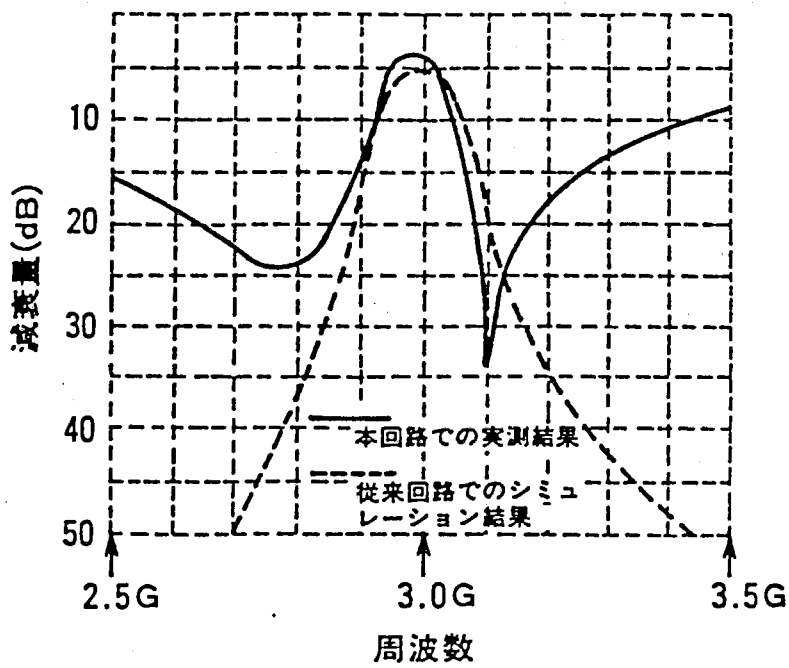


図3-26 図3-16のフィルタ基本回路部をサーキュレータ  
と併用し、フィルタを構成した場合の特性 (通過特性)



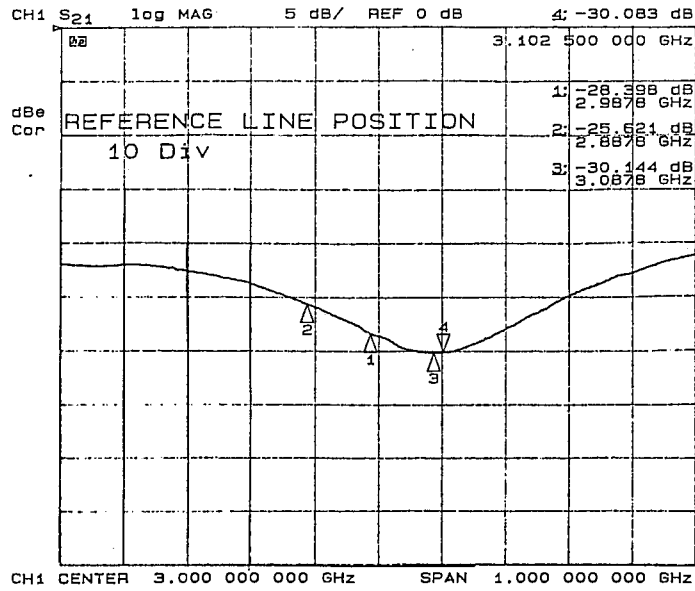


図3-27 実験に用いたサーキュレータのアイソレーション特性

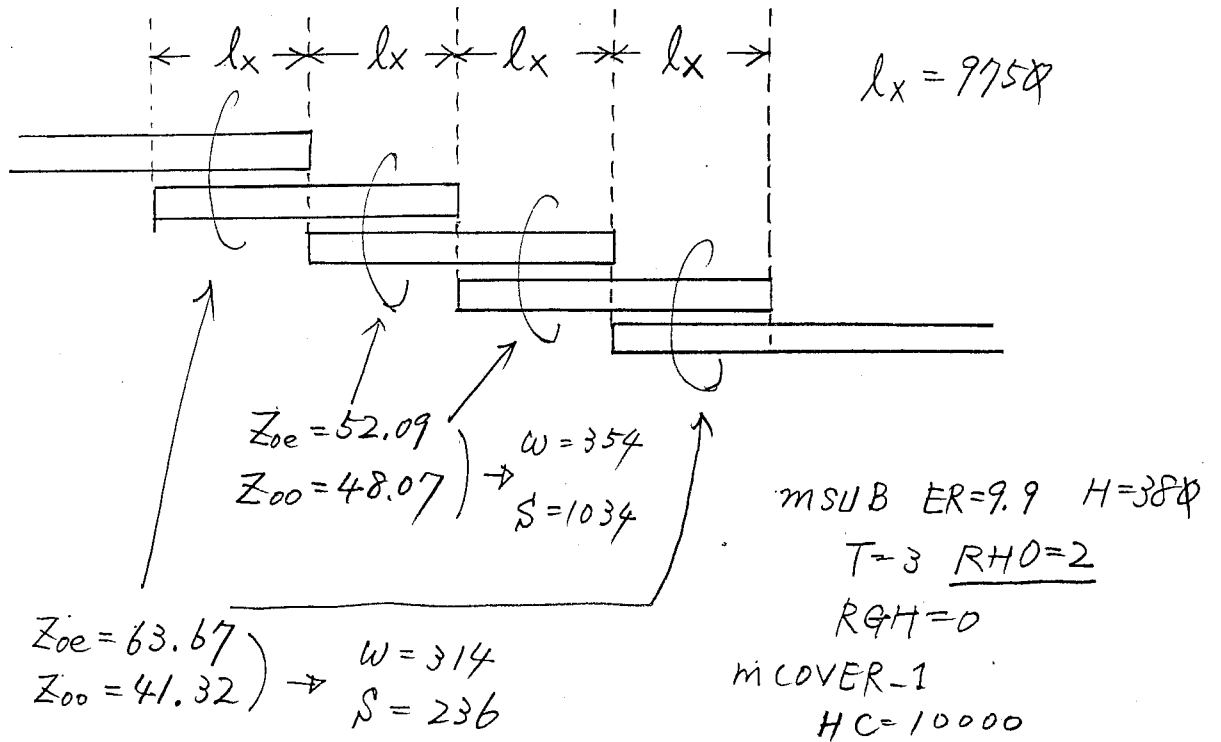


図3-28 図3-25のシミュレーションに用いた従来回路の構成

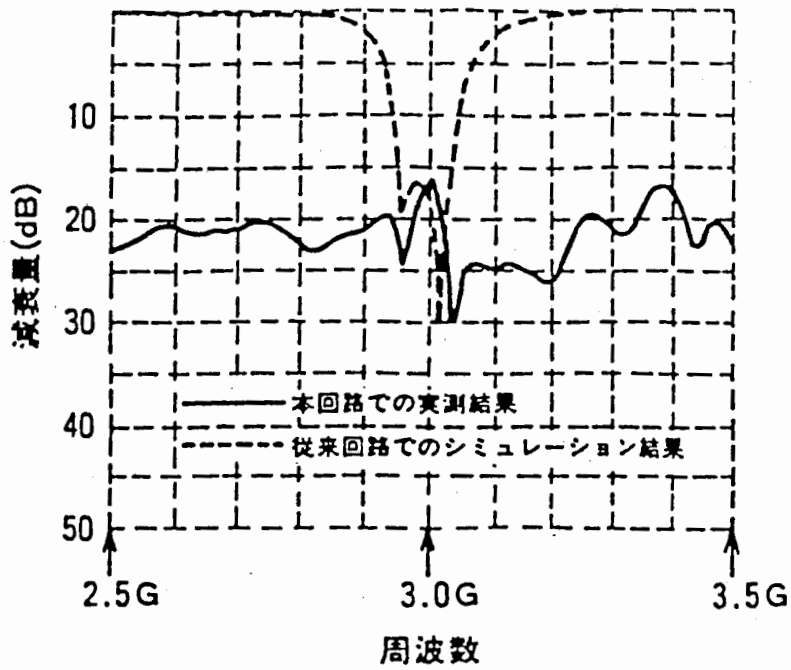


図 3-29 上記図 3-16 のフィルタ基本回路部をサーキュレータと併用し、フィルタを構成した場合の特性 (反射特性)

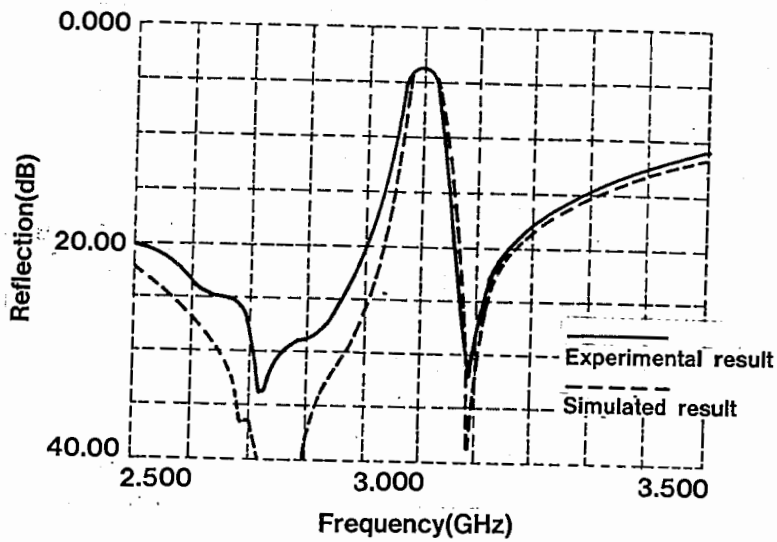


図 3-30 図 3-20 に示した多段化版での基本回路部の実測値とシミュレーション値

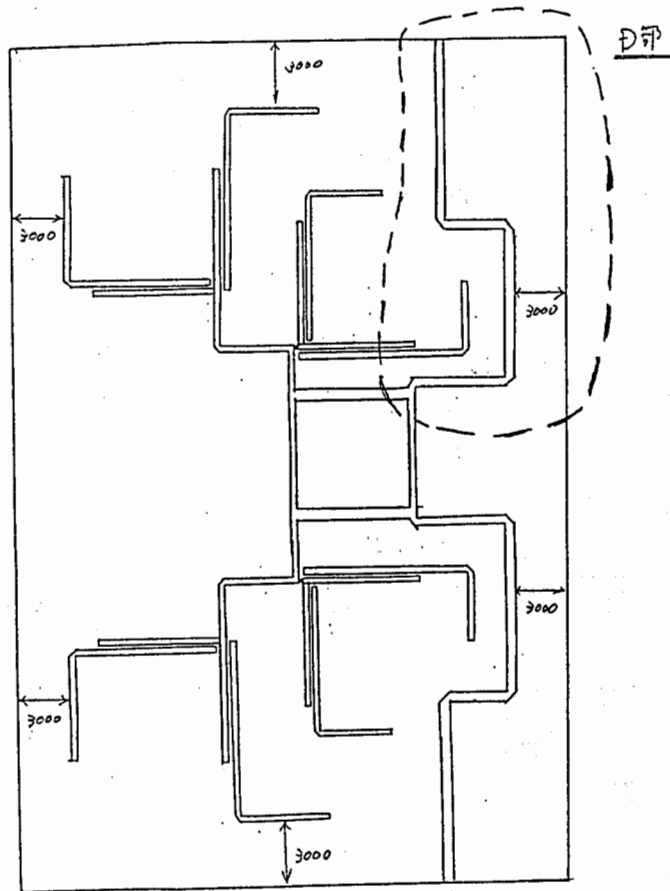
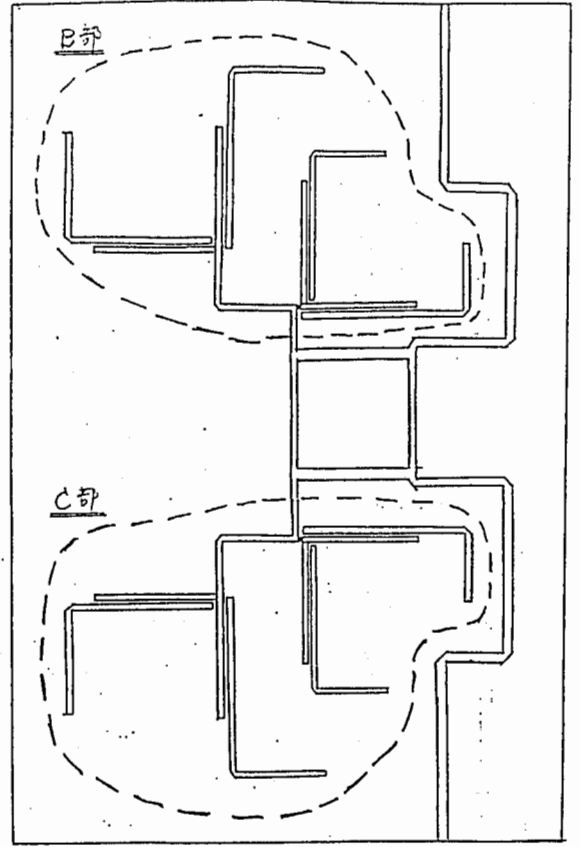
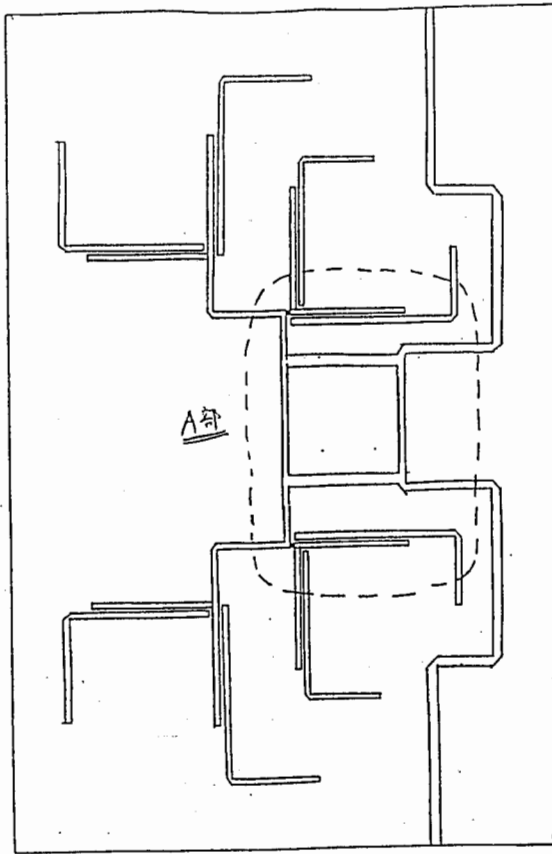
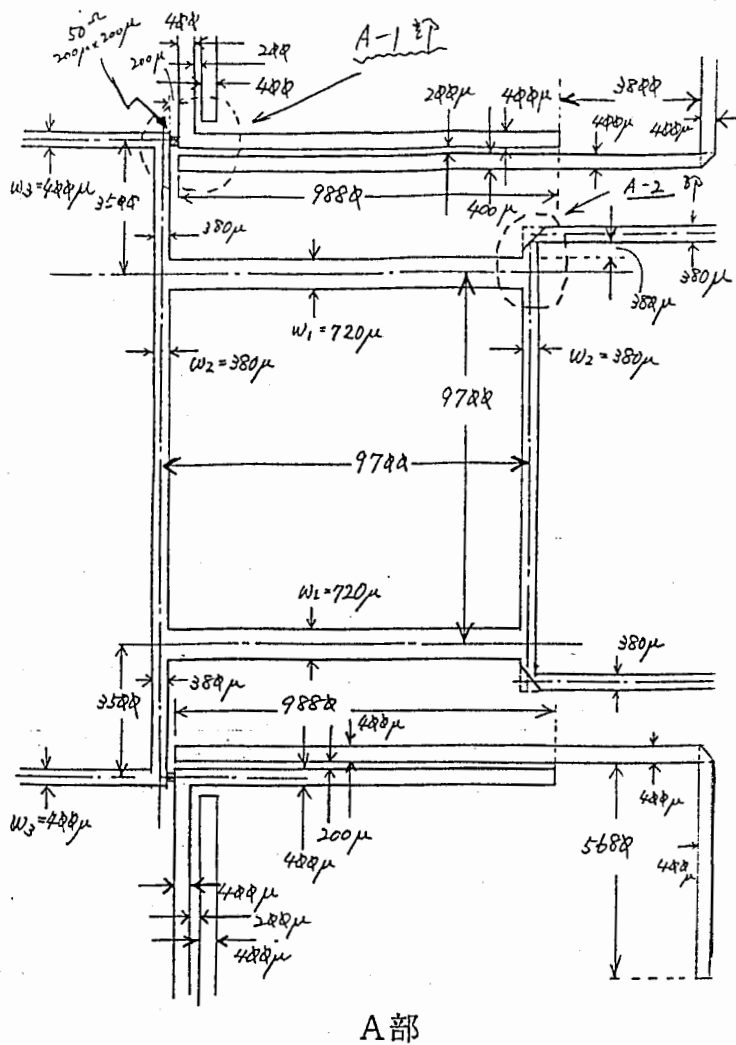
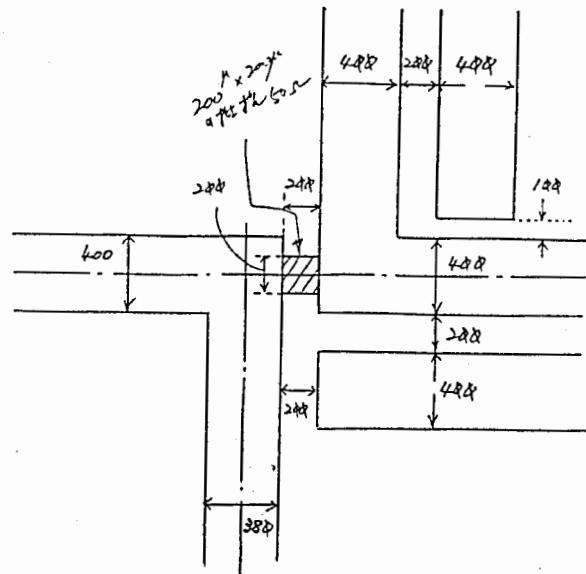


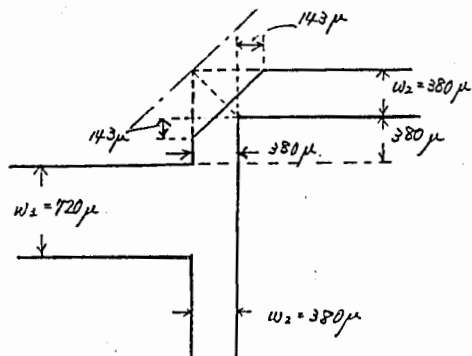
図 3-31 多段化版全体回路のパターン



A部

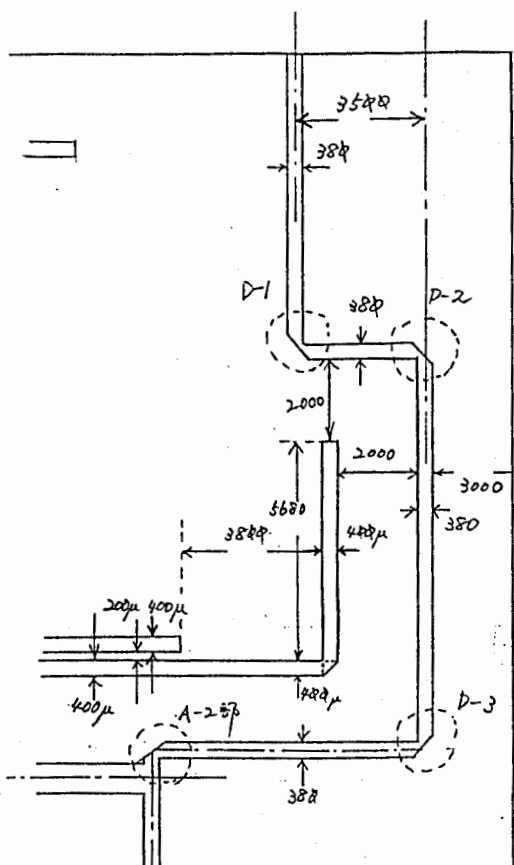


A-1部



A-2部

D-1, D-2, D-3のコーナーはA-2部のコーナーと同ーの形状



D部

図3-31 多段化版全体回路のパターン

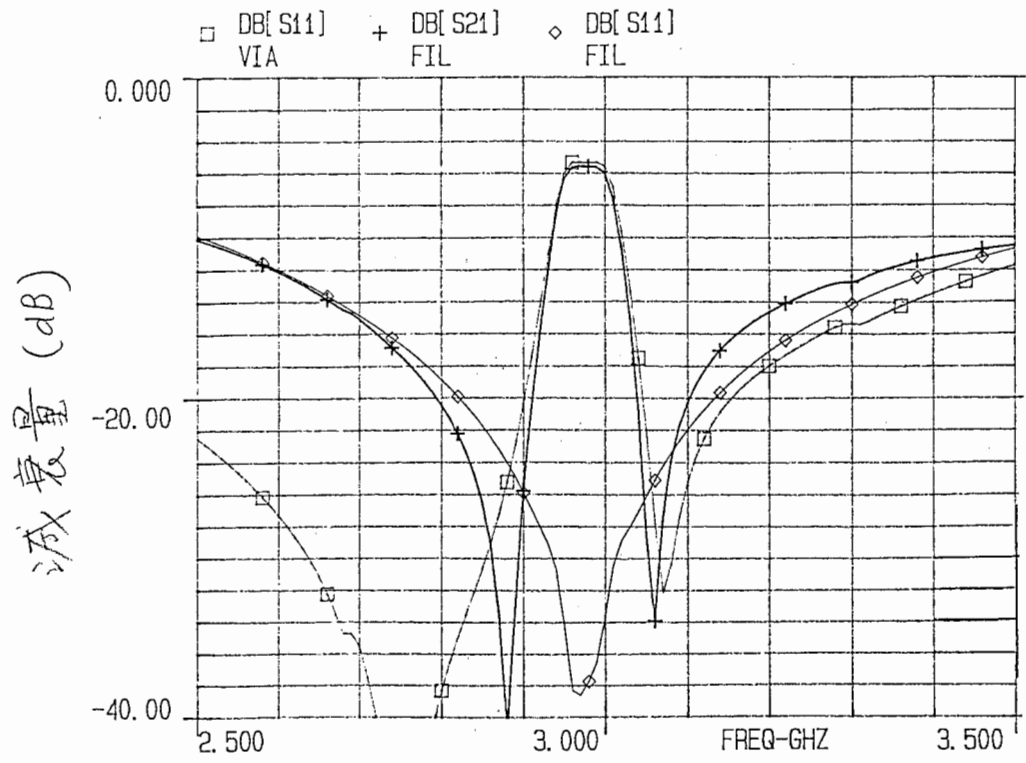


図3-32 多段化版全体回路のシミュレーション結果

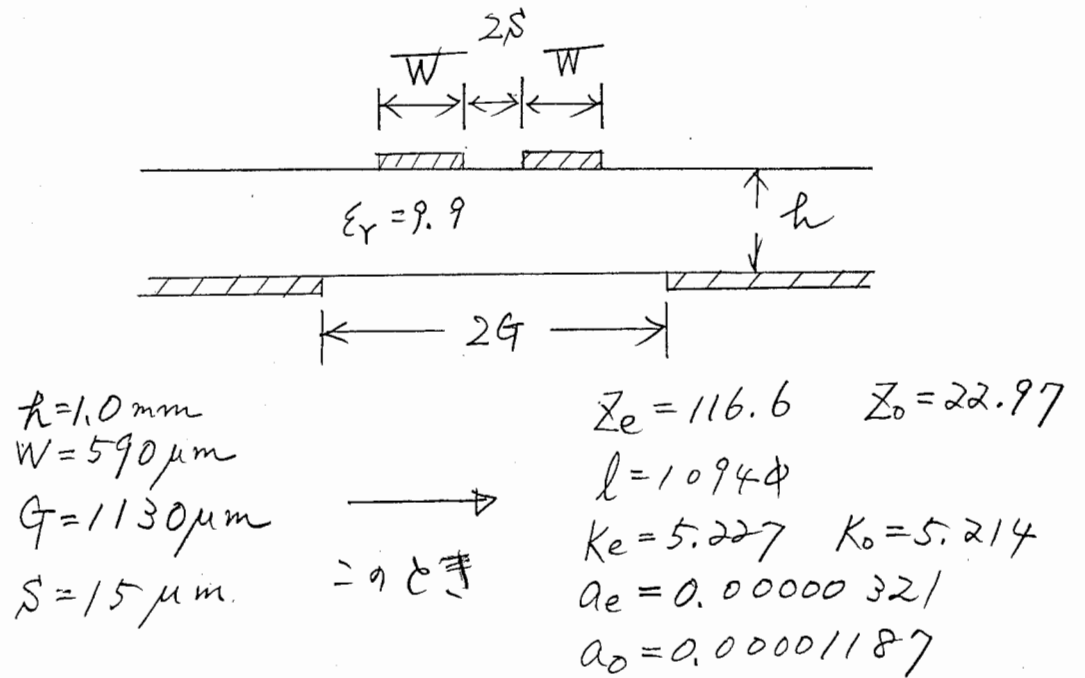
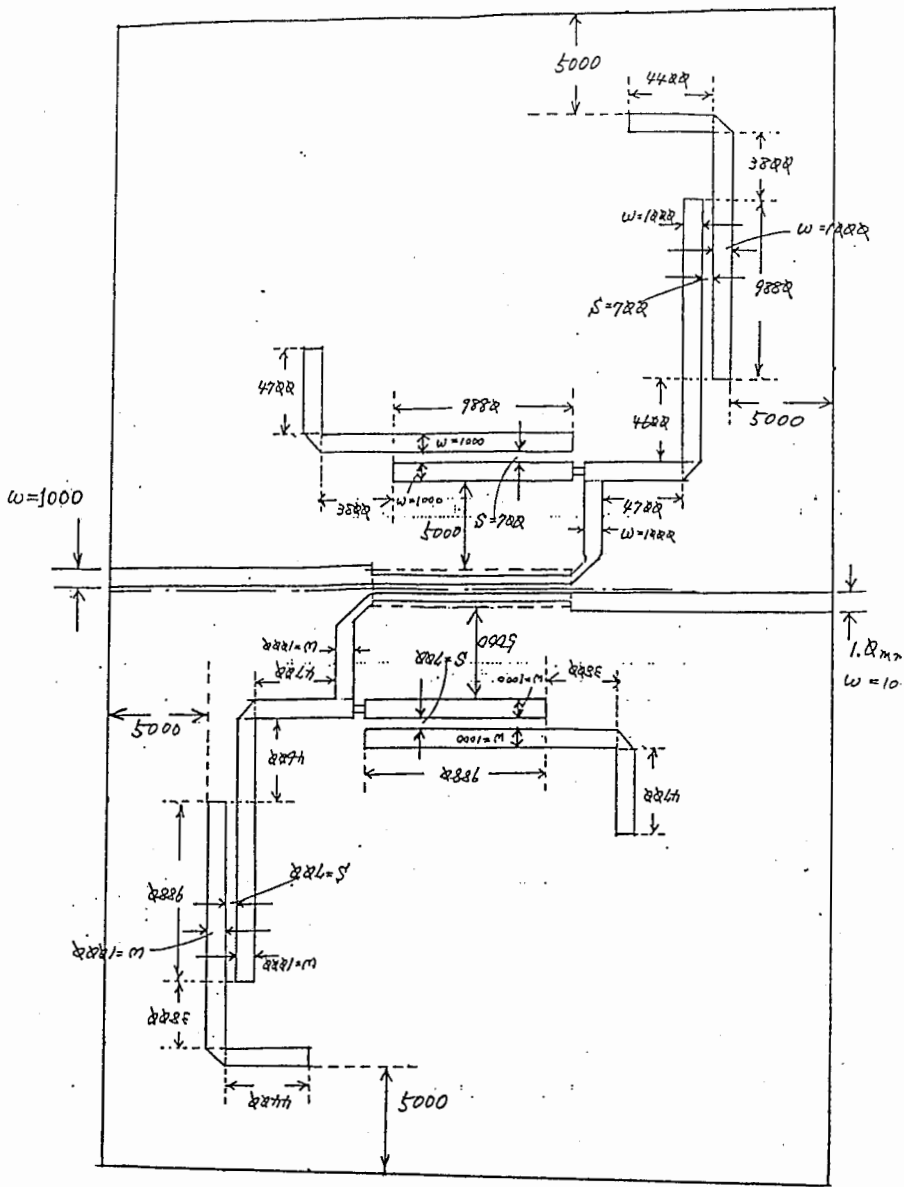
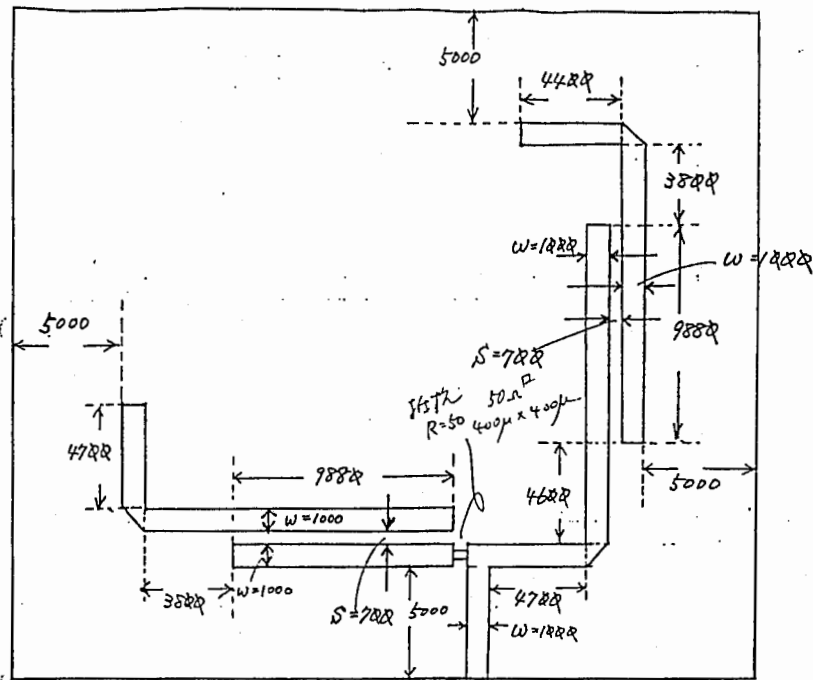


図3-33 ハイブリッド部の構成



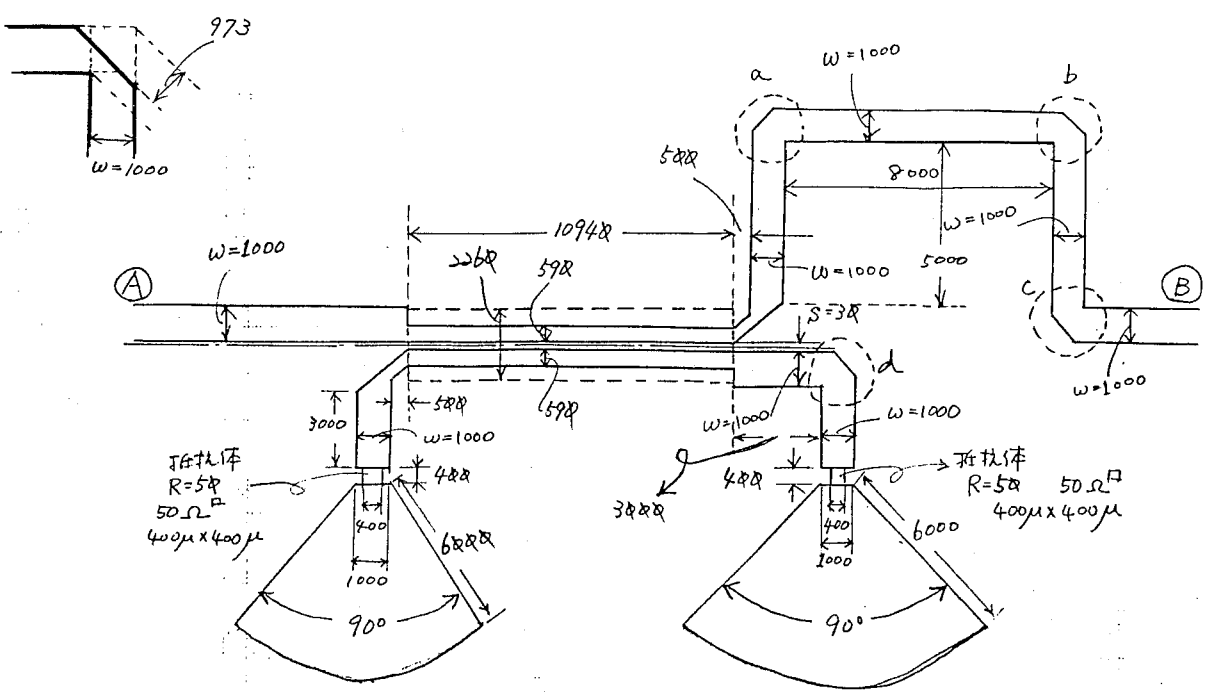
(i) フィルタ全体の構成パターン



(ii) 基本回路部のパターン

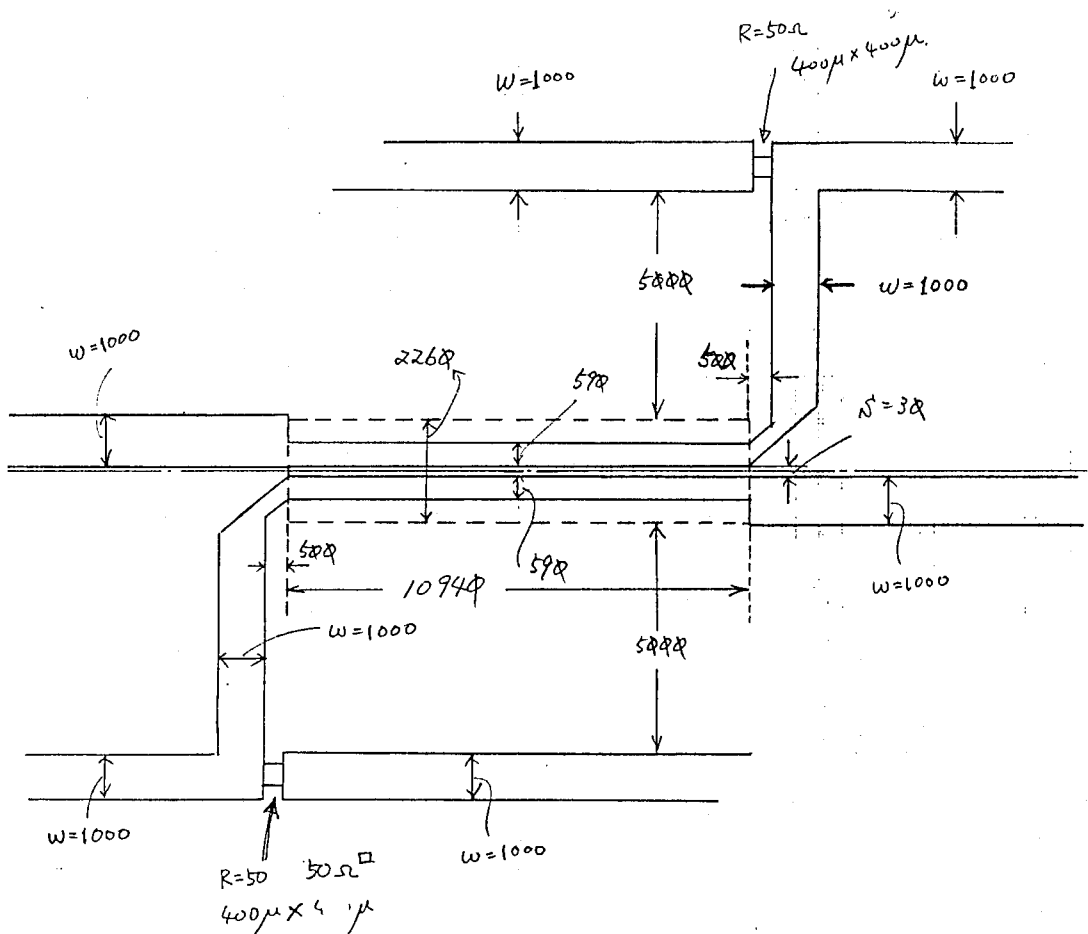
図3-34 密結合方向性結合器を用いたフィルタのパターン

a, b, c, d bend 部



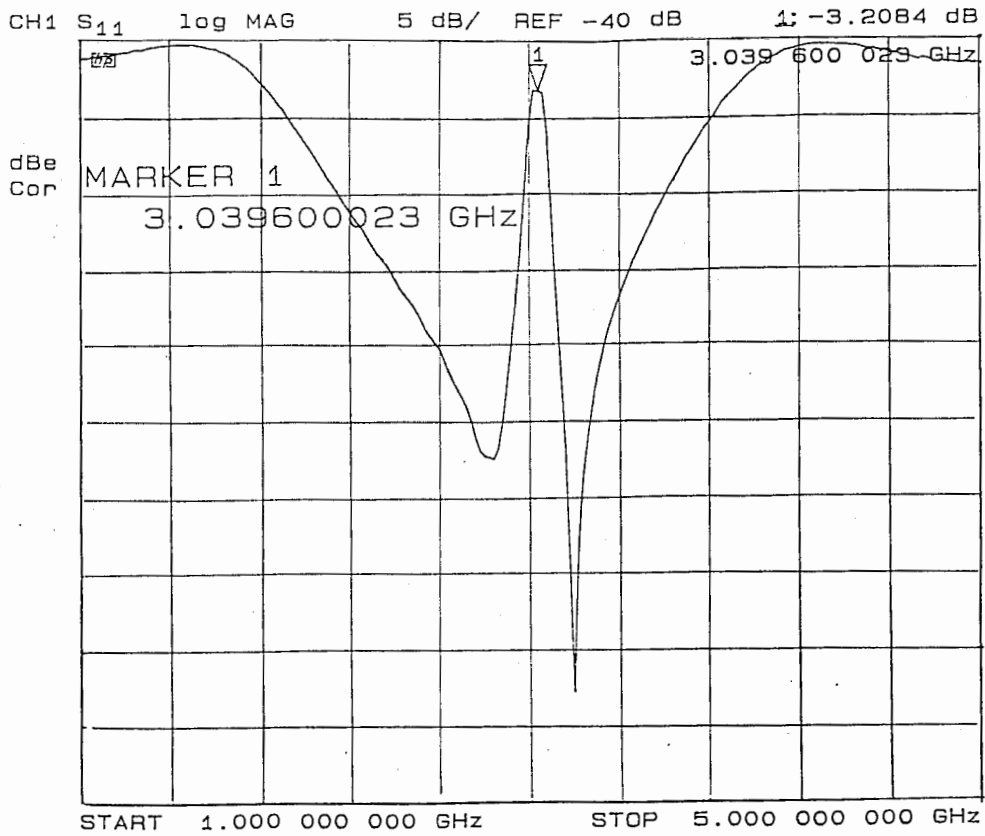
(注) ①の入力側の線路と②の出力側の線路とは、同一線上にくるようにして下す。

(i) カップラー部TEGのパターン

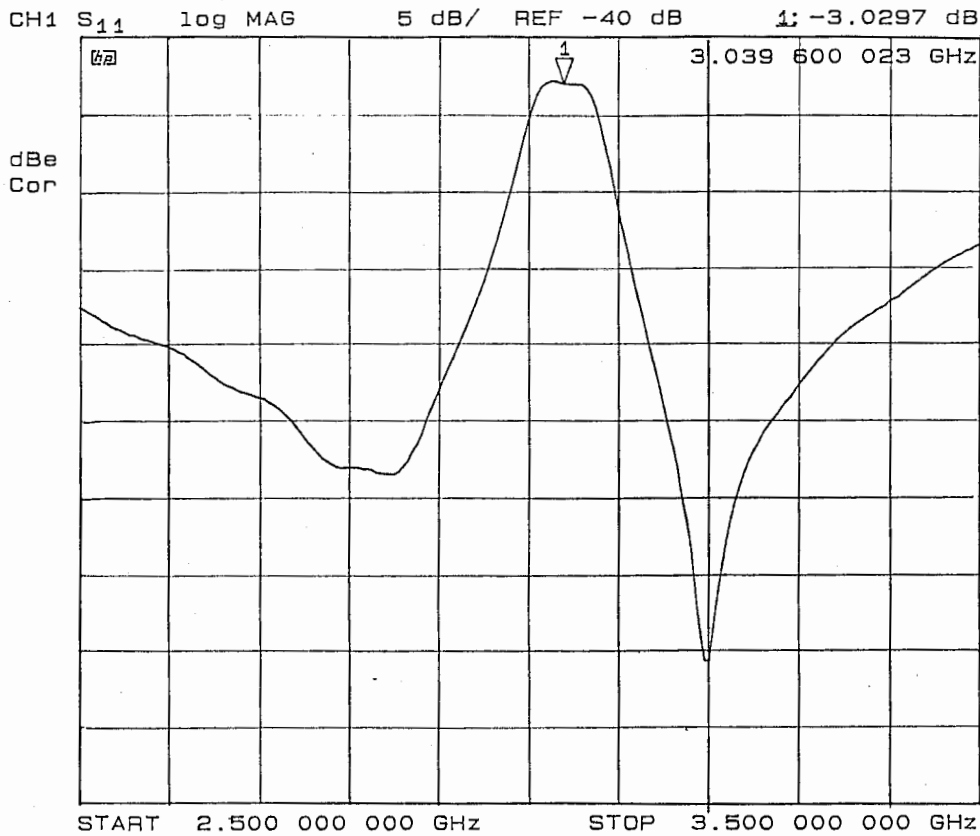


(ii) カップラー部の詳細パターン

図3-35 カップラー部TEGのパターン



(i) 広帯域特性



(ii) 1GHz帯域での特性

図3-36 図3-34(ii)に示した基本回路部の特性



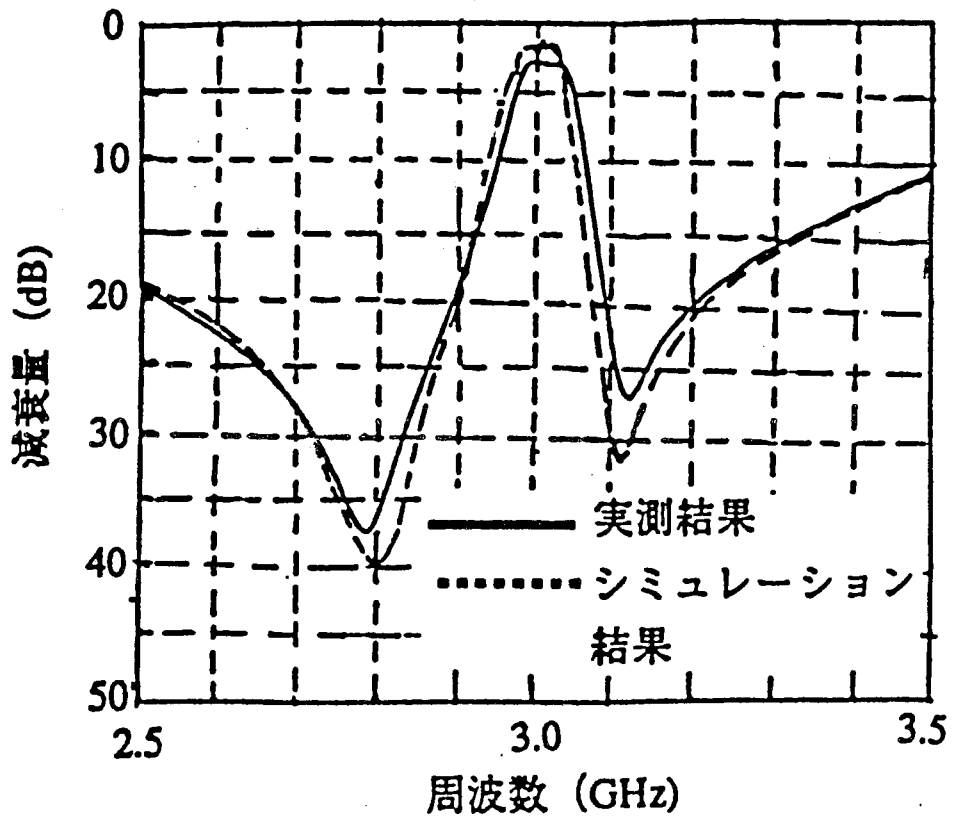
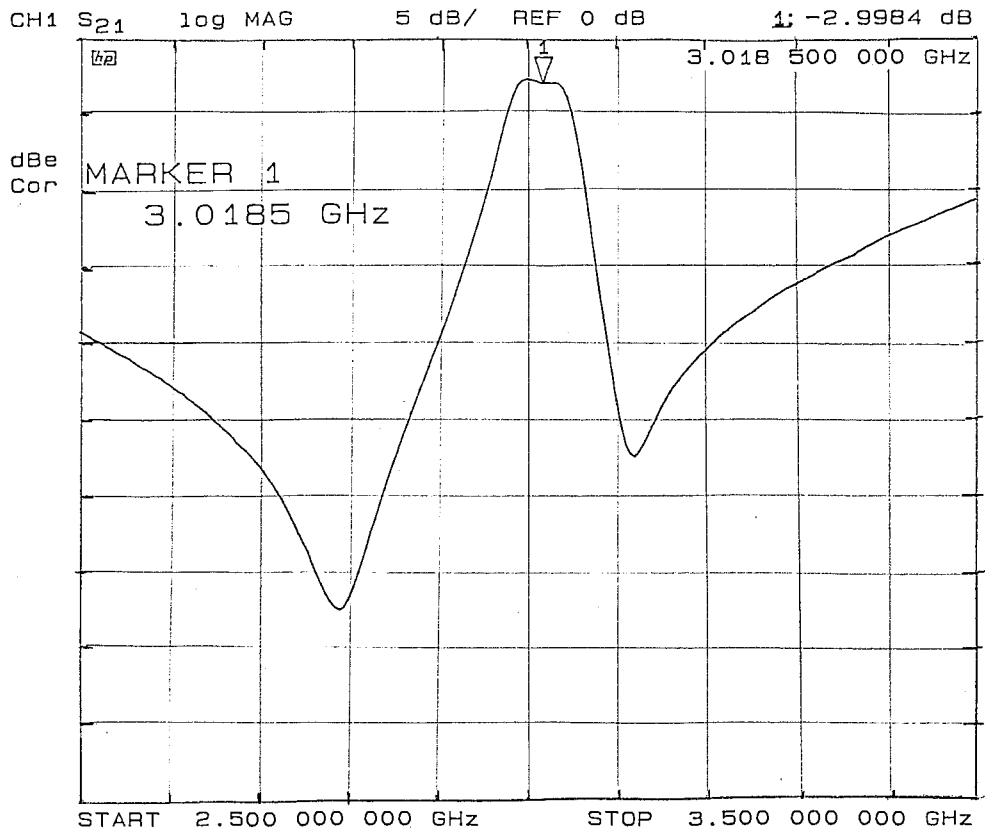


図 3-37 図 3-34(i)のフィルタ全体回路の特性  
(通過特性)

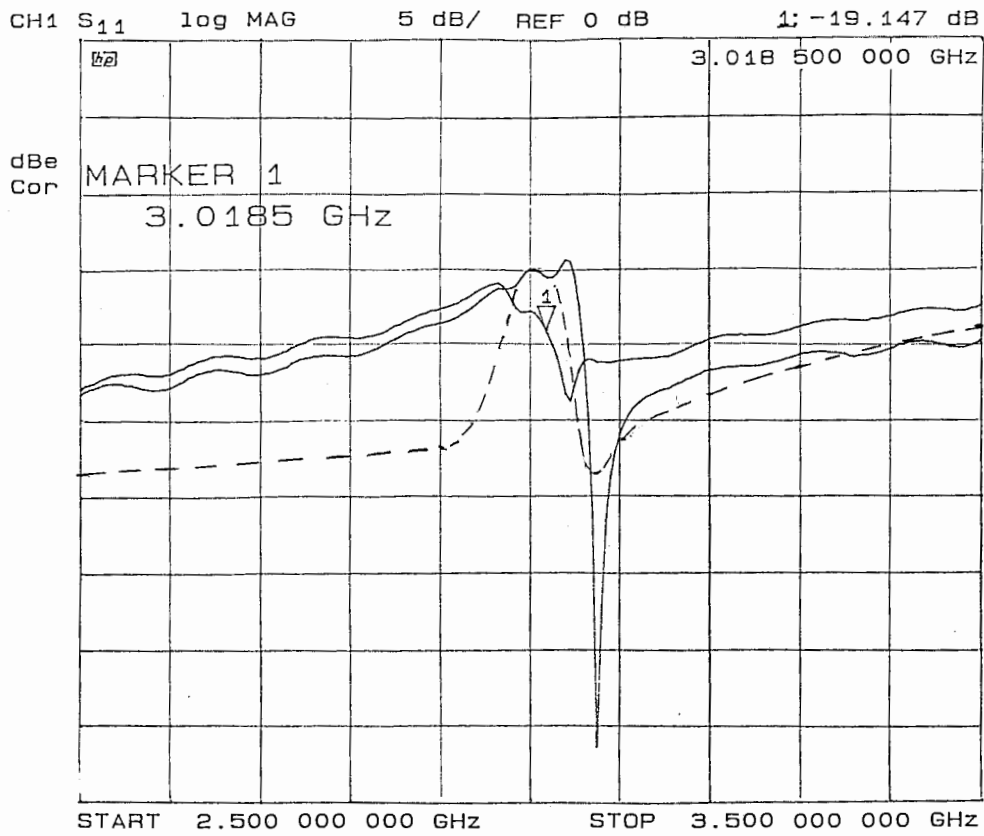


図3-37 図3-34(i)のフィルタ全体回路の特性  
(反射特性)

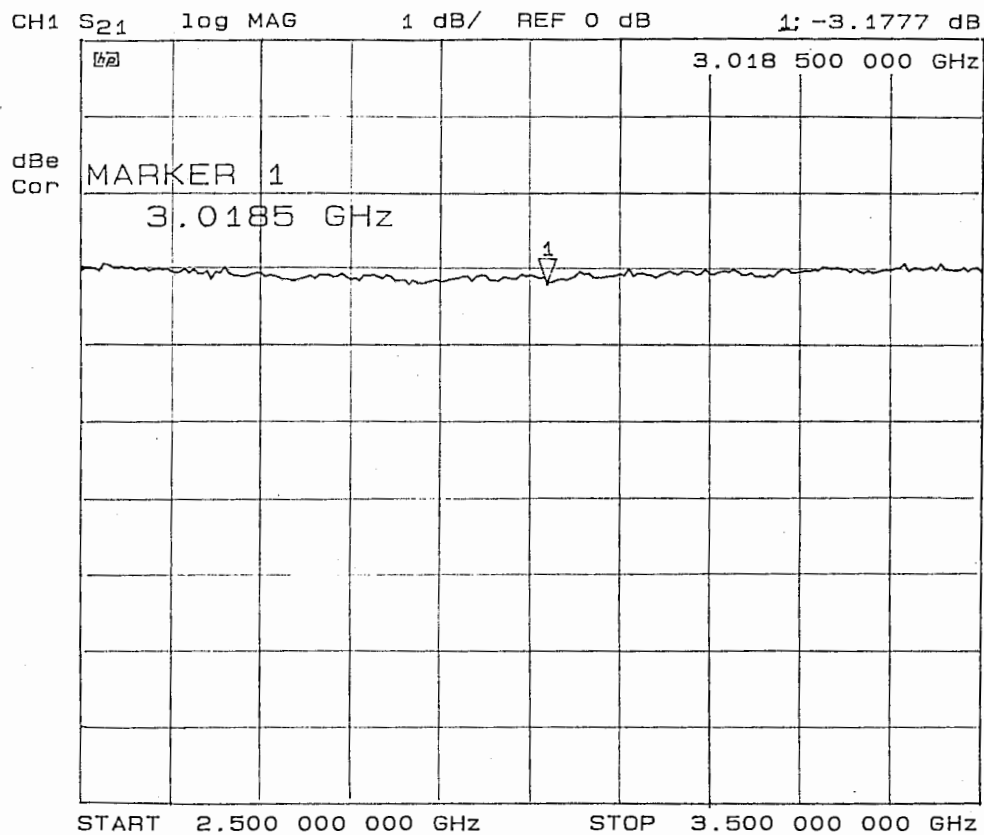
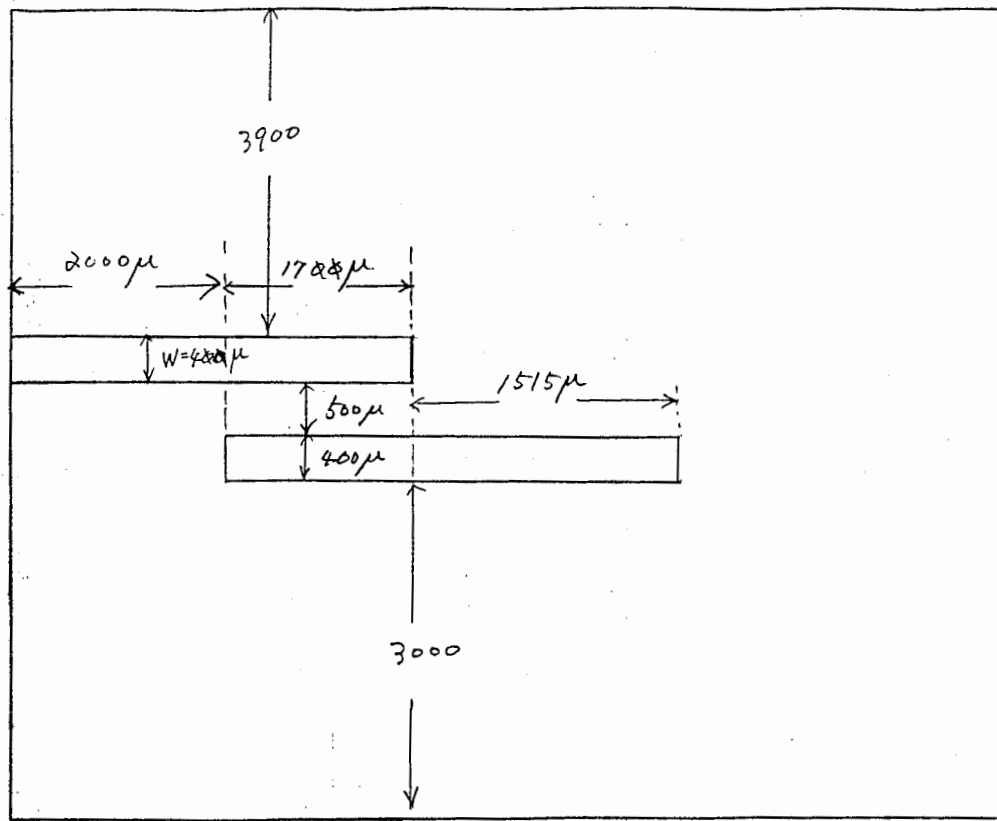
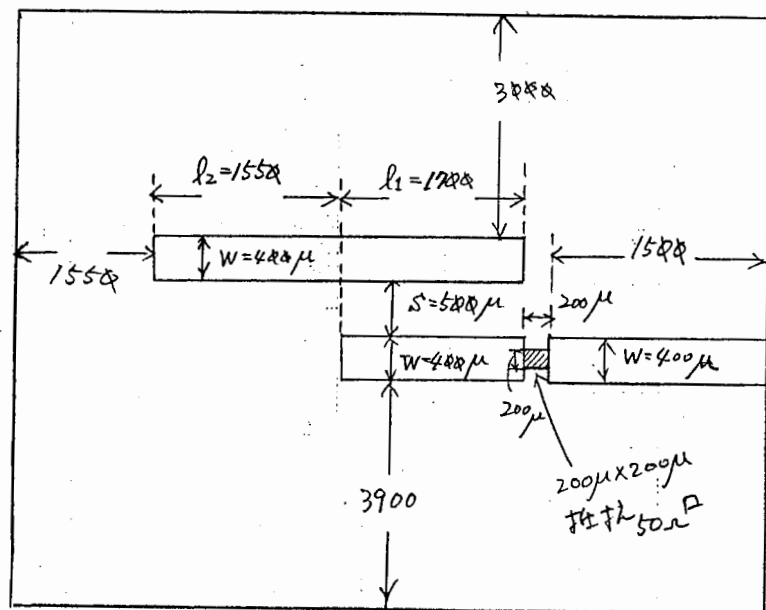


図3-38 図3-35(i)のカップラー部TEGの特性

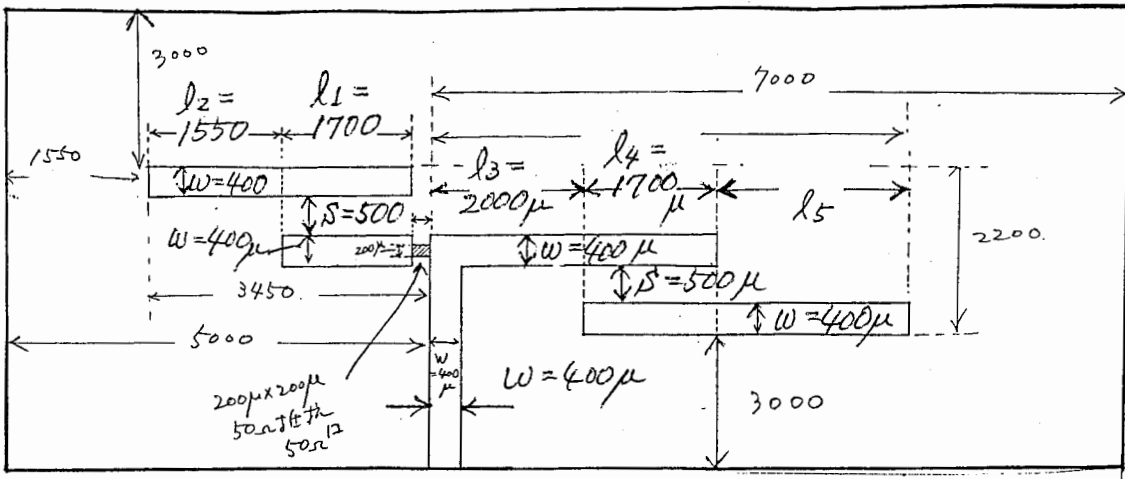


(i) 共振器単体部分



(ii) 共振器単体部分の入力に抵抗を装荷した部分回路

図3-39 17GHz帯フィルタ基本回路部のパターン



(iii) フィルタ基本回路部

図 3-39 17GHz帯フィルタ基本回路部のパターン

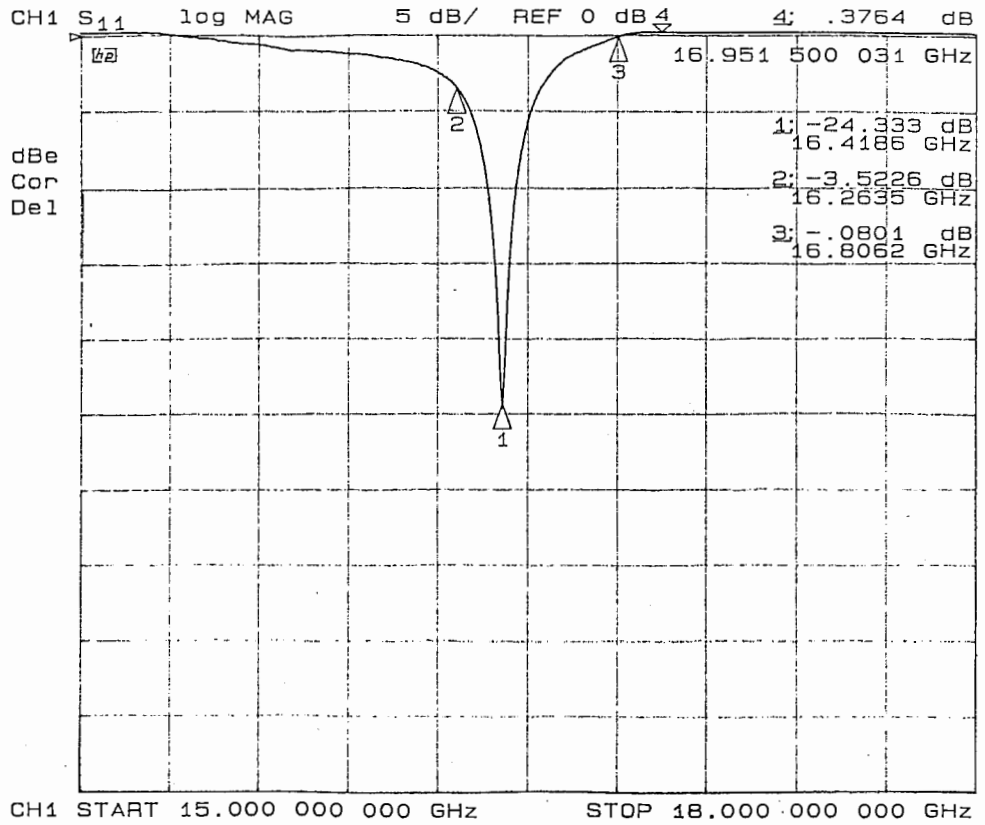


図3-40 図3-39(i)の共振器単体部分の特性

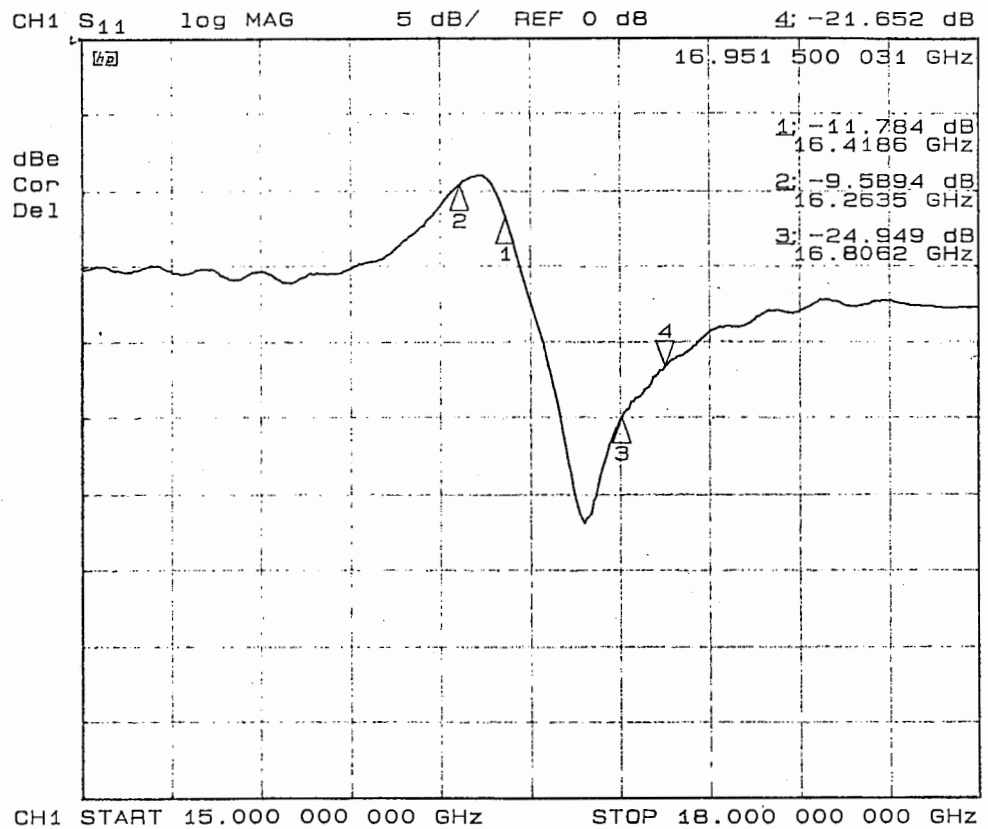
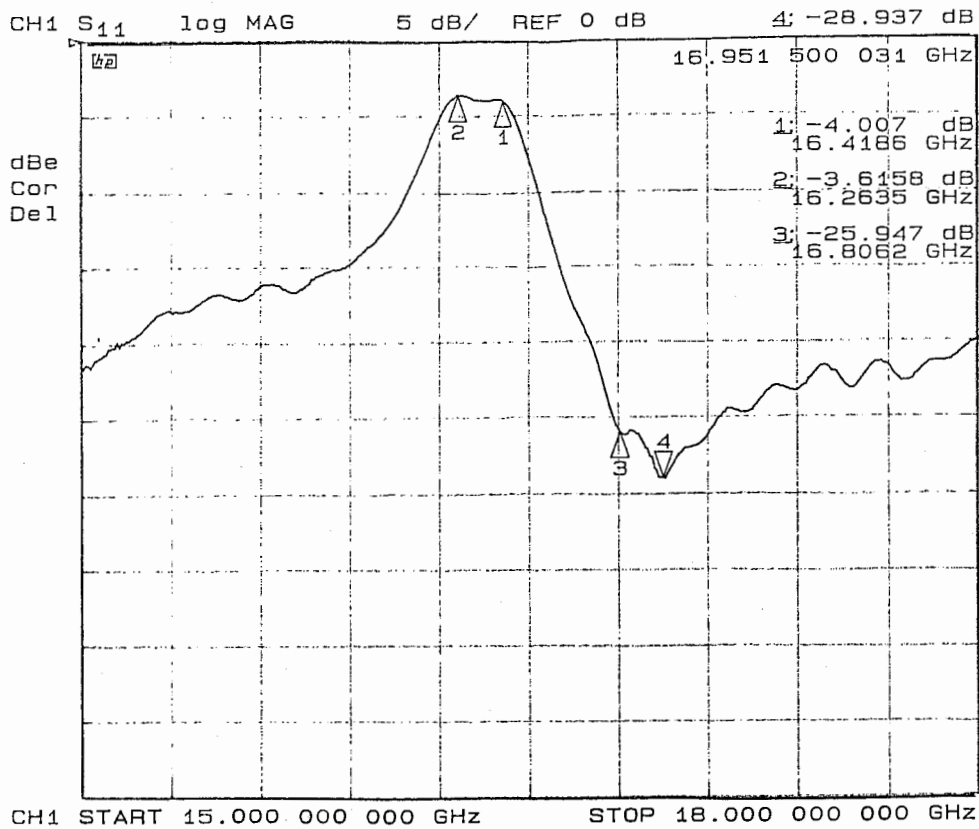
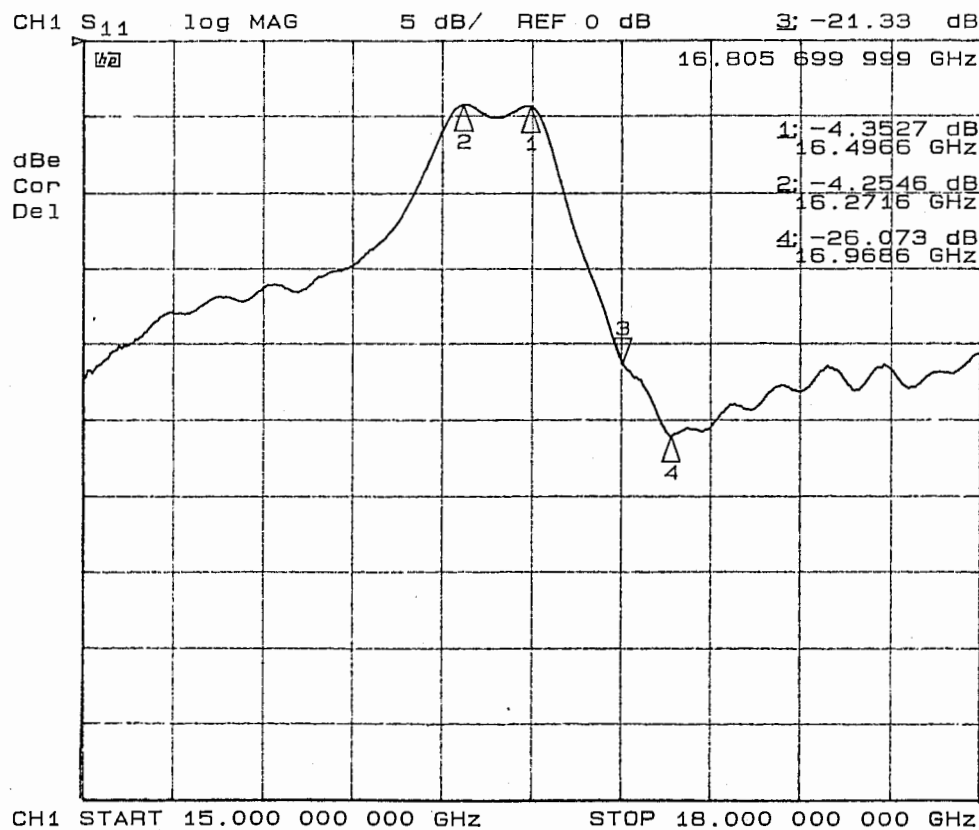


図3-41 図3-39(ii)の共振器単体部分の入力に抵抗を装荷した部分回路の特性

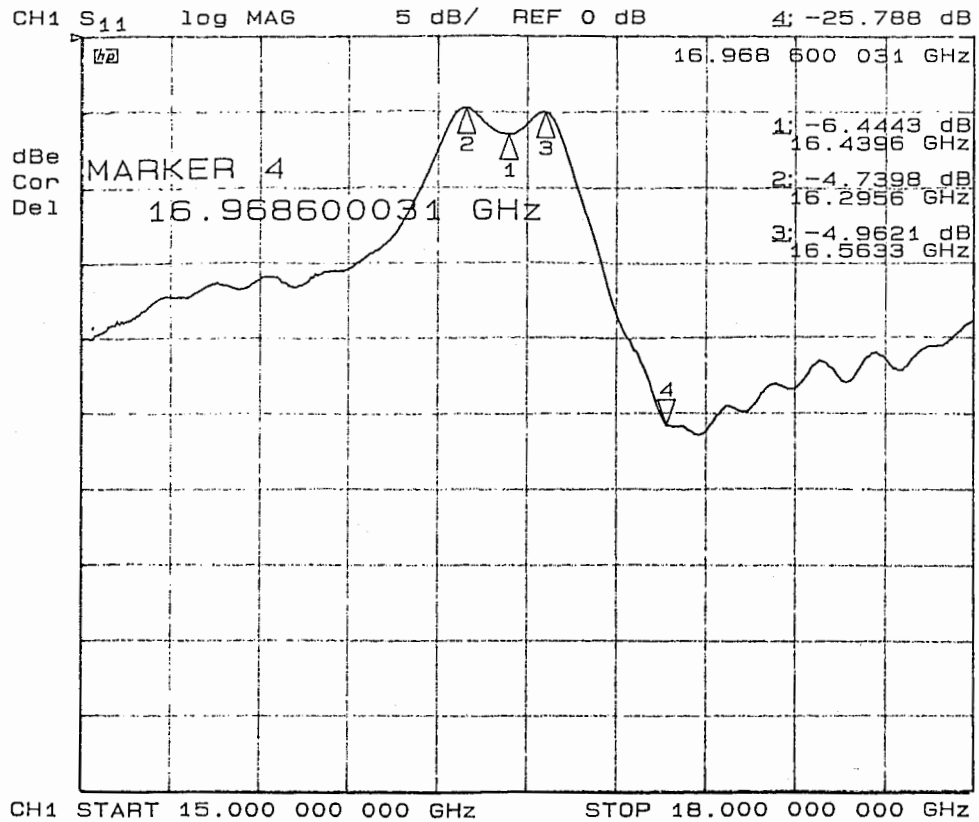


(i)  $l_5=1530$ の場合



(ii)  $l_5=1515$ の場合

図3-42 図3-39(iii)のフィルタ基本回路部の特性



(iii)  $l_3=1500$ の場合

図3-42 図3-39(iii)のフィルタ基本回路部の特性

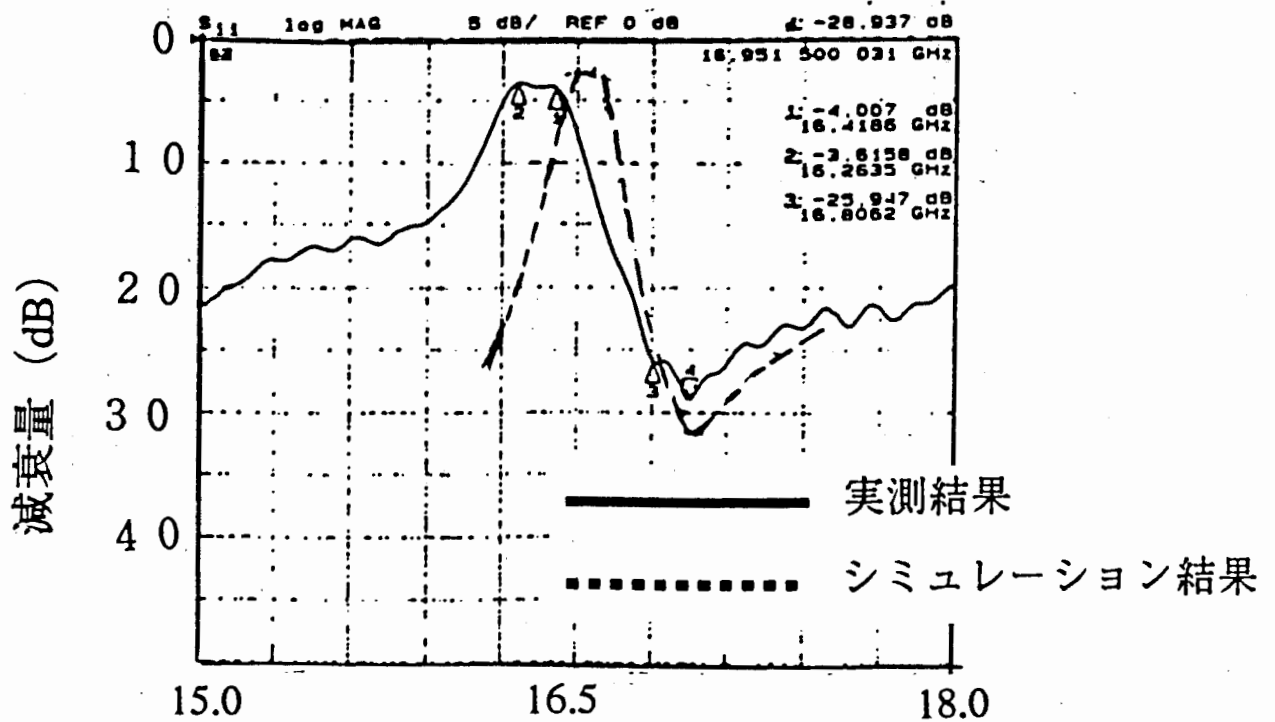


図3-43 図3-42(i)の特性の実測結果とシミュレーション結果との比較

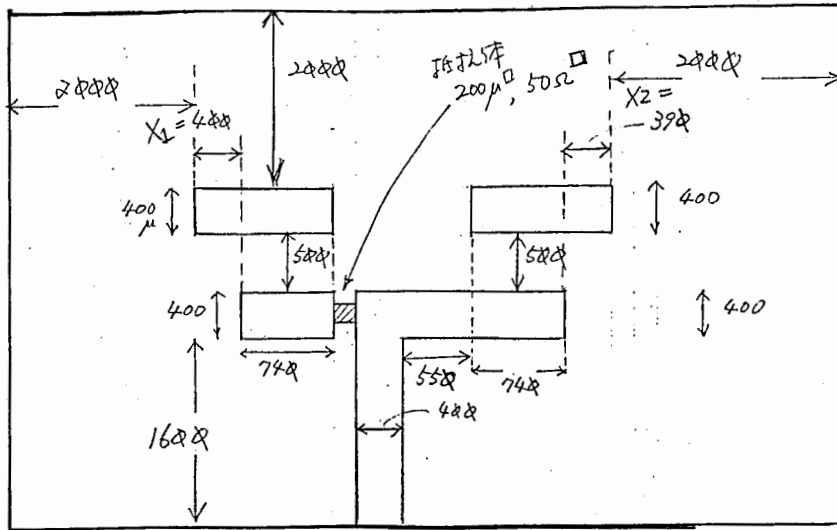


図3-44 40GHz帯フィルタ基本回路部のパターン

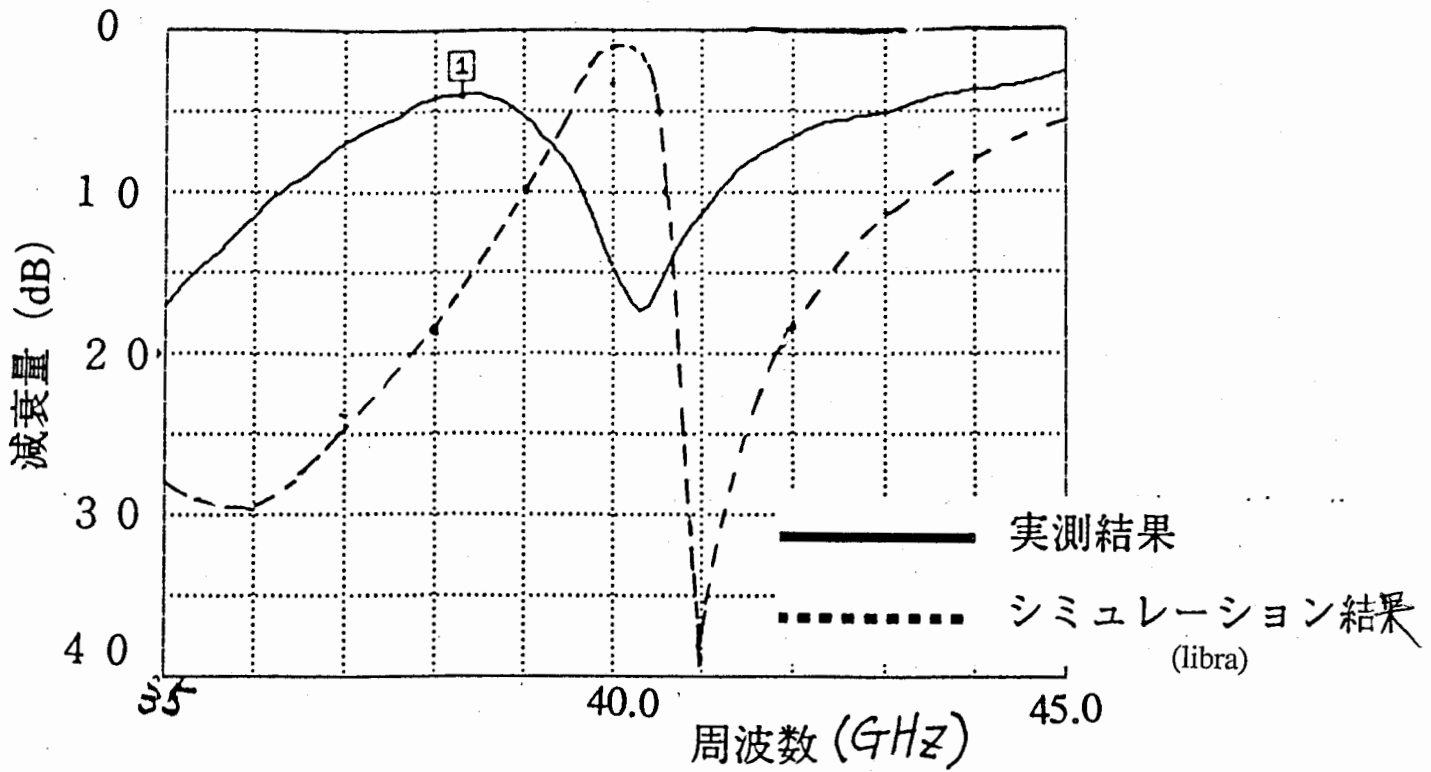


図3-45 図3-44に示した40GHz帯フィルタ基本回路部の特性  
(実測結果とlibraによるシミュレーション結果)



#### 4. 今後の技術課題

多層構造を用いた小型・広帯域フィルタについては、高周波域での減衰特性の劣化要因を明らかにし、特性改善を図っていくとともに、同様の構成で狭帯域高選択フィルタを実現する手法について検討する。また、方向性結合器および抵抗を用いた狭帯域高選択フィルタについては、マイクロ波帯のものについては、高誘電率基板を用いる等の方法で小型化を図っていくとともに、高周波帯での実現可能性について検討を行っていく。その場合、伝送線路の不連続接続部（ジャンクション部）における寄生リアクタンスの影響等について、詳細に検討していく必要がある。

#### 謝辞

この研究を進めるに当たり、測定に協力いただいた、井田、澤田、今岡各研究員に深謝いたします。また、日頃ご指導頂く、ATR光電波通信研究所猪股社長、小川室長に深謝致します。

#### 参考文献

- [1] Gupta et al, "Microstrip Lines and Slotlines", Artech House, Massachusetts, 1979
- [2] 角田, "マイクロ波帯移動通信のためのアンテナ・供電系ハードウェアの検討" ATR Technical Report TR-O-0033 pp.10-14
- [3] N.Imai, Y.Ida, and E. Ogawa, "A novel bandpass filter using directional couplers and resistors", AMPC'95 S13-3 pp.283-286, 1995
- [4] R.R.Bonetti and A.E.Williams, "New design techniques for coupledline filters with transmission zeros," 23rd European Microwave Conference, pp.240-243, 1993
- [5] E.M.T.Jones and J.T.Bolljahn, "Coupled-strip-couplers," IRE Transactions on Microwave Theory and Techniques, pp.75-81, 1956
- [6] 黒田一之: "分布定数回路網の構成" 共立出版
- [7] Mattaei et al, "MICROWAVE FILTERS, IMPEDANCE-MATCHING NETWORKS AND COUPLING STRUCTURES", McGrawhill, New York, 1964