

TR-o-0020

40

～非線形デバイス回路の研究～

平岡孝啓

1990.2.14.

ATR光電波通信研究所

# MMIC非線形デバイス回路の研究

MMIC nonlinear devices and circuits

平岡 孝啓

*Takahiro HIRAOKA*

ATR光電波通信研究所 無線通信第2研究室

Radio Systems Department

ATR Optical and Radio Communications Research Laboratories

Inui-dani, Seika, Soraku, Kyoto 61902 JAPAN

研究テーマ： MMIC非線形デバイス回路

出向元企業名： NTT

出向期間： 1987年4月～1990年2月

概要 - 本報告は、平岡の出向期間中の研究成果のまとめである。本報告は、平岡が担当したMMIC非線形デバイス回路の研究の経過、既に報告された研究成果、MMICの設計及び測定結果、非線形デバイスモデル検討結果、作成したCADプログラムのマニュアル、ノウハウを示す。また、最後に非線形デバイスモデル研究に関して調査を行った結果を資料集として示す。



## 目次

1. まえがき	4
2. 経過	5
3. 年度別研究成果一覧	6
4. MMICの解析・設計	8
4.1 非線形 MMIC	8
4.1.1 63 試作超小形 MMIC 周波数通倍器	8
4.1.2 MMIC 可変減衰器	13
4.1.3 他の非線形回路	17
4.2 多層化 MMIC	17
4.2.1 マジック-T	18
4.2.2 新タイプマジック-T	27
4.2.3 重ね合わせ低損失線路	30
4.3 非線形デバイスモデリング用 TEG MMIC	32
5. 電圧置換法の定式化	37
5.1 電圧置換法の理論	37
5.2 外部回路方程式の記述	37
5.3 FET モデルの記述	39
5.4 微分方程式	39
6. 非線形デバイスモデル検討	41
6.1 デバイスシミュレータの概要	41
6.1.1 ソルバ	41
6.1.2 プリポストプロセッサ	41
6.2 デバイスシミュレータの使い方	42
7. 非線形デバイス回路関係の CAD プログラム	43
7.1 非線形デバイスモデルパラメータ設定プログラム	43
7.1.1 非線形デバイスモデルパラメータ設定プログラムの概要	43
7.1.2 準備と実行に必要な知識	43
7.1.3 環境設定	43
7.1.4 ファイル設定	44
7.1.5 FET モデル用ファイル	44
7.1.6 測定データファイル	45
7.1.7 パラメータ設定プログラム (dcurve.exe) の実行	45
7.1.8 プログラム等の変更について	51
7.1.9 パラメータ設定プログラム	51
7.1.10 まとめ	52
7.2 電圧置換法プログラム (fvim.exe)	52
7.2.1 概要	52
7.2.2 準備と実行に必要な知識	52
7.2.3 環境設定	52
7.2.4 プログラムの使い方	53

8. ノウハウ集	54
8.1 測定データの転送	54
9. 本ドキュメントの修正及び印刷	55
10. あとがき	56
11. 資料集	60
11.1 FET モデルの概要とその適用範囲	60
11.1.1 赤池モデル	60
11.1.2 JFET モデル	62
11.1.3 Curtice モデル	63
11.1.4 Materka モデル	64
11.1.5 Statz モデル	65
11.1.6 非線形モデルのまとめ	65
11.2 デバイスシミュレータの基礎理論	66
11.2.1 有限差分法	66
11.2.2 ボアソンの方程式	67
11.2.3 電流連続の式	67
11.2.4 その他の関係式	72
11.2.5 境界条件と初期条件	72
11.2.6 シミュレータの単位系と正規化	74
11.2.7 行列解法	75

## 1. まえがき

ATR 光電波通信研究所では将来の超小型移動機の実現に向け、高周波回路の超小型・高機能化の研究を進めている。我々は、共平面小型化 MMIC、多層化 MMIC、立体化 MMIC の3つのマイルストーンをかかげ、高周波回路の30倍以上の集積度向上を実現できる技術を目指し、研究を行っている。

共平面小型化 MMIC、多層化 MMIC、立体化 MMIC 等の超小型・高機能化 MMIC においては、デバイスと線路が一体的に形成されるため、プロセス、回路設計をそれぞれ独立して行う従来の設計方法では十分に対応できず、デバイス、線路等の電磁界解析、回路設計の一貫した設計技術が必要とされる。特に、非線形領域における能動デバイスモデリング、回路設計は、精度、解析・最適化の能力に関して十分ではなかった。従来、用いていた非線形デバイスモデリング技術の現状とその問題点を以下に示す。

- 従来の MMIC の設計は、(1) デバイスの作成、(2) 電流 - 電圧特性、高周波特性の測定、(3) 高周波等価回路、非線形モデルパラメータの設定、(4) 回路設計のプロセスを経る。各段階では、それぞれ独立して設計・測定・評価が行われていた。回路設計の段階において実際のデバイス特性をそのまま設計に用いることは困難であり、近似式で記述されたデバイスモデルを用いる。モデルの精度が回路解析結果に大きく影響するため、特性からモデルを生成するデバイスモデリングが非常に重要である。
- 従来のデバイスモデルは比較的簡単な近似式を用いている。近似式が物理的な根拠がないため、高周波領域では解析精度が悪いという結果を生じていた。デバイスモデルは、回路設計者の経験又はパラメータ生成ソフト (TECAP 等) によりパラメータを決定していたが、測定値との良好な一致は得られなかった。
- デバイスシミュレーションは プロセス条件、デバイス形状とデバイスの特性の関係を解析できる重要なツールである。デバイスの微小化に伴い、短チャネル効果等が生じ、従来の方法に加えてモンテカルロ法のような粒子の振るまいを解析する方法が開発され、半導体内部の現象を精度よく解明できるようになった。しかし、計算規模が非常に大きくなり、この方法を用いた高周波の特性解析は、莫大な解析時間のため困難である。
- プロセス、デバイス形状等からデバイスの直流特性の予測、モデルパラメータの生成する研究は、いくつかなされている [1] [2]。しかし、それは従来のプロセス、デバイスシミュレータとデバイスモデルのパラメータを単に結合させたものである。高周波特性は考慮されていないが、我々のデバイスモデルの研究の方向付けと一致する。

従って、超小型・高機能化 MMIC の設計には、(1) プロセス、デバイス形状等から高周波におけるデバイスの線形・非線形特性を予測できることが必要である。(2) 従来の非線形回路解析ではデバイスモデルの近似が十分でなく、設計の精度が得られなかったため、高周波で精度のよいデバイスモデルおよび回路解析 CAD が必要である。

本報告は、平岡が担当した MMIC 非線形デバイス回路の研究の経過、既に報告された研究成果、MMIC の設計及び測定結果、非線形デバイスモデル検討結果、作成した CAD プログラムのマニュアル、ノウハウを示す。また、最後に非線形デバイスモデル研究に関して調査を行った結果を資料集として示す。

## 2. 経過

平岡が担当した「MMIC非線形デバイス回路」研究の目的を以下に示す。

(1) 高集積化MMIC設計の基本技術として、高周波帯に適用できる非線形デバイスモデルの確立及び非線形デバイスモデルに基づいた非線形回路構成法の確立を図る。

(2) また、境界要素法等を用いて各種マイクロ波線路の解析を行い、多層化、立体化MMICの基本設計技術の構築を図る。

このテーマに従って、1987年4月～1990年2月の間に行った経過を示す。

### 1. 非線形デバイスシミュレータの調査、検討。

超高周波デバイス解析については、高周波でのふるまいを明らかにするための十分な解析手法がなく、適用可能な数値解析手法の探索を行った。電磁界方程式と半導体物性の方程式の記述が可能な空間回路網法[3]を用いた解析に注目した。空間回路網法の定式化に関しての検討を始めた。しかしながら、本手法は3次元で十分な解析精度を得るためには解析点数の大幅な増加等の問題があり、角田研究員より2次元の空間回路網法を適用してはどうかという指摘があったが、空間回路網法の半導体物性方程式の導入研究もさらに検討の必要であったため、現状でATRにおける解析は困難であると判断し、継続的課題とした。一方、デバイス構造、プロセスパラメータと非線形特性、回路機能との関係の明確化が本研究のポイントであることから、過渡解析可能な2次元デバイスシミュレータと実測データとの比較により、解析を進めることとした。

### 2. デバイスシミュレータの作成

デバイスシミュレータ本体は、現在までの研究成果を取り入れ最新のものとした。内容として、1キャリアの2次元数値解法で時間解析可能としたものを現在プログラム作成中(デバッグ中)である。なお、プログラムは拡張を考慮に入れており、2キャリア、短チャネル効果等の解析も可能である。

### 3. デバイスシミュレータによるFET解析

理論解析で不可能な不純物プロファイル、形状等の解析を始めた。現在までに、十分な解析結果は得られていない。また、63年度MMIC試作にあたって、実測データを取得するための各種TEGの検討を行い、パタン設計、基本的な測定・評価を行い、デバイスシミュレータの結果と比較できる。

### 4. 理論解析によるFET解析(この項目は、竹中研究員が担当した。)

厳密な理論解析により半導体内の現象を明確化すると共に、解析結果である厳密な式を参考に非線形モデルの近似式として用いる予定である。現在までに、V-I特性、C-V特性の解析が可能となった。しかし、式が複雑であるため、より現実に近い不純物プロファイル等の解析は不可能である。そこで、高周波領域の検討を行い、デバイスモデル用の近似式への適用を進める。

### 5. 非線形モデルの近似式検討、非線形CADを用いた回路設計

近似式の出発点として、物理現象との対応がある赤池FETモデルを考える。モデルパラメータ設定CADにより測定値、FET解析結果と比較しながら、パラメータとデバイス形状の検討を進めている。非線形解析CADは、時間領域の解析法である電圧置換法について検討を行った。この電圧置換法は、周波数領域で外部回路が分離できるため、特に外部回路の最適化に適している。現在、CGFの解析を行っている。

## 6. MMIC 設計・評価、線路解析

61 年度試作 MMIC に含まれる能動デバイスについて、測定を行うと共に、小信号等価回路化、竹中研究員と協力のもとに非線形モデル化を行い、能動デバイスの持つ特性、非線形モデルの問題点を示した(テクニカルレポートにまとめた [4][5])。広帯域、高減衰比を持つ可変減衰器、ゲート接地 FET とソース接地 FET の組み合わせによるバランス型周波数通倍器について、回路構成の提案、設計、試作を行い、特性を確認した。多層化マジック-T の解析、試作を行った。スロット線路、マイクロストリップ線路の結合を持つスロット形結合線路についてガラーキン法を用いた解析を行い、試作を行った。

## 7. その他

藤井研究員と協力して光電波通信研究所のワークステーションのネットワーク環境の整備を行った。

## 3. 年度別研究成果一覧

既に報告した研究成果を以下に示す。

### 1. 発表論文(部外)

#### 昭和 62 年度

- 平岡孝啓, 徳満恒雄, 田中利憲, “MMIC 化可変減衰器の設計と特性”, 昭和 62 年度電子情報通信学会半導体・材料部門全国大会, No.224, pp.10, 1987.

#### 昭和 63 年度

- 平岡孝啓, 徳満恒雄, 田中利憲, “MMIC 化可変減衰器の広帯域化の一考察”, 昭和 63 年度電子情報通信学会春季全国大会, No,SC-8-6, 1988.
- 平岡孝啓, 徳満恒雄, 田中利憲, 相川正義, “多層化 MMIC による超小型マジック-T と構成と特性”, 昭和 63 年度電子情報通信学会秋季全国大会, No,C-373, 1988.
- T.Hiraoka, T.tokumitsu, T.Tanaka, and M.Aikawa, “Very Small and Wide Band MMIC Magic-T Using Microstrip Lines On a Thin Dielectric Film”, *18th European Microwave Conference Digest*, pp.403-408, 1988.
- 赤池正巳, 志垣雅文, 長谷川誠, 西川敏夫, 平岡孝啓, 大友功, 水野皓司, “1988 年ヨーロッパマイクロ波コンファレンス報告”, 電子情報通信学会技術研究報告, MW88-71,1988.

#### 平成元年度

- 徳満恒雄, 平岡孝啓, 中本博之, 竹中勉, 相川正義, “薄膜マイクロストリップ(TFMS) 線路を用いた超小型 MMIC”, 電子情報通信学会技術研究報告, MW89-35, pp.65-72, May 1989.(平岡口頭発表)
- 平岡孝啓, 徳満恒雄, 赤池正巳, “超小型 MMIC 周波数通倍器の検討”, 平成元年度電子情報通信学会秋季全国大会, No.C-352, pp.2-257, 1989.
- 竹中勉, 平岡孝啓, 徳満恒雄, “薄膜マイクロストリップ(TFMS) 線路を用いた超小型 MMIC 分布型増幅器”, 平成元年度電子情報通信学会秋季全国大会, No.C-361, pp.2-266, August 1989.
- 中本博之, 平岡孝啓, 竹中勉, 徳満恒雄, “多層化 MMIC による超小型ハイブリッド回路”, 平成元年度電子情報通信学会秋季全国大会, No.C-372, pp.2-277, August 1989.
- T.Hiraoka, T.Tokumitsu, and M.Aikawa, “Very Small Wide-Band MMIC Magic T Using Microstrip Lines on a Thin Dielectric Film”, *IEEE Trans. Microwave Theory and Techn.*, Vol.MTT-37, pp.1569-1575, October, 1989.



- 中本博之, 平岡孝啓, 徳満恒雄, “ポリイミドを用いた多層化 MMIC による超小型ハイブリッド回路”, 電子情報通信学会技術研究報告, No.ED89-160, pp.59-66, January 1990.
- 中本博之, 平岡孝啓, 徳満恒雄, “ポリイミドを用いた多層化 MMIC による超小型ハイブリッド回路”, 1990 年電子情報通信学会春季全国大会, No.-, pp.-, March 1990.
- T.Hiraoka, T.Tokumitsu, and M.Akaike, “A Miniaturized, Broadband MMIC Frequency Doubler”, *IEEE MTT-S Int. Microwave Symp. Dig.*, May 1990.
- T.Tokumitsu, T.Hiraoka, H.Nakamoto, and T.Takenaka, “Multilayer MMICs Using a  $3\mu\text{m} \times 3$  Layers Dielectric Film Structure”, *IEEE MTT-S Int. Microwave Symp. Dig.*, May 1990.

## 2. 発表論文(部内)

### 昭和 62 年度

- 平岡孝啓, 竹中勉, 徳満恒雄, 相川正義: “昭和 61 年度試作 MMIC の能動素子特性評価”, ATR テクニカルレポート, No.TR-O-0001, Sept.1987.

## 3. 特許

### 昭和 62 年度

- 平岡孝啓, 田中利憲, 徳満恒雄: “マイクロ波可変減衰装置”, 63-034595, 昭和 63 年 2 月 16 日.

### 平成元年度

- 平岡孝啓, 徳満恒雄: “マイクロ波周波数通倍器”, 平 1-297995, 平成 1 年 11 月 15 日.

## 4. MMIC の解析・設計

### 4.1 非線形 MMIC

#### 4.1.1 63 試作超小形 MMIC 周波数通倍器

##### 周波数通倍器の構成と動作原理

周波数通倍器は、マイクロ波送受信機において重要な回路の一つであり、一般にはシングル形周波数通倍器が用いられている [6] [7]。シングル形周波数通倍器では、入出力整合回路に加えて出力端において基本波を抑圧するために、基本波トラップ回路等が必要である。このため、回路の形状が複雑かつ大きくなる。一方、バランス形周波数通倍器では、2つのシングル形周波数通倍器が互いに逆相で動作し、その出力端において基本波が互いに打ち消し合うため出力回路を簡単化できる [8]。

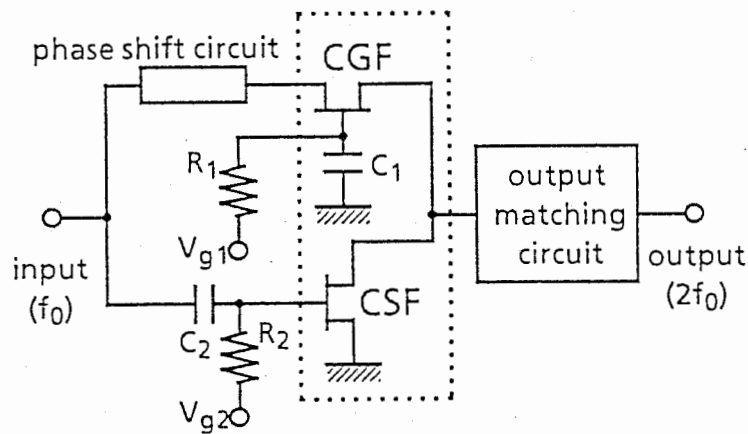


図 1. 周波数通倍器の基本構成.

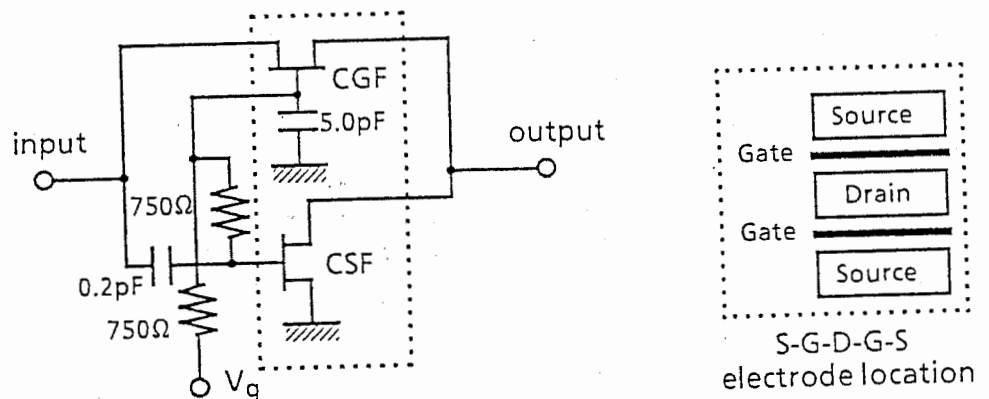


図 2. モジュール構成の周波数通倍器.

提案する周波数通倍器の基本回路構成を図 1 に示す。ゲート接地 FET (CGF) とソース接地 FET (CSF) を図 1 のように組み合わせる。入力端子は、CGF のソースに直接接続し、

かつ CSF のゲートにキャパシタを介して接続する。CGF のゲートはキャパシタにより高周波的に接地し、CSF のソースは直接接地する。これらのゲートバイアスは高抵抗を介して印加する。入力整合回路は、CGF のアクティブマッチング機能を利用し省略している。出力回路部 (CGF, CSF のドレイン) には、 $2f_0$  成分に対する整合回路を設ける。CGF のソースには、CGF・CSF の位相のずれを補償するための位相遅延回路を設ける。この遅延回路には TFMS 線路 [10] を用いることにより小形化が可能となる。

図 2 は、モジュール構成の周波数逡倍器であり、CGF 及び CSF と、DC バイアス回路からなる。

CGF・CSF のゲート・ソース間電圧を  $V_{pinch-off}$  付近に設定することにより、入力波に対して CGF と CSF が交互に半波整流動作をすることから  $2f_0$  信号が得られる。また、CGF および CSF からの基本波出力の位相差が  $180^\circ$  であることを利用し、それぞれの出力振幅が同一になるようにバイアス電圧を設定して基本波出力を抑圧する (このとき、ドレイン端子で基本波は短絡条件)。

### 周波数逡倍器の設計

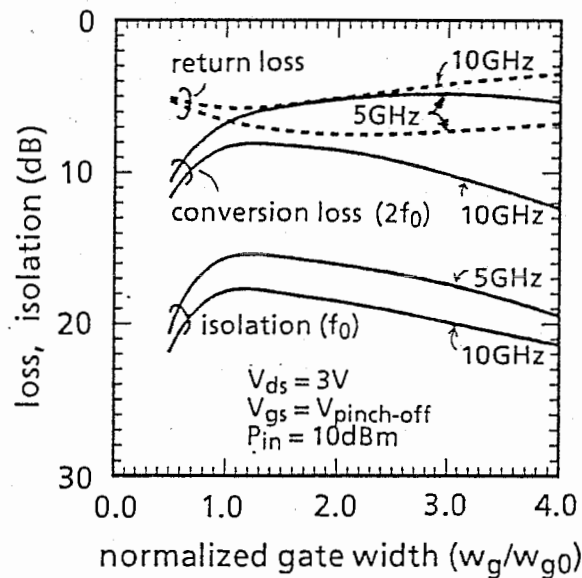


図 3. ゲート幅依存性.

In order to determine the gate width of the FETs, a harmonic balance nonlinear circuit simulation was performed. シミュレータとして LIBRA を用いた。そのプログラムリストを表 1 に示す。Calculated characteristics of the doubler, dc biased at gate-source pinch-off voltage, are shown in Fig. 3. Input power is 10 dBm. The CGF and CSF of the module have the same gate width  $w_g$ , in the estimation, and  $w_g$  is normalized by the gate width  $w_{g0}$  of the CGF in the small-signal active matching condition, that is  $g_m Z_0 = 1$ , where  $g_m$  and  $Z_0$  are the transconductance of the CGF and input port impedance, respectively.

The difference between the conversion loss at 5 GHz and 10 GHz expands considerably above the  $w_g/w_{g0}$  value of 2. Therefore, gate width  $w_g$  less than  $2w_{g0}$  is required for broadband frequency-multiplying, as well as for lower conversion loss, as shown in the figure. Fundamental frequency suppression, isolation, is better than 15 dB at each  $w_g/w_{g0}$

表 1. LIBRA プログラムリスト.

```

! DOUBLER2.CKT DOUBLER CGF+CSF Libra version
! DATE: 1/23/89
DIM
    time ns
VAR
    VG1#-2.0 -1.2 -0.5#
    VG2#-2.0 -1.1 -0.5#
CKT
!COMMON GATE CIRCUITRY
    res_RR123 10 32 r=750
    res_RR123 0 71 r=150
    cap_cc101 13 0 c=10
    cap_cc102 71 1 c=100
    tlin 71 72 z=50 e=1 f=10
    res_RRgate 13 10 r=4.0
    s2pa_j1 10 12 72 libra_ex [model=melcofet1]
!COMMON SOURCE CIRCUITRY
    CAP_CC301 1 31 C=1
    RES_RR302 31 39 R=750
    s2pa_j2 31 12 0 libra_ex [model=melcofet1]
    cap_cc305 12 2 c=100
!
DEF2P 1 2 DOUBLER
MODEL
! MELCOFET1 njf RD=3.4 RS=3.4 &
! BETA=0.02 VTO=-1.15 LAMBDA=0.05 pb=0.8 &
! IS=5.68p af=1 CGD=.02p CGS=.25p
1.5
! MELCOFET1 njf RD=6.8 RS=6.8 &
! BETA=0.01 VTO=-1.15 LAMBDA=0.05 pb=0.8&
! IS=5.68p af=1 CGD=.01p CGS=.175p
11.5
    MELCOFET1 njf RD=2.5 RS=2.5 &
    BETA=0.03 VTO=-1.15 LAMBDA=0.05 pb=0.8 &
    IS=5.68p af=1 CGD=.03p CGS=.375p
12.0
    MELCOFET1 njf RD=1.7 RS=1.7 &
    BETA=0.04 VTO=-1.15 LAMBDA=0.05 pb=0.8 &
    IS=5.68p af=1 CGD=.04p CGS=.5p
13.0
    MELCOFET1 njf RD=1.1 RS=1.1 &
    BETA=0.06 VTO=-1.15 LAMBDA=0.05 pb=0.8 &
    IS=5.68p af=1 CGD=.06p CGS=.75p
14.0
    MELCOFET1 njf RD=0.8 RS=0.8 &
    BETA=0.08 VTO=-1.15 LAMBDA=0.05 pb=0.8 &
    IS=5.68p af=1 CGD=.08p CGS=1.0p
SOURCE
    DOUBLER VS_Vdd1 42 0 DC=3.0
    DOUBLER ind 42 12 l=1000
    DOUBLER VS_Vss1 52 0 DC=0.135
    DOUBLER ind 52 71 l=1000
    DOUBLER VS_Vgg1 32 0 DC^vg1
    DOUBLER VS_Vgg2 39 0 DC^vg2
    DOUBLER P_gen 100 0 R=res_rin p^PWR f^f1
    DOUBLER RES_Rin 100 1 R=50
    DOUBLER RES_Rout 2 0 R=50
POWER
! step 10 !10dBm
    sweep 0 10 5
FREQ
! step 3 !single 3GHz
! step 5 !single 5GHz
! step 10 !single 10GHz
    sweep 3 10 0.5
    nh=5 !5harmonics
FILEOUT
    DOUBLER hb pdspar doubler2
OUT
    doubler spar
    doubler pt_Ptout 2 0 r=res_Rout scn
    doubler pf_P1out 2 0 r=res_Rout h1=1 scn
    doubler pf_P2out 2 0 r=res_Rout h1=2 scn
    doubler pf_P3out 2 0 r=res_Rout h1=3 scn
    doubler pf_P4out 2 0 r=res_Rout h1=4 scn
    doubler pf_P1out 2 0 r=res_Rout h1=1 gr1
    doubler pf_P2out 2 0 r=res_Rout h1=2 gr1
    doubler pf_P3out 2 0 r=res_Rout h1=3 gr1
    doubler pf_P4out 2 0 r=res_Rout h1=4 gr1
    doubler ang[i_out11] s2pa_a1.d h1=1 gr2
    doubler ang[i_out12] s2pa_a1.d h1=2 gr2
    doubler ang[i_out21] s2pa_a2.d h1=1 gr2
    doubler ang[i_out22] s2pa_a2.d h1=2 gr2
    doubler v_Vout 2 gr3
    doubler v_Vin 1 gr3
    doubler v_Vcgin 72 gr3
    doubler i_id1 s2pa_a1.d gr3a
    doubler i_id2 s2pa_a2.d gr3a
GRID
    freq 0 10 1
    range 0 10 1
    gr1 -40 20 5
    gr2 -200 200 20
    time 0 0.5 0.1
    gr3 -2 2 1
    gr3a -10. 30. 10.

```

value, and is gradually improved as the  $w_g/w_{g0}$  value increases. Input return loss is maximum at a  $w_g/w_{g0}$  value between 1 and 3. As a result, a gate width  $w_g$  of between  $w_{g0}$  and  $2w_{g0}$  is chosen in the design, and the gate-source dc bias voltage is adjusted for better performance in practical operation.

### 試作 MMIC 周波数逓倍器の特性

An MMIC frequency doubler implemented using the conventional GaAs MMIC process, is shown in Fig. 4. The input and output coplanar waveguide impedance is  $50\Omega$  for on-wafer measurement. The chip size is  $0.8mm \times 0.7mm$ , and the intrinsic area is only  $0.5mm \times 0.5mm$ . This area is about 1/10 that of the previously reported doublers[6]. Ion implanted FET with a typical cutoff frequency of 20 GHz,  $0.5\mu m$  gate length, and  $150\mu m$  gate width are used in the doubler MMIC, where a gate width ratio  $w_g/w_{g0}$  of 1.5

is employed according to the design.

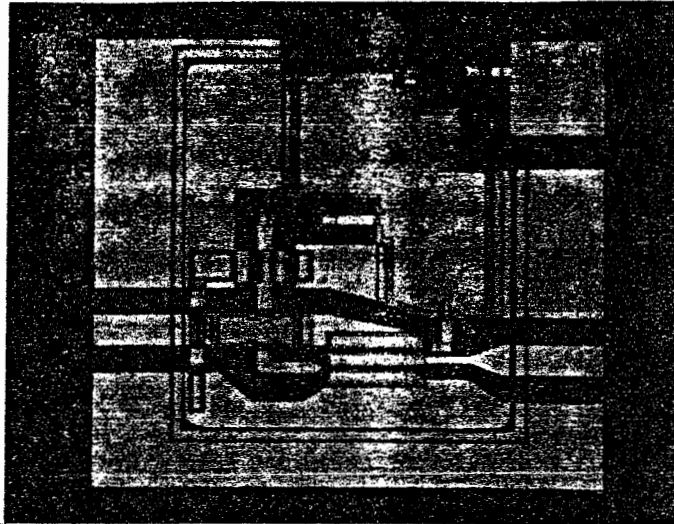


図 4. 試作 MMIC のチップ写真.  
(chip size: 0.8mm × 0.7mm, intrinsic : 0.5mm × 0.5mm)

周波数選倍器の CGF, CSF の小信号の利得・位相特性を図 5、6 に示す。バイアスは  $V_{gs}$  を 0.0 から -2.0 まで変化させている。各測定時には、もう一方の FET は、オフしている。10 GHz までの周波数範囲では、CSF の方が利得が高く、10GHz 以上で、ほぼ同様な損失特性を示す。また位相は、それぞれ  $C_{gs}$  の影響により位相回転を示している。CSF および CGF の位相差をとると、2.5GHz 以上で、約 40 度の位相差を生じている。従って、図 1 の位相補償回路は、約 40 度の位相補償を行えばよい。

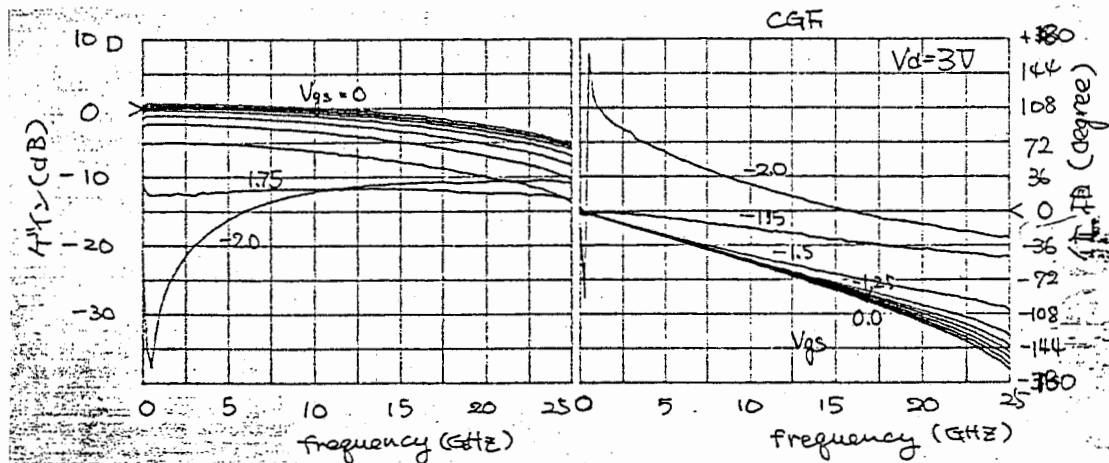


図 5. CGF の利得・位相特性.

The measured frequency response at 10 dBm input power is shown in Fig. 7. The gate source voltage  $V_{gs}$  is adjusted so that the MMIC exhibits input return loss around 10 dB and reasonably low conversion loss and high isolation, where  $V_{gs}$  is  $0.9V_p$  for CGF and  $V_p$  for CSF. A conversion loss of 8 dB is achieved in the output frequency range from 6 GHz to 16 GHz. Fundamental frequency isolation is better than 17 dB up to 20 GHz. An input

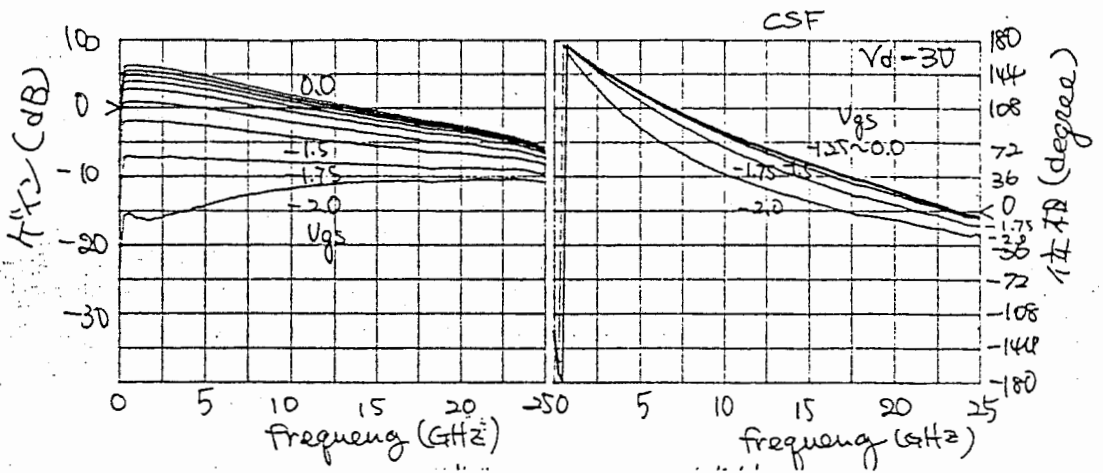


図 6. CSF の利得・位相特性.

return loss better than 8 dB is achieved without any input matching circuits due to the active matching characteristic of the CGF. Power consumption is about 42 mW when the input signal power is 10 dBm. Degradation of the conversion loss at the output frequency between 16 GHz and 20 GHz is due to the absence of a phase compensation circuit. The operation frequency range is extended as the FET are improved and by using a miniature, thin film microstrip (TFMS) line phase shift circuit[10]. The broadband performance and very small size of the MMIC above are extremely valuable for generic use.

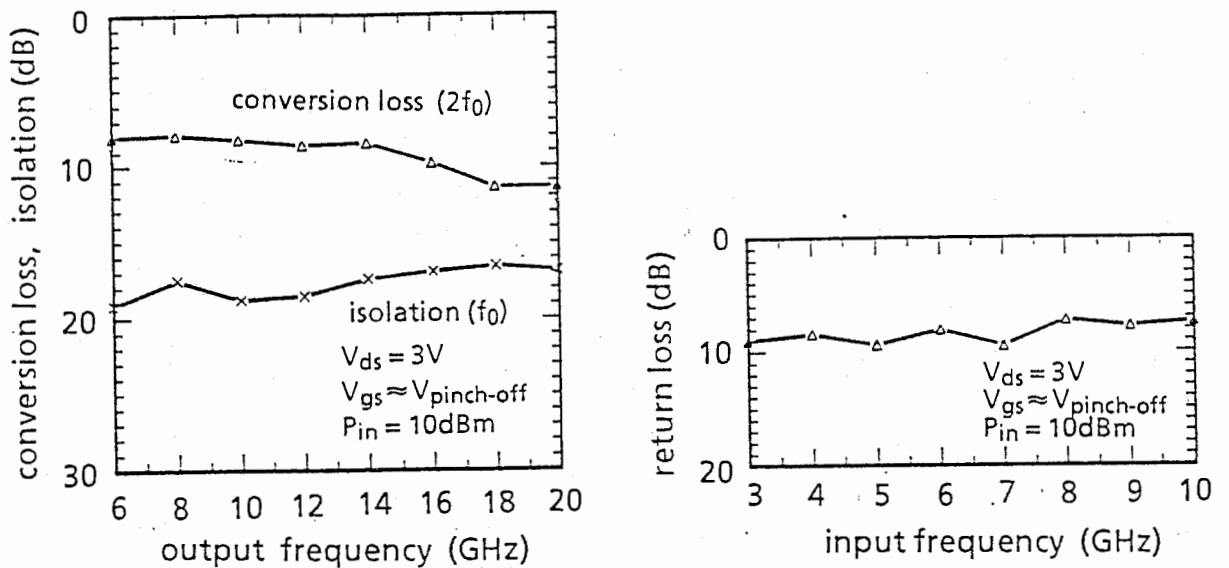


図 7. Conversion loss, isolation and return loss of the doubler.

The measured performance as a function of 5 GHz input power is shown in Fig. 8. Conversion loss decreases gradually as the input power increases and approaches the minimum value of 8 dB above 10 dBm input power. Input return loss is improved monotonically and is better than 10 dB at an input power greater than 10 dBm. The fundamental frequency isolation is greater than 17 dB up to 15 dBm input power.

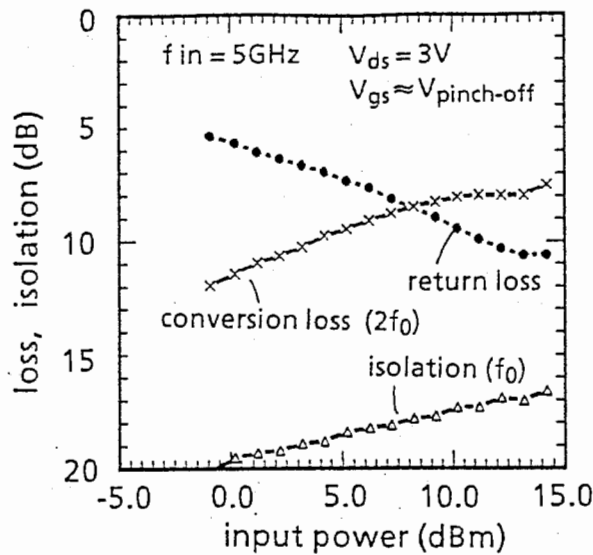


図 8. Characteristic of the doubler vs. input power level.

#### 4.1.2 MMIC 可変減衰器

#### 61 試作MMIC 可変減衰器

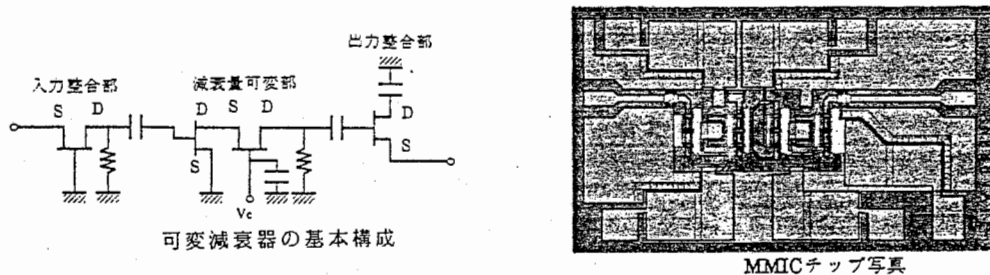


図 9. 61 年度試作可変減衰器の構成、チップ写真 (全国大会発表).

MMICで可変減衰器を実現する場合、FETのゲートが持つチャネル制御性を利用した構成をとることにより、MMICの小形化が可能である。しかし、マイクロ波帯では、入出力インピーダンスが変化し、整合条件を満たすことが困難である。61年度MMIC試作において、入出力の整合性がよく小形化が可能なMMIC化可変減衰器を基本回路構成を設計・試作した。このMMIC化可変減衰器は、入出力に小型化が可能なアクティブマッチング回路を適用し、カスコードFETを減衰部に用いている。試作を行った可変減衰器のチップ写真及び特性を図9で示す。入力及び出力回路にそれぞれゲート接地FET(CGF)、ドレイン接地FET(CDF)を用いている。

周波数特性を平坦化するため、入力のゲート接地FET及びカスコードFETにスパイラルインダクタによる並列ピーキング回路を用いた可変減衰器を試作した。この可変減衰器

の回路図及び特性を図 11で示す。この可変減衰器は、500 MHz から 6 GHz の周波数で、2 dB の利得偏差において、可変範囲 25dB を示しているが、高減衰時において、8 GHz のピークを生じ、周波数特性が劣化し、広範囲な減衰特性が得られていない。図中、点線で示した計算結果と比較して、この高減衰時の周波数特性の劣化が大きく現れている。この原因は、計算で用いたインダクタが理想インダクタであり、実際の結果と異なるためであることと、さらに前後のインダクタ値が近いため、FET 部をキャパシタとみなしたバンドパスフィルタとして作用したことが考えられる。しかし、この構成上それぞれのインダクタ値を変えて同様な特性を得ることは困難である。

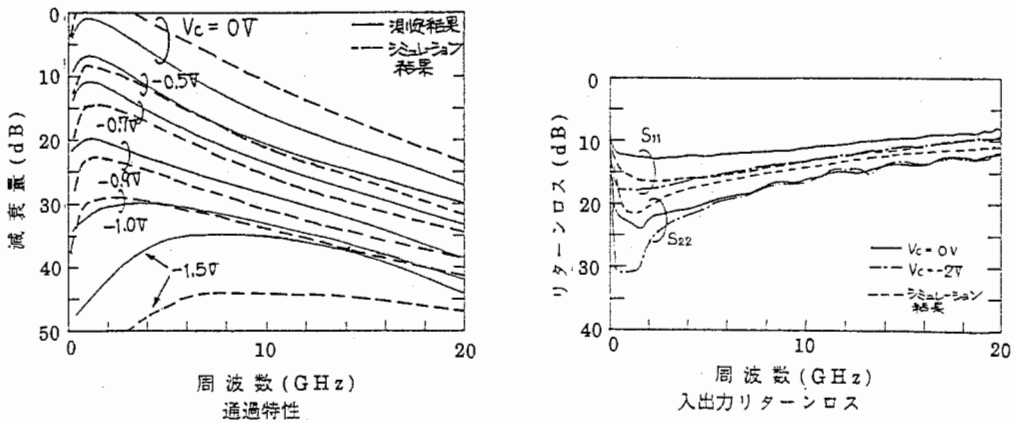


図 10. 61 年度試作可変減衰器の特性 (全国大会発表).

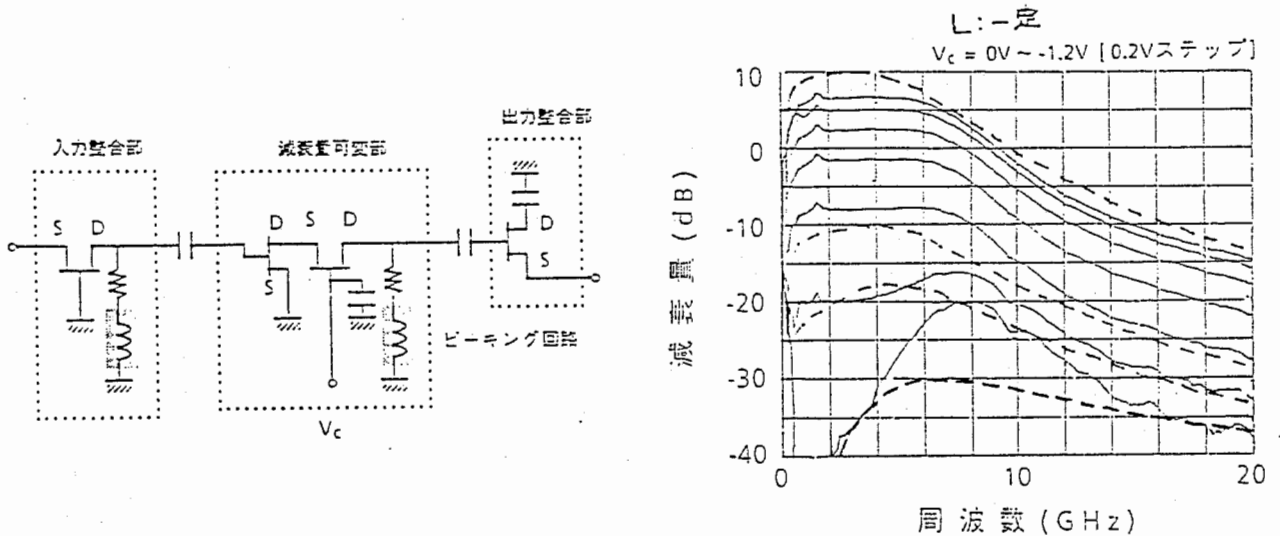


図 11. 61 年度試作可変減衰器のチップ写真、特性 (並列ピーキング).

61 試作の問題点及び解決すべき問題は次の通りである。(1) 基本回路では、高減衰領域において周波数特性が大きく変化するため、周波数特性の広帯域化と減衰可変域の広範囲化を両立させる必要がある。

#### 62 試作MMIC可変減衰器



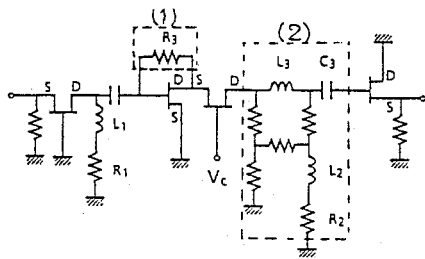


図1 回路構成

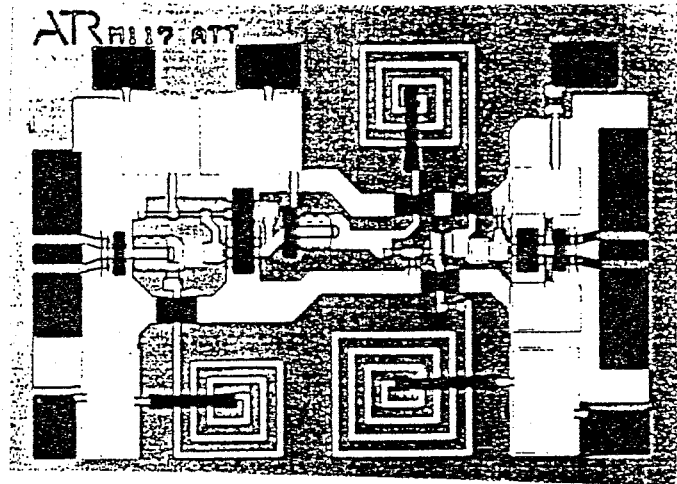


図 12. 62 年度試作可変減衰器の構成およびチップ写真.

62 試作では、広帯域化可能な回路構成について検討した。図 12 に広帯域化可変減衰器の構成およびチップ写真を示す。減衰量可変とするためカスコード接続の FET を使用し、入出力にはセルフバイアス化した CGF、CSF を接続し、インピーダンス整合を行う。

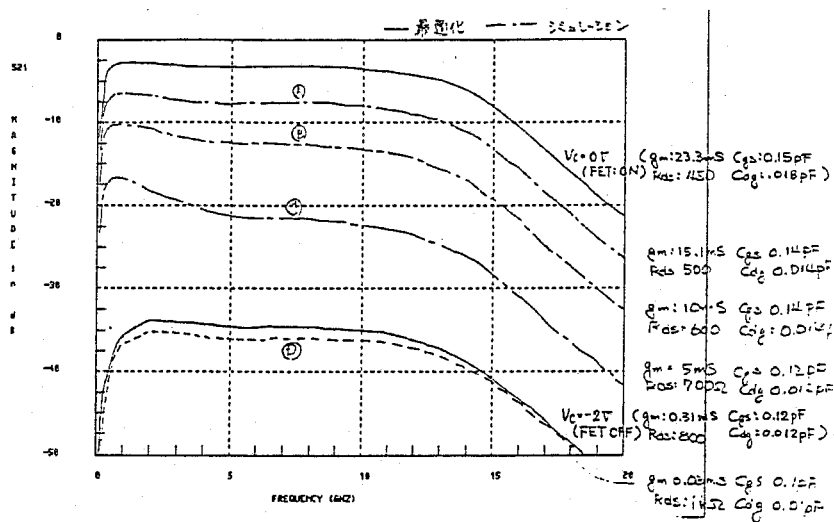


図 13. 可変減衰器の減衰特性 (計算値).

広帯域化の設計のポイントは、(1) カスコード部の CSF のゲート・ドレイン間に抵抗を接続したこと、(2) カスコード部の負荷に 2 つのインダクタと抵抗を組み合わせたピーキング回路を用いたこと、である。すなわち、(1) の抵抗は、(a) 減衰量が比較的小さい場合には、FET の相互コンダクタンスが十分に大きく、負帰還回路として動作し利得が平坦化されるとともに、(b) 減衰量が比較的大きい場合には、抵抗が CSF に並列に加わるため、CSF のゲート・ソース間の周波数の変化がより小さくなるような効果を示す。この抵抗値をうまく選べば、減衰範囲全体にわたり周波数特性の平坦化が可能となる。なお、(2) の回路において、従来のピーキング回路を使用すると、高減衰時に周波数特性の持ち上げが起こること、及び十分な広帯域化が計れないことから、ここでは、 $L_2$  による並列ピーキング回



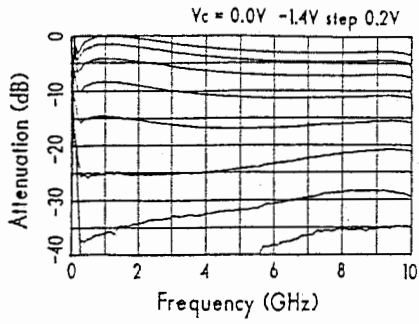


図2 通過特性

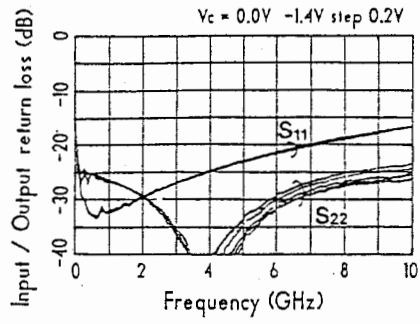


図3 入出力リターンロス特性

図 14. 62 年度試作可変減衰器の特性.

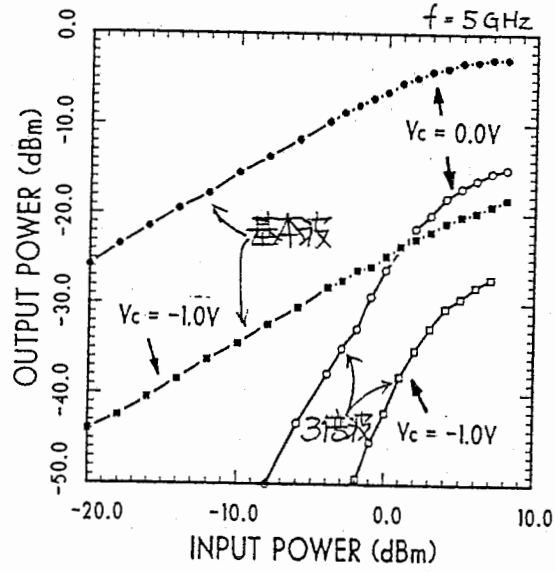


図 15. 62 年度試作可変減衰器の入出力特性.

## 4.2 多層化 MMIC

### 4.2.1 マジック-T

The magic-T (180° hybrid circuit) is one of the fundamental, important circuits used for microwave and millimeter-wave equipment. Conventional magic-Ts realized by “double-sided microwave integrated circuit (MIC)” technology has been reported [13] [14]. These magic-Ts use a combination of various transmission lines on both sides of a substrate. MMIC magic-Ts which employ a combination of coplanar waveguides and slotlines on one-side of a substrate [15] have also been reported. However, these magic-Ts need a large chip size, because the quarter-wavelength microstrip and coplanar lines are formed on rather thick, several hundred micrometer, substrates. In order to reduce the chip area of such transmission lines, a line unified FET (LUFET) MMIC magic-T which employs a unique FET electrode configuration and an active matching technique was recently proposed by two of the authors [12] [16]. In the frequency range from 20GHz into the millimeter-wave band, the active matching technique is not suitable, because present active devices have operating frequency limitations.

In this section, a very small, wide band MMIC magic-T is proposed. The magic-T employs thin film microstrip (TFMS) lines, which are formed on a thin dielectric film deposited onto a GaAs substrate. A Silicon Oxynitride (SiON) is used for the thin dielectric film due to low film stress, easy deposition and low temperature processing. The features of the magic-T are as follows;

- 1) Significantly reduces chip size due to very narrow TFMS line width.
- 2) Exhibits wide band dividing/coupling characteristics.
- 3) Promises millimeter-wave band applications.

### MAGIC-T CONFIGURATION

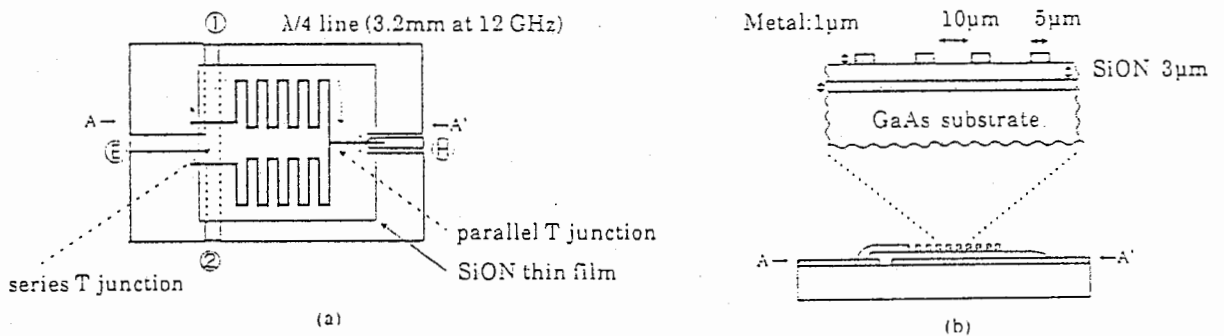


図 16. Proposed MMIC magic-T using microstrip lines on a thin dielectric film.

The proposed MMIC magic-T using TFMS lines is shown in Fig. 16. This magic-T is composed of a slotline series T-junction, a microstrip parallel T-junction, and two quarter-wavelength TFMS lines, which combine the series and parallel T-junctions. The TFMS are fabricated using a thin SiON dielectric film deposited onto the slotline T-junction. Ports  $\text{E}$  and  $\text{H}$  correspond to the E- and H-arms of a metallic waveguide

magic-T, respectively, and ports ① and ② are the remaining two ports. Figures 17 (a) and (b) show equivalent circuits to explain the circuit behavior. In this figure, arrows schematically express input and output signal polarities. The out-of-phase mode (Fig. 17 (a)) is excited by a signal into port ③ or, conversely, by out-of-phase signals of the same amplitude into ports ① and ②. The in-phase mode [Fig. 17 (b)] is excited by a signal into port ④ or, conversely, by in-phase signals of the same amplitude into ports ① and ②. As shown in Fig. 17, ports ③ and ④ are electrically isolated due to the orthogonal mode effect. Essentially the quarter-wavelength transmission lines are required because electrically shorted port ④ must be isolated from the other ports in the out-of-phase mode. The proposed magic-T achieves a drastic size reduction of the quarter-wavelength transmission lines by using the very narrow width TFMS lines and the meander-like configuration of the TFMS lines, made possible by the thin substrate structure.

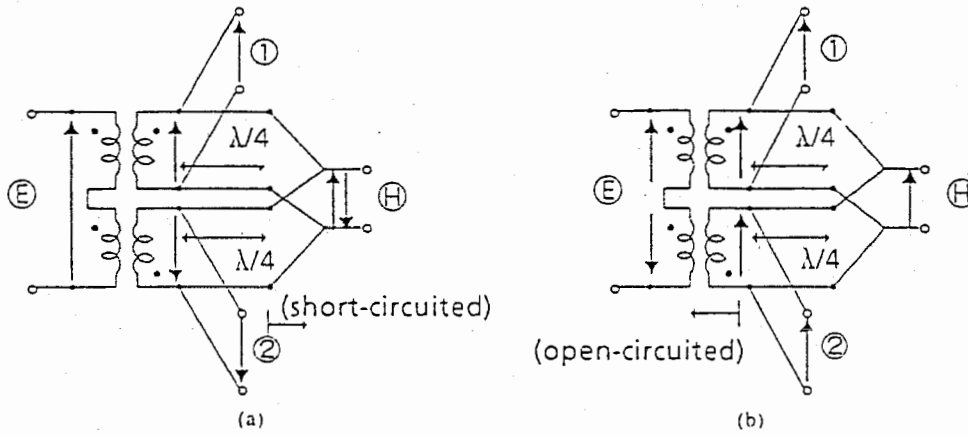


Fig. 17. Equivalent magic-T circuits. (a) 180° out-of-phase mode. (b) in-phase mode.

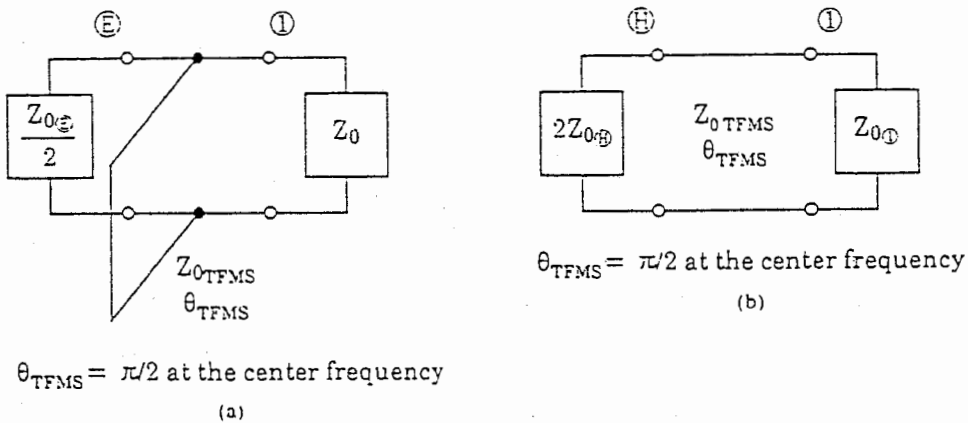


Fig. 18. Equivalent magic-T circuits. (a) 180° out-of-phase mode. (b) in-phase mode.

The basic design of this magic-T, where TFMS lines are assumed to be lossless transmission lines, is achieved through orthogonal mode analysis based on a symmetrical

configuration with respect to ports  $\textcircled{E}$  and  $\textcircled{H}$ . Figures 18 (a) and (b) show the equivalent circuits in the out-of-phase and in-phase mode excitations, respectively. The reflection coefficients at port  $\textcircled{1}$  derived from each mode are used in the magic-T design. When  $\Gamma_{++}$  and  $\Gamma_{+-}$  are the in-phase mode and the out-of-phase mode reflection coefficients at port  $\textcircled{1}$  in Fig. 18, respectively, the return loss at ports  $\textcircled{1}$  and  $\textcircled{2}$ , and the isolation between ports  $\textcircled{1}$  and  $\textcircled{2}$  are given as follows;

$$\text{returnloss}(\text{ports } \textcircled{1} \text{ } \textcircled{2}) = 20 \log_{10} \frac{1}{2} |\Gamma_{++} + \Gamma_{+-}| \text{ (dB)} \quad (1)$$

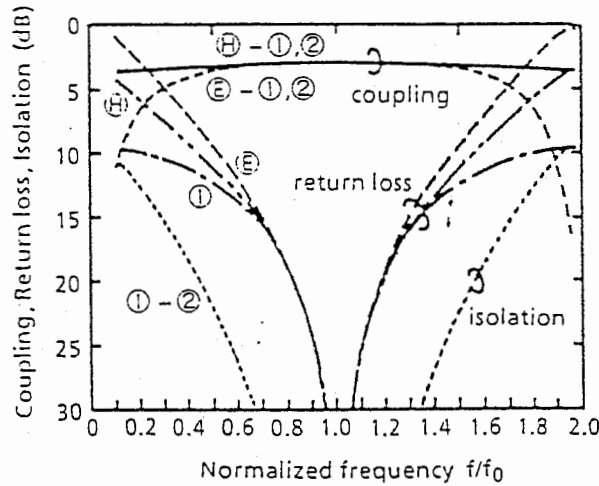
$$\text{isolation}(\text{ports } \textcircled{1} \text{ } \textcircled{2}) = 20 \log_{10} \frac{1}{2} |\Gamma_{++} - \Gamma_{+-}| \text{ (dB)} \quad (2)$$

Because the circuit is reciprocal, impedance matching at each port and isolation between ports  $\textcircled{1}$  and  $\textcircled{2}$  are also accomplished when the absolute factor of both equations equals zero at the center frequency.  $\Gamma_{++}$  and  $\Gamma_{+-}$  are given as follows;

$$\Gamma_{++} = \frac{(2Z_{0(H)} - Z_{0(1)})^2 + j(Z_{0TFMS}^2 - 2Z_{0(1)}Z_{0(H)}) \tan \theta_{TFMS}}{(2Z_{0(H)} + Z_{0(1)})^2 + j(Z_{0TFMS}^2 + 2Z_{0(1)}Z_{0(H)}) \tan \theta_{TFMS}} \quad (3)$$

$$\Gamma_{+-} = \frac{-Z_{0(E)}Z_{0(1)} - jZ_{0TFMS}(Z_{0(E)} - Z_{0(1)}) \tan \theta_{TFMS}}{Z_{0(E)}Z_{0(1)} - jZ_{0TFMS}(Z_{0(E)} + Z_{0(1)}) \tan \theta_{TFMS}} \quad (4)$$

As a result, the following conditions are derived through the above design procedure.



☒ 19. Calculated performance of the magic-T.

$$Z_{0(E)} = 2Z_{0(1)} \quad (5)$$

$$Z_{0TFMS} = \sqrt{(2Z_{0(H)})Z_{0(1)}} \quad (6)$$

When  $Z_{0(1)} = Z_{0(2)} = Z_{0(H)} = 50\Omega$ ,  $Z_{0(E)}$  is  $100\Omega$ ,  $Z_{0TFMS}$  is  $70\Omega$ , and  $\theta_{TFMS}$  is a quarter-wavelength at the center frequency. Figure 19 shows a magic-T performance calculated according to the above conditions. The relative operating frequency range reaches 100% in the frequency region where the return loss and the isolation between ports ① and ② are greater than 10 dB.

## CHARACTERISTICS OF TFMS

The characteristics of the TFMS for a practical design of the proposed MMIC magic-T are discussed in this section, because TFMS lines are not lossless but rather lossy transmission lines. The loss is several to ten times higher than that of microstrip lines fabricated on the  $100\mu m$ -thick GaAs substrate shown below. The loss characteristics are effectively used to realize the wide band impedance matching and isolation characteristics.

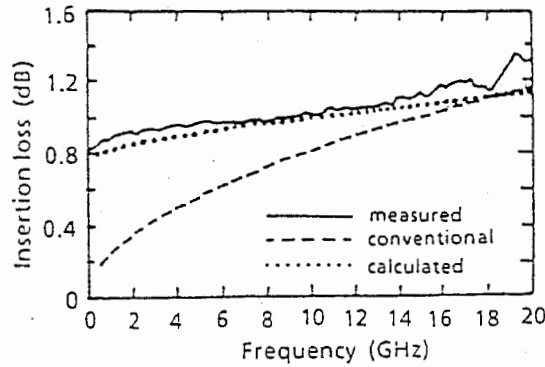


Fig. 20. TFMS experiment and calculated results.

The measured insertion loss of the TFMS line as a function of frequency is shown in Fig. 20, where the line length  $L$ , line width  $w$ , and metal thickness  $t$  of the TFMS line, is  $1.5mm$ ,  $5\mu m$ , and  $1\mu m$ , respectively, and the SiON dielectric film thickness  $H$  is  $3\mu m$ . The TFMS characteristic impedance is  $50\Omega$ . The solid line represents the measured loss, and the dotted line the loss calculated using conventional approximate formulas [17] [18] [19], where a surface resistivity  $R_s$  proportional to the square root of frequency  $f$  is used ( $R_s = \sqrt{\mu_0 \rho f}$ ). The measured insertion loss is about 1 dB at frequencies from dc to 20 GHz. The value increases gradually from 0.8 dB at dc to 1.2 dB at 20 GHz. In the frequency range from 10 GHz to 20 GHz, the measured loss increases along with the calculated loss. However, the loss has a nearly constant value from dc to 10 GHz. The difference between the measured and calculated losses indicates that the approximate formula does not characterize TFMS with a metal thickness of  $1\mu m$ , which is thinner than the skin depth in the frequency range.

The total current  $I$  which flows through the cross section of the line is given by

$$I = I_0 \int_0^t e^{-x/\delta} dx = I_0 \delta (1 - e^{-t/\delta}) \quad (7)$$

where,  $I_0$  is the current density on the surface of the metal,  $t$  is the thickness of the metal,  $\delta$  is the skin depth represented as  $\delta = 1/\sqrt{\mu_0 \sigma f}$ , where  $\mu_0$  and  $\sigma$  are the magnetic

permeability of free space and the conductivity of the metal, respectively. We define the skin depth of the TFMS,  $\delta'$ , as shown in the following equation, because  $I = I_0\delta$  when  $t$  is sufficiently large compared to  $\delta$ :

$$\delta' = \delta \times (1 - \exp -\frac{t}{\delta}) \quad (8)$$

From this definition, surface resistivity  $R_s(f)$  of the TFMS line is obtained as follows:

$$R_s(f) = \frac{\rho}{\delta'} = \frac{\sqrt{\pi\mu_0\sigma f}}{1 - e^{-t/\delta}} \quad (9)$$

where,  $\rho$  is the resistivity of the metal which is reciprocally equal to  $\sigma$ . By using the surface resistivity for dc current,  $R_{s0}$ . By using the surface resistivity,  $R_s$  can be written as.

$$R_s(f) = R_{s0} \times \frac{tK\sqrt{f}}{1 - e^{-tK\sqrt{f}}} \quad (10)$$

where  $K = \sqrt{\pi\mu_0\sigma}$ . The losses calculated using equation (10), which are shown in Fig. 20, closely agree with the measured loss es, where  $R_{s0} = 0.029\Omega/\square$ ,  $t = 1\mu m$  and  $\rho = 2.2 \times 10^{-6}\Omega \cdot cm$ .

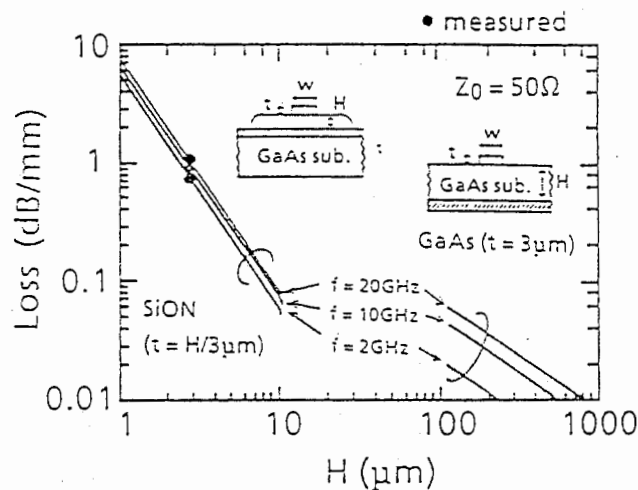


Fig. 21. Characteristics of TFMS and conventional microstrip lines.

The loss characteristics of the TFMS line as a function of the film thickness, compared with a conventional microstrip line on a GaAs substrate, are shown in Fig. 21. The metal thickness  $t$  of the TFMS line is assumed to equal  $H/3$ . This assumption is reasonable when other thin films are stacked onto the TFMS for multi-layer MMICs. The metal thickness of the microstrip line fabricated on a GaAs substrate is maintained at a constant value, that is,  $3\mu m$ . All characteristics are calculated for  $50\Omega$  lines. The dots in Fig. 21 show



the measured loss for the TFMS line on a  $3\mu m$ -thick SiON film. By increasing the film thickness to  $6\mu m$ , the TFMS loss will be reduced 90%, which is approximately equal to that of a microstrip line on a  $100\mu m$ -thick GaAs substrate.

We discuss the area of TFMS lines on a SiON film and conventional microstrip lines on a GaAs substrate. Figure 22 shows the estimated area of the TFMS lines and microstrip lines as a function of film thickness  $H$ . In this estimation, the "area" is defined as the product of 3 line widths times a quarter-wavelength, where each transmission width is determined by the point at which the line impedance is  $50\Omega$ . The SiON film dielectric constant is 5.0, and that of GaAs is 12.9. The area of TFMS lines on a  $6\mu m$ -thick SiON, for example, is about 1/10 that of conventional microstrip lines on a  $100\mu m$ -thick GaAs substrate.

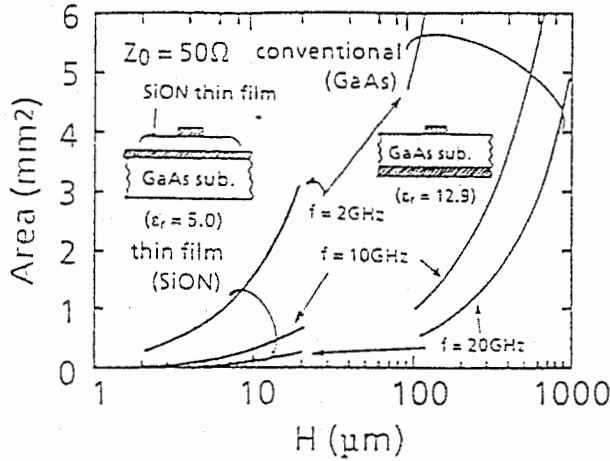


Fig. 22. Chip area of TFMS and conventional microstrip lines.

### MAGIC-T DESIGN

Performance of the magic-T using TFMS has been calculated to estimate the effects of the loss due to the TFMS configuration. The port impedances derived in "magic-t configuration" section are used in the calculations ( $Z_{0(E)} = 100\Omega$ ,  $Z_{0(1)} = Z_{0(2)} = Z_{0(H)} = 50\Omega$ ,  $Z_{0TFMS} = 70\Omega$ ). The line width of the  $70\Omega$  TFMS line is  $2.1\mu m$  and the value of  $R_{s0}$  is  $0.03\Omega/\square$ , when the SiON film and metal thickness is  $3\mu m$  and  $1\mu m$ , respectively. The results are shown in Fig. 23, where  $R_{s0}$  varies from  $0\Omega/\square$  to  $0.045\Omega/\square$  in the calculations. Figure 23 (a) shows the frequency characteristics of the coupling from port ⑤ or ④ to ports ① and ②. The in-phase coupling from port ④ to ports ① and ② drops sharply according to the increase in  $R_{s0}$ , retaining flat frequency characteristics for  $R_{s0} = 0\Omega/\square$ , while the out-of-phase coupling from port ⑤ to ports ① and ② drops gradually, thus smoothing the curve. Figure 23 (b) shows the frequency characteristics of the isolation between ports ① and ②. The isolation between ports ① and ② rises

gradually and smooths the curves. Figure 23 (c) shows the frequency characteristics of the return loss at ports  $\textcircled{E}$  and  $\textcircled{H}$ . The return loss characteristics at port  $\textcircled{E}$  are poor at frequencies below 5 GHz when  $R_{s0} = 0 \Omega/\square$ . The increase in the value of  $R_{s0}$  improves this characteristic. The return loss at port  $\textcircled{H}$  is greater than 10 dB for every  $R_{s0}$  in the frequency range from dc to 20 GHz. The increase in  $R_{s0}$  acts to increase the return loss at low frequencies, while decreasing the return loss at higher frequencies. Figure 23 (d) shows the frequency characteristics of the return loss at ports  $\textcircled{1}$  and  $\textcircled{2}$ . Although the return loss changes sharply, it is still greater than 10 dB for every  $R_{s0}$  in the frequency range from 8 GHz to 20 GHz.

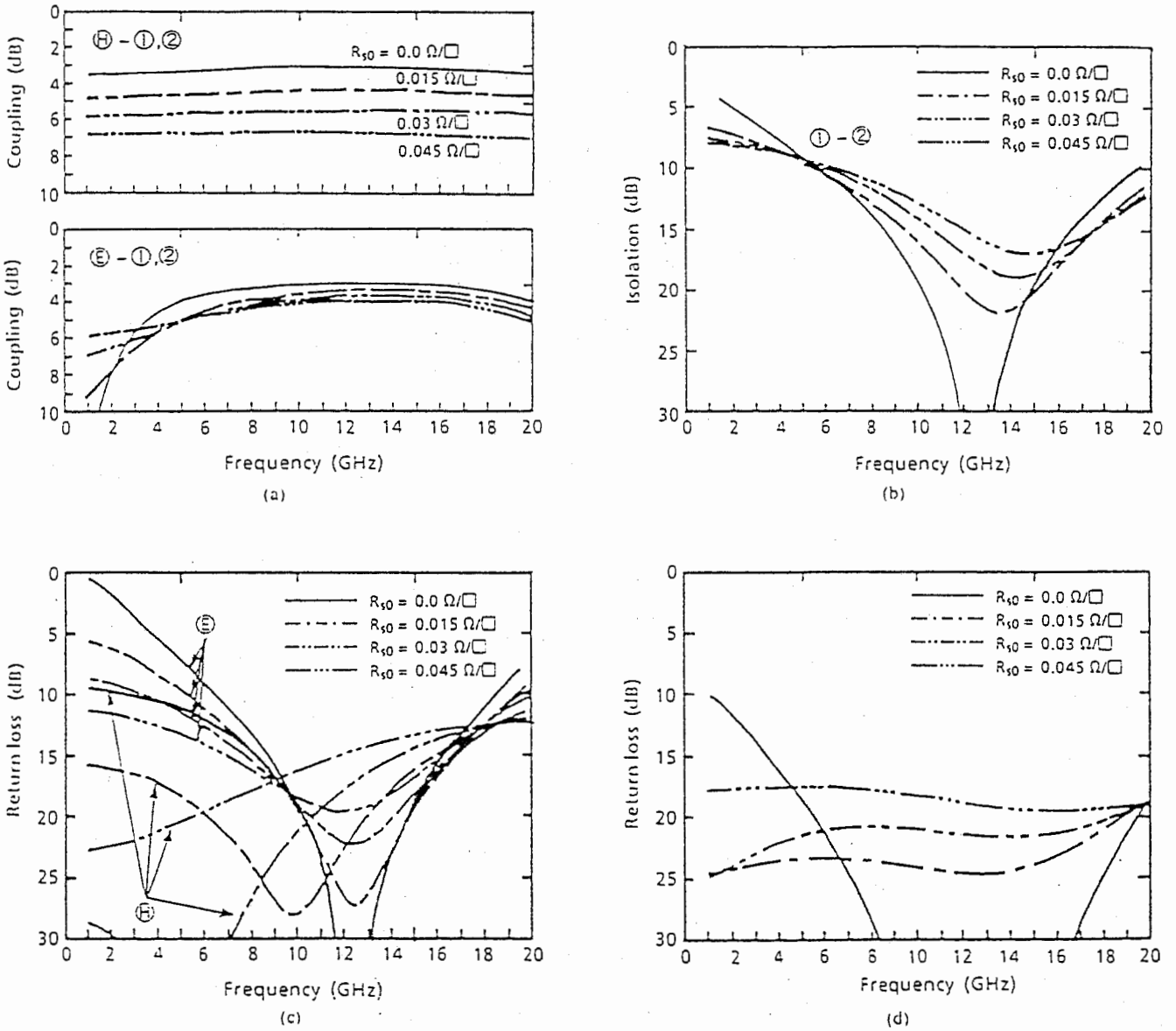


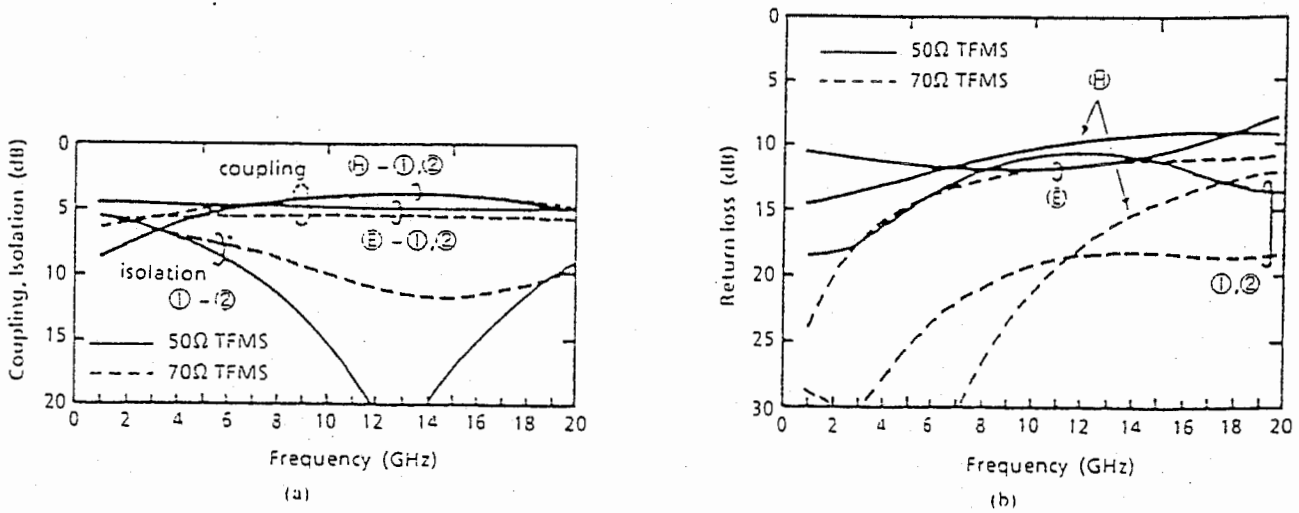
Figure 23. Calculated performance of magic-T.

As estimated above, the performance of the magic-T except that of the couplings is not particularly degraded by the loss of the TFMS. Therefore, the maximum value of  $R_{s0}$  is determined from the design requirements for the maximum coupling loss  $L_{max}$ , and the maximum difference  $\Delta L_{max}$  between the couplings from port  $\textcircled{E}$  or  $\textcircled{H}$  to ports  $\textcircled{1}$  and

② . In our design an  $L_{max}$  of 5 dB and a  $\Delta L_{max}$  of 1 dB were chosen. These requirements are satisfied when  $R_{s0}$  is less than  $0.015\Omega/\square$ . However, the  $70\Omega$  TFMS line with a  $2.1\mu m$  line width has a greater value of  $R_{s0}$  than required, that is  $0.03\Omega/\square$ .

### FABRICATION AND RESULTS

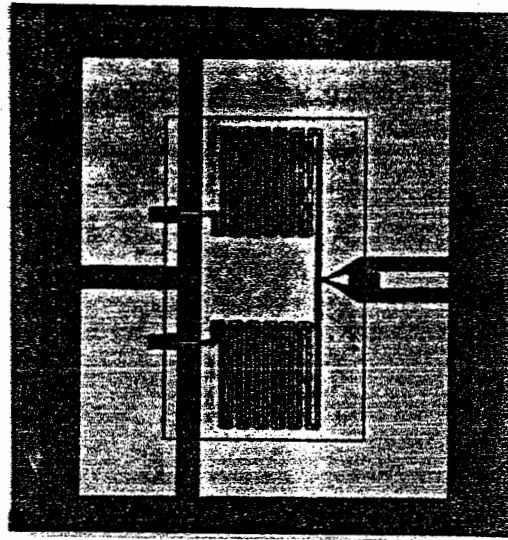
An MMIC magic-T shown in Fig. 16 was designed and fabricated by using TFMS lines with a  $3\mu m$ -thick SiON film. As mentioned in previous section, the  $70\Omega$  TFMS loss is excessive. Therefore, a  $50\Omega$  TFMS is chosen for magic-T design, because the loss of a  $50\Omega$  TFMS with a  $3\mu m$  thick SiON film is improved over that of a  $70\Omega$  TFMS. The slotline impedance of a port ⑤ is also  $50\Omega$  in order to perform on-wafer measurement with an impedance of  $50\Omega$ . Figure 24 shows calculated performance of the magic-T with port ⑤ impedance of  $50\Omega$  instead of  $100\Omega$ . Dotted lines indicate performance when the TFMS line impedance is  $70\Omega$ , while solid lines indicate performance when the TFMS line impedance is  $50\Omega$ . Although the choice of a  $50\Omega$  TFMS instead of a  $70\Omega$  TFMS may worsen the return loss of every port, a better than 10 dB (better than 9 dB for port ④) return loss is obtained. On the other hand, coupling and isolation between ports ① and ②, shown in Fig. 24 (a), indicate that the choice of a  $50\Omega$  TFMS line is effective for realizing the required  $L_{max}$  and  $\Delta L_{max}$  and better isolation characteristics.



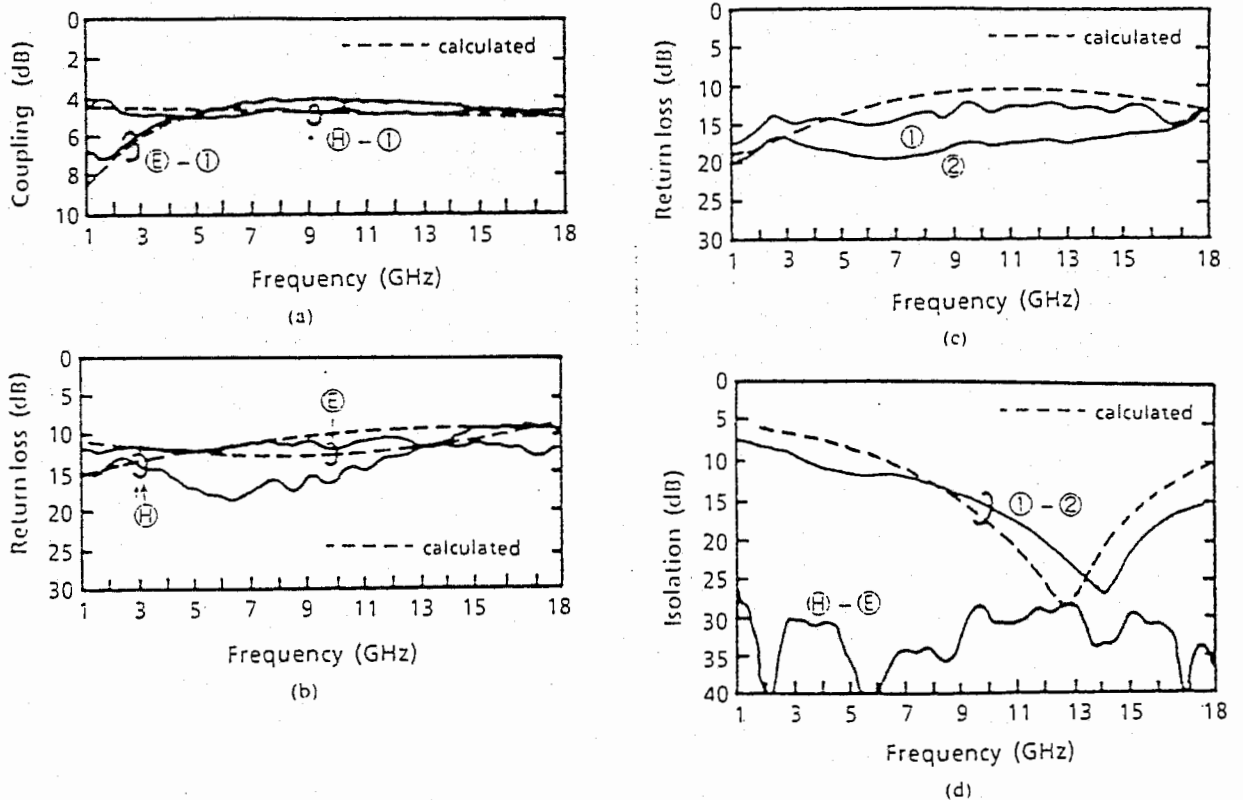
☒ 24. Calculated performance of the magic-T with  $50\Omega$  and  $70\Omega$  TFMS line.

Fabrication of TFMS is achieved by using a low temperature Plasma-CVD deposited SiON film. The Plasma-CVD process SiON film is chosen because: (1) Dielectric film damage on a GaAs substrate, such as peeling and cracking, can be minimized, because SiON film stress ( tensile  $1.7 \times 10^9 \text{ dyne/cm}^2$  ) is much lower than that of other insulators such as  $SiO_2$  or  $Si_3N_4$  on a GaAs substrate. (2) It is easy to control film thickness. (3) The low temperature ( up to  $350^\circ C$  ) process can be combined with a GaAs active device. A photomicrograph of a fabricated MMIC magic-T is shown in Fig. 25. The design center frequency is 12GHz. The total length of the quarter wavelength TFMS line is  $3.2mm$ . The width and the line spacing in the meander-like configuration are  $5\mu m$  and  $10\mu m$ ,

respectively. The thickness of evaporated metal is  $1\mu\text{m}$ . The chip size is  $0.9 \times 1.0\text{mm}^2$  (the intrinsic area is only  $0.3 \times 0.5\text{mm}^2$ ). A chip area about 1/10 the size of a conventional magic-T is achieved.



☒ 25. Photomicrograph of a fabricated MMIC magic-T.



☒ 26. Measured and calculated performance of the magic-T.

The measured performance of the fabricated thin film MMIC magic-T is shown in Fig. 26. The following performance is obtained in the frequency range from 4GHz to 18GHz: coupling losses between ports E - ① / ② and between H - ① / ② is better than 5dB; isolation between ports E - H and ports ① - ② is better than 30 dB and 12dB, respectively. The return loss at each port is better than 10 dB in the same frequency

range. The coupling losses include the intrinsic loss (3dB). The return loss characteristic at port ⑤ is improved by the loss characteristics of the 50Ω TFMS line on the 3μm thick SiON film. Close agreement is obtained between the measured and calculated results. Thus, there is no effect on the TFMS bends in the meander-like configuration. The insertion loss of about 2dB will be reduced by increasing the film thickness to 6μm.

#### 4.2.2 新タイプマジック-T

多層化 MMIC の構成を用い、E 端子、H 端子間を直流的にアイソレーションできる超小形マジック-T を設計した。

多層化 MMIC を用いたマジック-T の構成

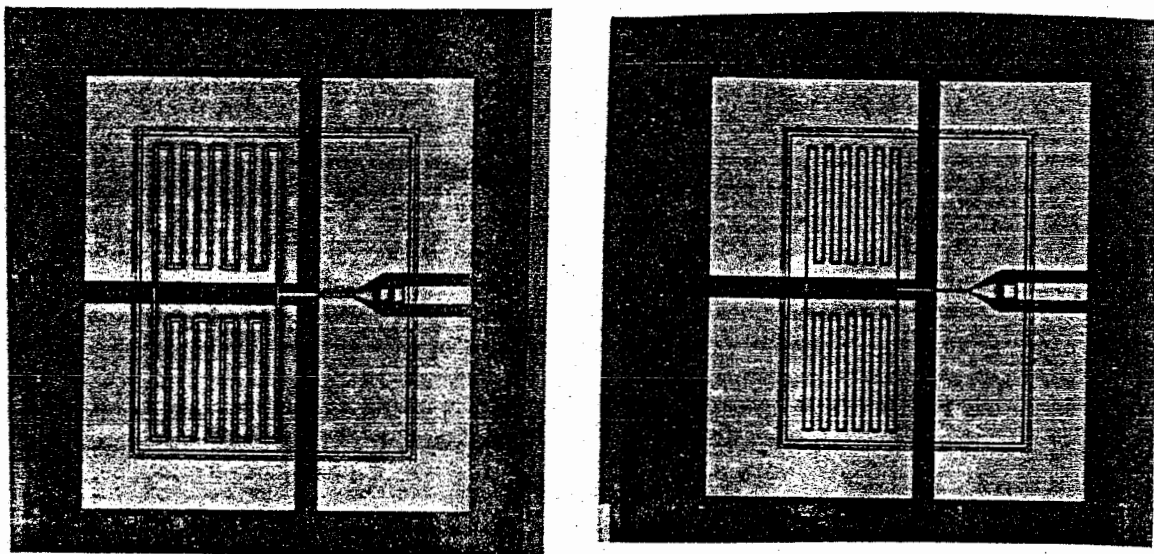


図 27. マジック-T の構成およびチップ写真。

図 27 に多層化 MMIC を用いたマジック-T の構成を示す。ここで、端子 ⑤、⑥ は、導波管形マジック-T の E 端子、H 端子に相当し、端子 ①、② は他の 2 端子に対応する。⑤ 端子側にスロット線路で構成された直列 T 分岐 (逆相分岐)、並列 T 分岐の上部の ⑥ 端子側にマイクロストリップ線路で構成された並列 T 分岐 (同相分岐) を配置する。スロット線路上に並列 T 分岐から 1/4 波長の TFMS 線路を接続すると共に、その先端をそれぞれ接続する。TFMS 線路は、共平面 MMIC 上に薄い絶縁膜を形成し、その絶縁膜を介して形成されたマイクロストリップ線路であるため、線路幅が小さくでき、さらに伝送線路間距離を膜厚の 2~3 倍程度に狭くできるので伝送線路の占める面積を飛躍的に小さくすることができる特徴を有する。端子 ⑤ と端子 ⑥、①、② の間は、絶縁膜を介するため、直流カットできる。

#### マジック-T の動作原理

等価回路は図 28 で示すようになり、等価回路を用いて動作原理を説明する。(1) 逆相分岐の場合: ⑤ 端子から入力された信号の場合には、① ② 端子に逆相で分配される。並列

T分岐点において互いの信号が逆相関係となるために等価的に短絡状態となり、 $\textcircled{E} - \textcircled{H}$ 間は高いアイソレーション特性が得られる。(2) 同相分岐の場合: $\textcircled{H}$ 端子に信号が入力された場合には、直列T分岐点において信号が同相となり、 $\textcircled{E}$ 端子のスロットモードは励振されず、等価的に開放状態となる。また、端子 $\textcircled{1}$ 、 $\textcircled{2}$ 入力の場合も回路の可逆性により同様に説明できる。

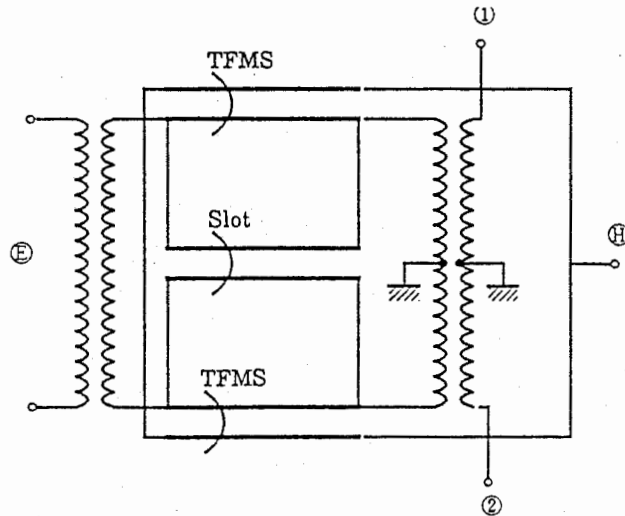


図 28. マジック-T の等価回路.

### 設計及び試作結果

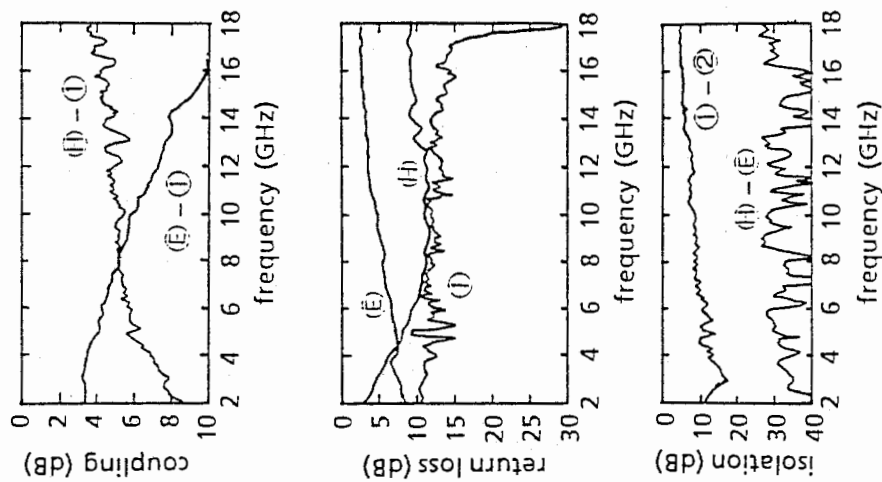


図 29.  $6\mu\text{m}$  SiON 膜を用いたマジック-T の特性.

中心周波数 12GHz で設計を行った。図 27 に示すように試作したマジック-T のチップサイズは、 $0.85\text{mm} \times 1\text{mm}$  である。絶縁膜には、 $6\mu\text{m}$  厚および  $3\mu\text{m}$  厚の SiON 膜を用いた。TFMS 線路は、線路幅が  $8\mu\text{m}$  および  $5\mu\text{m}$ 、線路長が  $3.2\text{mm}$ 、金属厚が  $1\mu\text{m}$  である。図 29, 30 に測定結果を示す。なお、 $\textcircled{E}$  端子の整合インピーダンスは  $\textcircled{1}$ 、 $\textcircled{2}$  端子の特性インピーダンスを  $50\Omega$  とするため、 $100\Omega$  であるが、オンウエハ測定のために整合条件を満足していない。従って、 $\textcircled{E}$  端子が未整合条件のために、 $\textcircled{E} - \textcircled{1}$  通過特性、 $\textcircled{E}$  端子の反射損失が劣化している。これは、 $\textcircled{E}$  端子側のスロット線路の特性インピーダンスを  $100\Omega$  で設計することにより良好な特性となる。

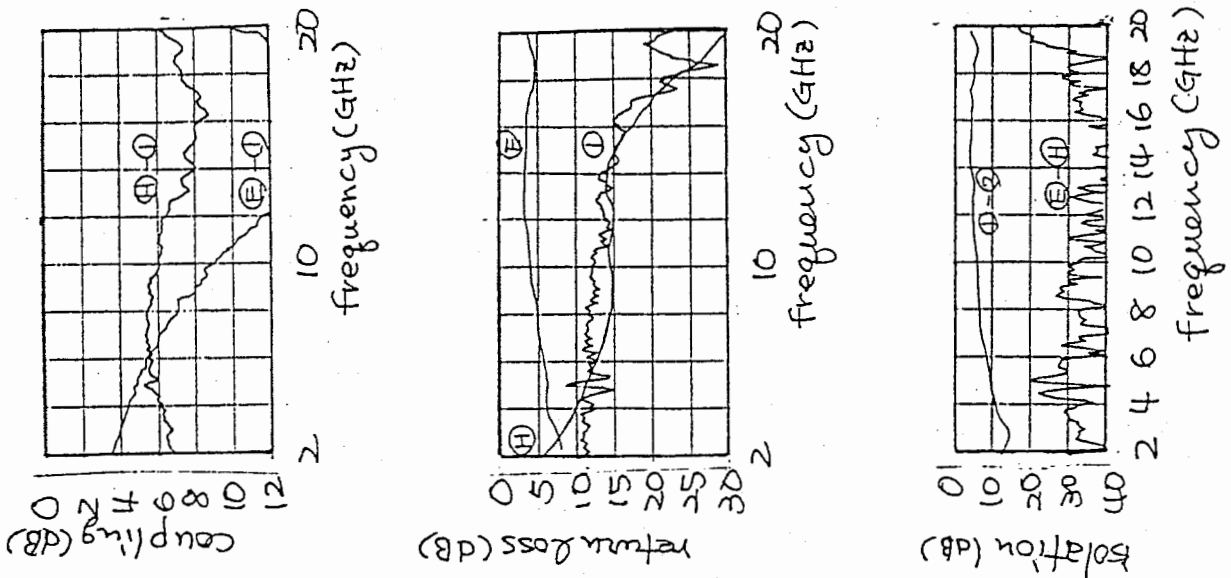


図 30. 3 $\mu$ m SiON 膜を用いたマジック-T の特性.

新しい構成による特性

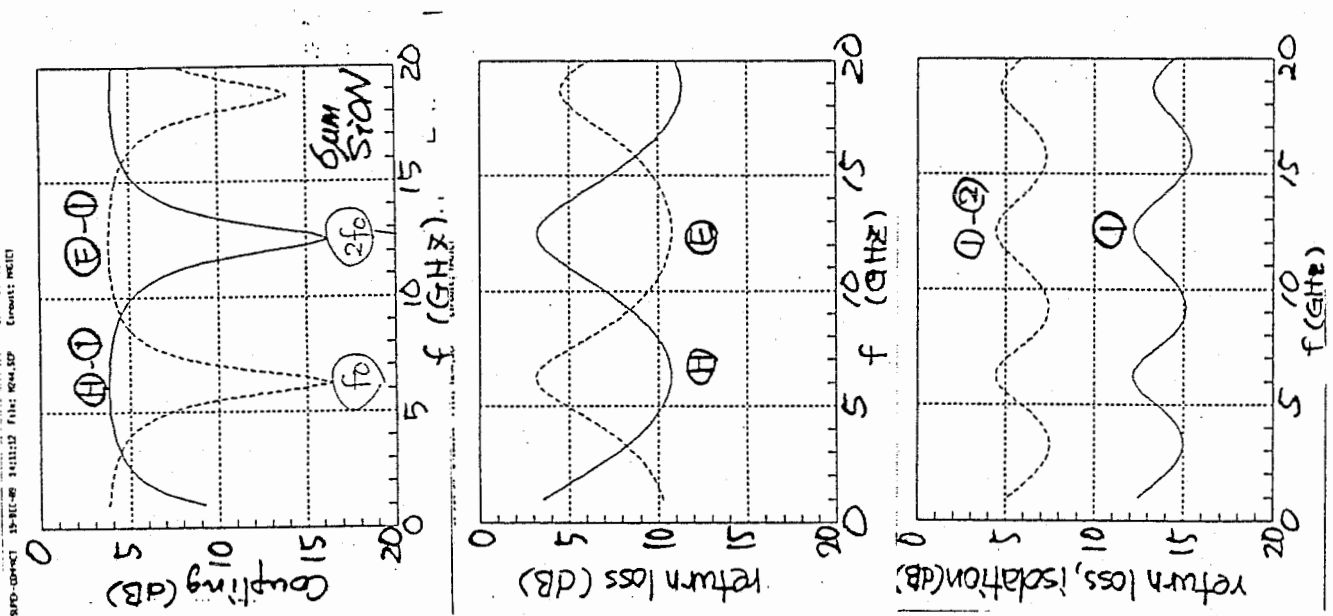


図 31. 周波数特性.

シミュレーションの過程で発見した現象である。図 27 の E 端子側のスロット線路上の TFMS 線路を切断した場合である。図 31 にその時の特性を示す。H - ① が最小通過損失時に、E - ① が最大通過損失を示し、E - ① が最小通過損失時に、H - ① が最大通過損失を示すものである。最小通過損失を示す周波数の反射損失は、10 dB 以上と良好である。しかし、① - ② 間のアイソレーションは 5 dB 以下である。分波器等の応用が考えられる。

#### 4.2.3 重ね合わせ低損失線路

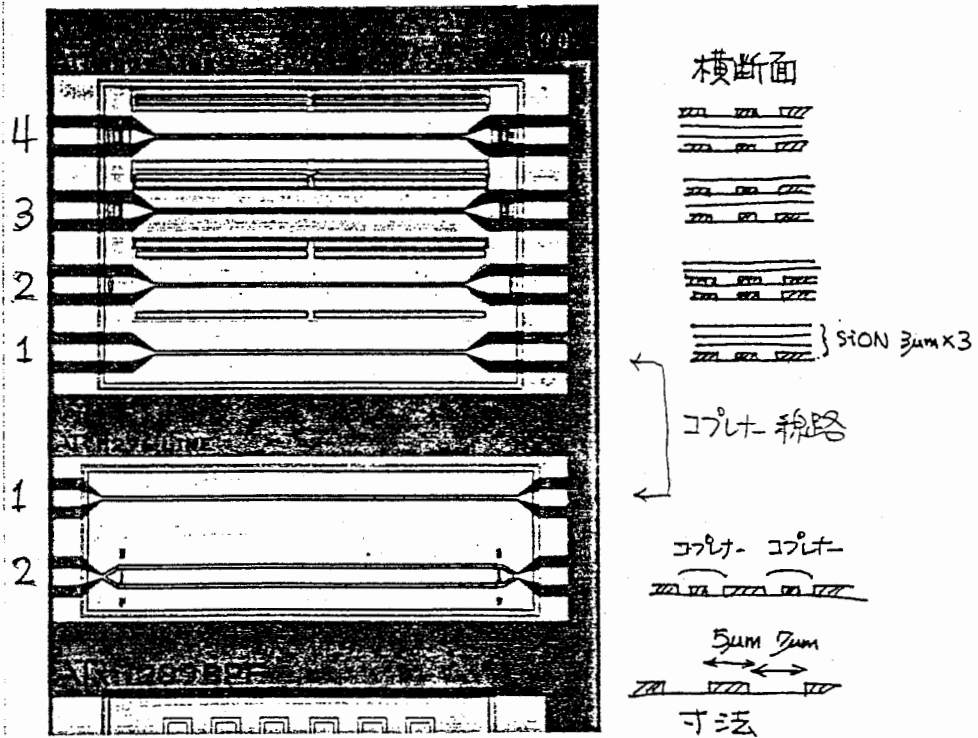


図 32. 重ね合わせ線路のチップ写真及び横断面.

多層化 MMIC においては、絶縁膜を多数堆積する構造を有し、さらに層間の金属導体の段差を平坦化する必要があるため、金属導体厚が  $1\mu\text{m}$  と薄くする必要がある。コプレーナ線路、スロット線路を構成した場合、導体損失が非常に多い。従って、低損失な構成をとる必要がある。多層化 MMIC が絶縁膜層を多層に堆積することに注目し、複数のコプレーナ線路やスロット線路を上下に重ね合わせて、等価的に有効な導体面積を増加させようとしたものである。

図 32 に試作したチップ写真及び横断面を示す。図中下側の MMIC が、横方向にコプレーナ線路を配置したもので並列コプレーナ線路とよぶ。図中上が、重ね合わせ線路であり、上から  $9\mu\text{m}$ ,  $6\mu\text{m}$ ,  $3\mu\text{m}$  SiON 膜上と GaAs 上のコプレーナ線路が重ね合わされている。一番下は、GaAs 上のコプレーナ線路のみである。コプレーナ線路の寸法は、すべて導体幅が  $5\mu\text{m}$ 、導体間隔が  $7\mu\text{m}$  である。インピーダンスは計算していないが、有限要素法による解析結果によると、導体幅が  $2\mu\text{m}$ 、導体間隔が  $7\mu\text{m}$  の時、約  $95\Omega$  であった。この場合、導体幅が小さく試作できないため、 $5\mu\text{m}$  とした。

測定結果を図 33、34 に示す。並列コプレーナ線路は、接続部の不連続により、 $5\text{GHz}$  以上の周波数範囲で、損失が増加している。しかしながら、 $5\text{GHz}$  以下では、損失が半分になっている。重ね合わせ線路は、 $10\text{GHz}$  以下の周波数で、通常のコプレーナ線路と比較して、 $0.2\text{ dB}$  損失の低減がみられる。しかし、 $15\text{GHz}$  以上では、SiON の膜厚に依存して、損失が変化している。 $3\mu\text{m}$  厚の SiON を介した重ね合わせ線路の損失は、 $0.25\text{ dB}$  程度の改善効果を有している。膜厚による損失の変化は、伝搬モードの影響か、あるいは、膜厚間の導体抵抗の違いによる影響であると考えられる。重ね合わせ線路は、より低損失な線



路が必要な場合には有効と考えられる。詳細な計算は、有限要素法を用いて解析する必要がある。

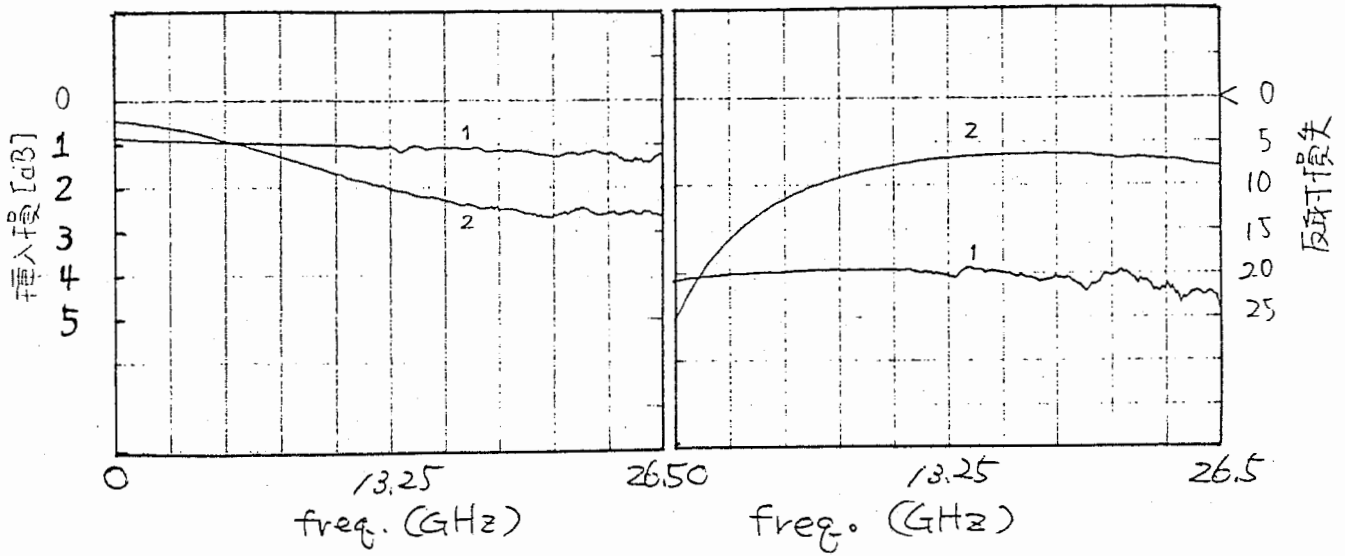


図 33. 並列コプレーナ線路の特性.

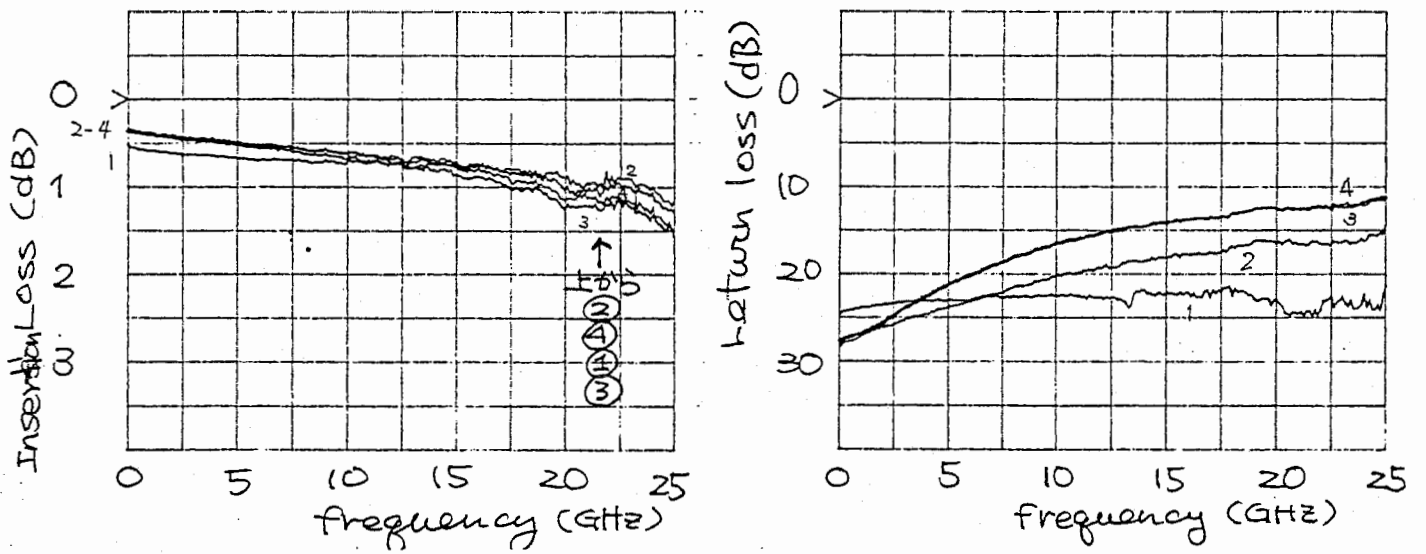


図 34. 重ね合わせ線路の特性.

### 4.3 非線形デバイスモデリング用 TEG MMIC

非線形デバイスモデリング用 TEG をデバイスシミュレータと比較するために作成した。その設計目的および特性を示す。なお、今回のプロセス条件を表 3 に示す。共平面 MMIC、多層化 MMIC のプロセスを含んでおり、多層化 MMIC は金属配線および絶縁膜のプロセスが追加されている。FET については、 $0.5\mu\text{m}$  ゲート幅のものに合わせてプロセス設計されている。

表 3. プロセス条件.

プロセス項目	値・条件
基板	LEC(100) undoped, $\rho > 1 \times 10^6 \Omega \cdot \text{cm}$ EPD $< 1.5 \times 10^5$
リセス構造	リセス深さ = $2000\text{\AA}$ , $L_g = 0.5\mu\text{m}$ , $L_{gs} = 1.25\mu\text{m}$ , $L_{gd} = 1.25\mu\text{m}$
イオン注入	$^{29}\text{Si}^+$ 170KV $1 \times 10^{13} \text{cm}^{-2}$ , 40KV $7 \times 10^{12} \text{cm}^{-2}$
アニール	$800^\circ\text{C}$ 30 分, シート抵抗 $200\Omega/\square$
オーミック	AuGe/Ni/Au
ゲート	Au 系 (Ti, Mo, Au)
金属配線	第 1 層: 蒸着, 第 2, 3, 4 層: スパッタ (蒸着に変更)
絶縁膜	SiON (プラズマ CVD)

### FET TEG

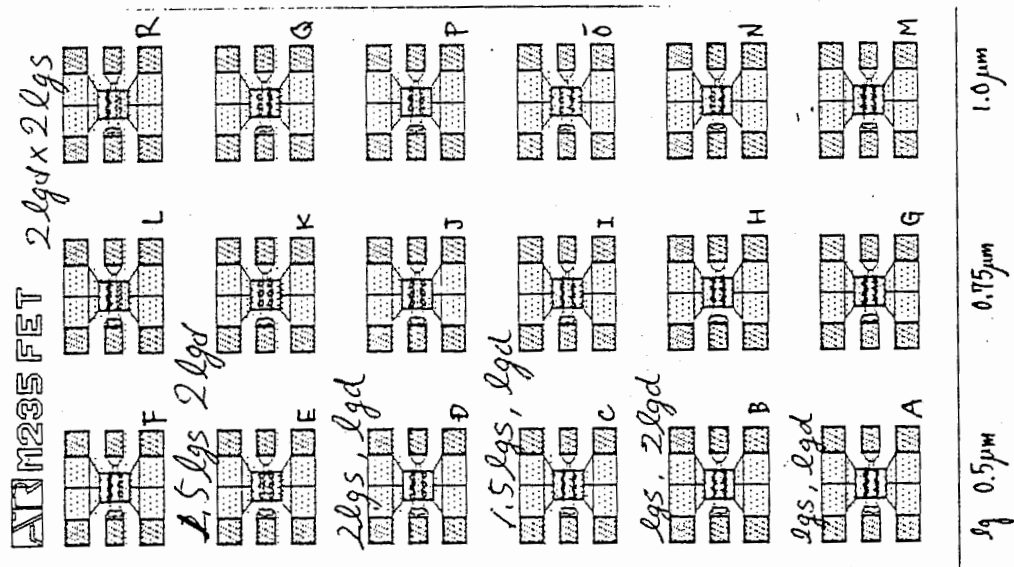


図 35. FETTEG のパターン図.

図 35 に FETTEG のパターン図を示す。各 FET は、ゲート長  $l_g$  は、 $0.5\mu\text{m}$ ,  $0.75\mu\text{m}$ ,  $1.0\mu\text{m}$  があり、ゲート・ドレイン間距離  $l_{gd}$  およびゲート・ソース間距離  $l_{gs}$  を図のように変化させている。 $l_{gd} = 1.25\mu\text{m}$ ,  $l_{gs} = 1.25\mu\text{m}$  である。FETTEG は、形状の差の影響を検討する。DC 特性は  $V_{gs} - I_{ds}$  特性を図 36、AC 特性は、 $V_{gs} = -0.2\text{V}$ ,  $V_{ds} = 3.0\text{V}$  時の

Sパラメータを図37に示す。周波数範囲は、50 MHz から 25GHz までである。DC特性は、ばらつきによるずれがあるもの、 $l_{gd}$ ,  $l_{gs}$  の距離が大きくなるにしたがってピンチオフ電圧が深くなる傾向がみられる。原因は、電子の走行する距離が長くなり、基板側のキャリアのしみだしが考えられる。AC特性のほうは、特に大きな違いがみられなかった。ゲート長がことなる場合は、空乏層の大きさがかわるために、 $C_{gs}$ ,  $C_{gd}$  の値がゲート長に比例するため、 $S_{11}$ ,  $S_{21}$  に現れている。しかし、等価回路パラメータによる十分な比較は行っていない。

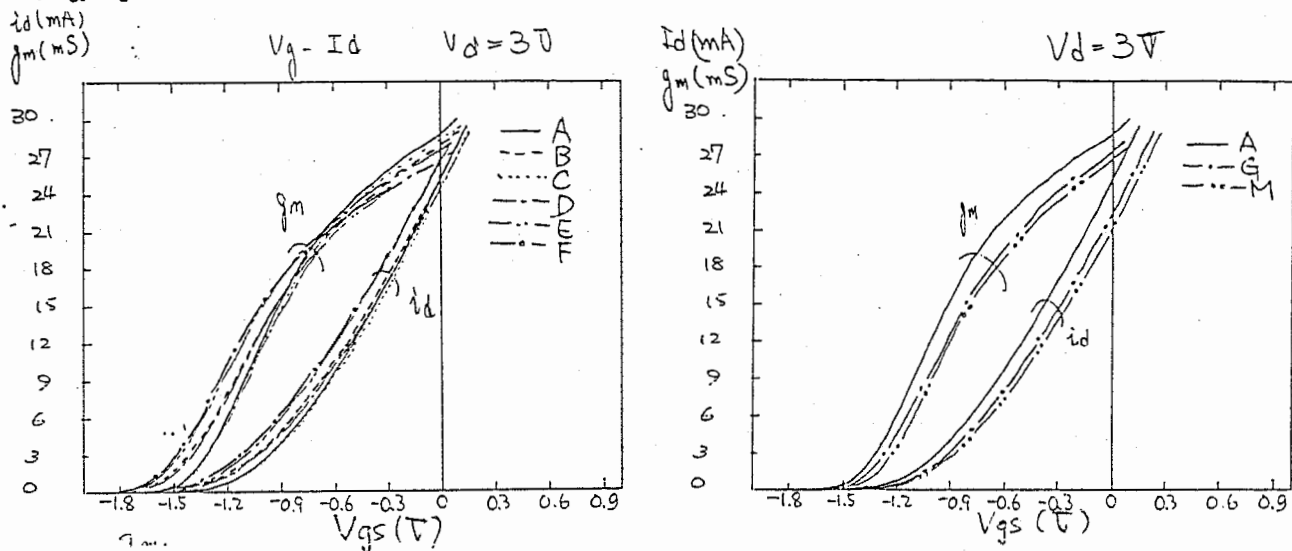
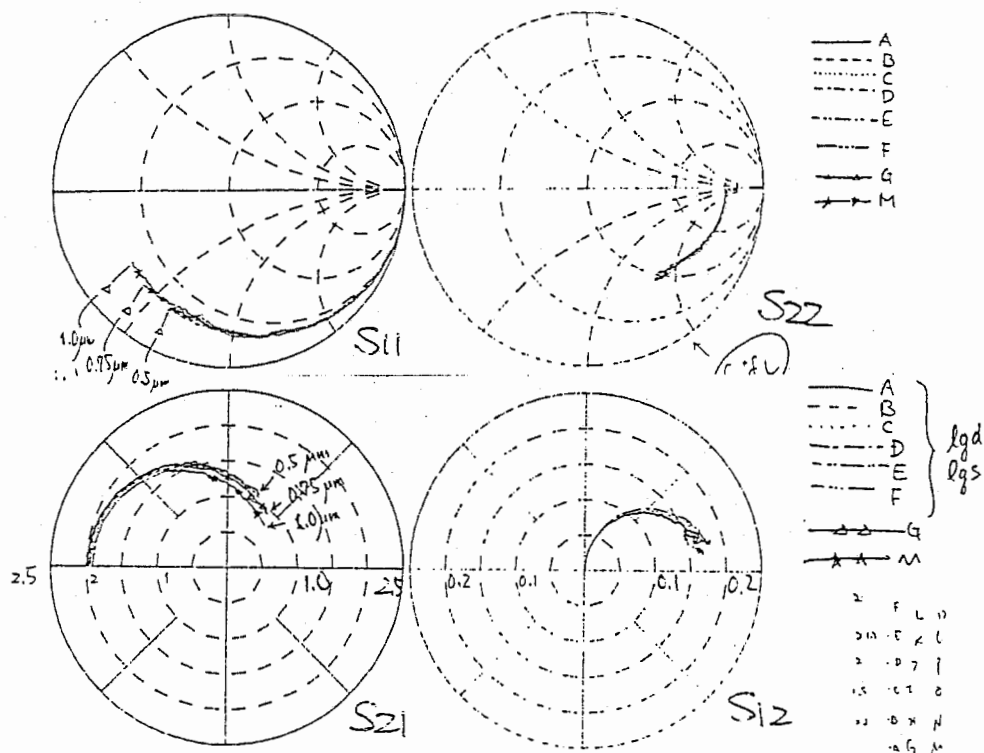


図 36. FETTEG の DC 特性.



50MHz ~ 25.05 GHz

図 37. FETTEG の AC 特性.

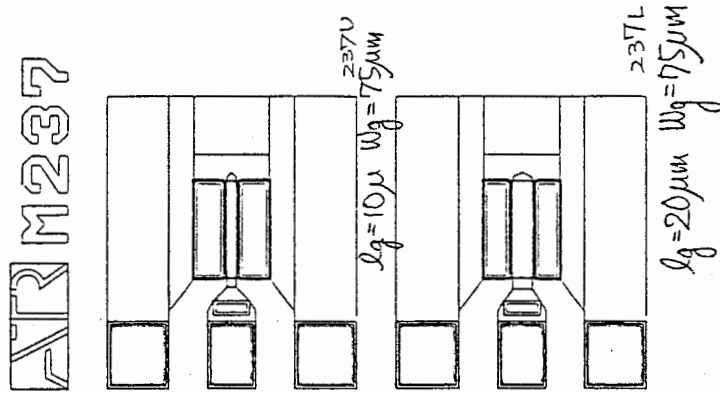


図 38. DIODETEG のパターン図.

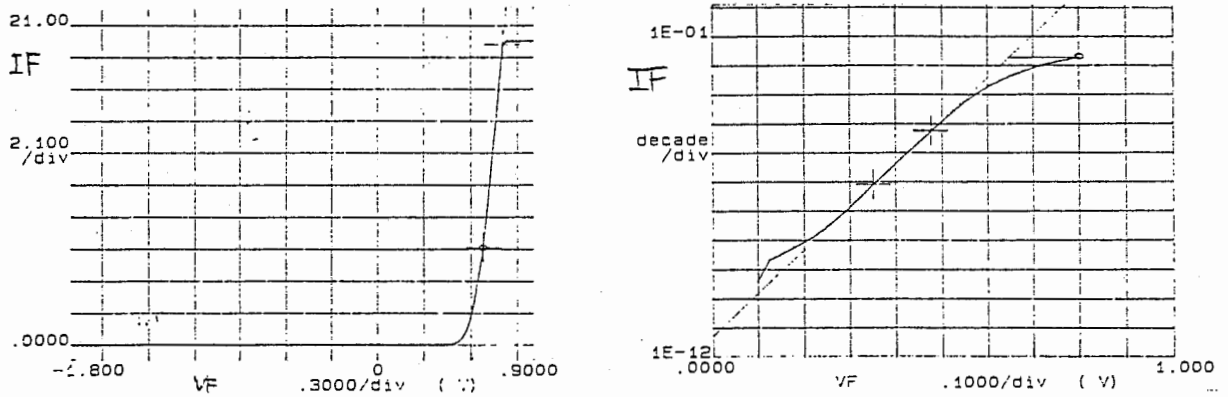


図 39. DIODETEG の DC 特性.

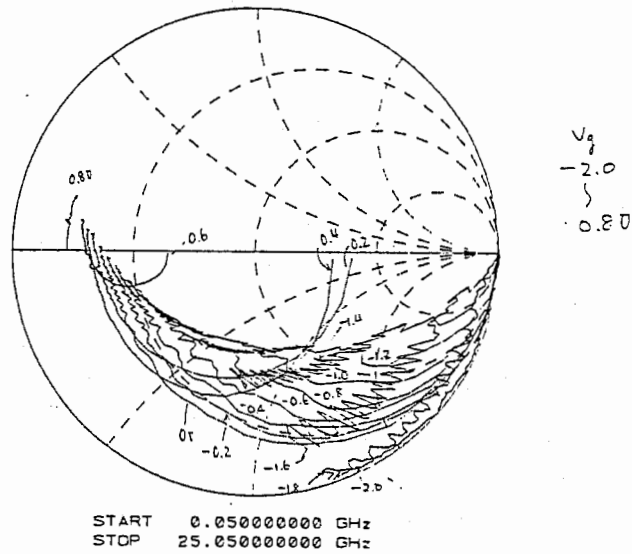


図 40. DIODETEG の AC 特性.

図 38に DIODETEG のパターン図を示す。各 DIODE は、フィンガ幅  $l_g$  は、 $10\mu m$ 、 $20\mu m$  で、 $w_g = 75\mu m$  である。DC 特性は  $V-I$  特性を図 39、AC 特性は、 $S_{11}$  のバイアス依存性を図 40に示す。DC 特性より、スレシヨルド電圧は  $0.616V$ 、DIODE シリーズ抵抗は  $5.2\Omega$  である。AC 特性は、入力パワーが大きいため S パラメータが不安定である。

Gate TEG

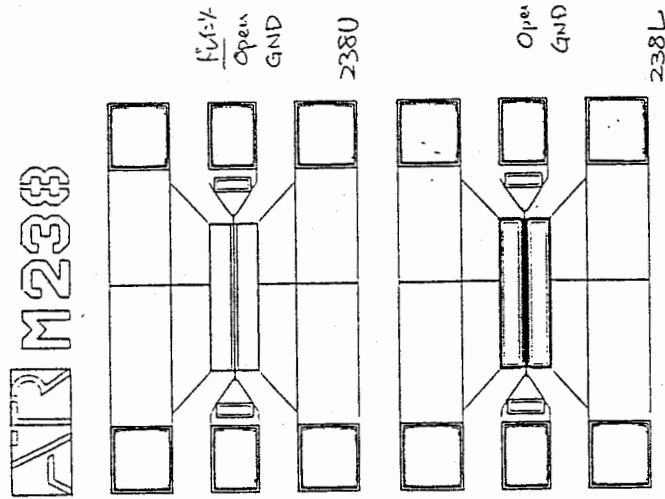


図 41. GATETEG のパターン図.

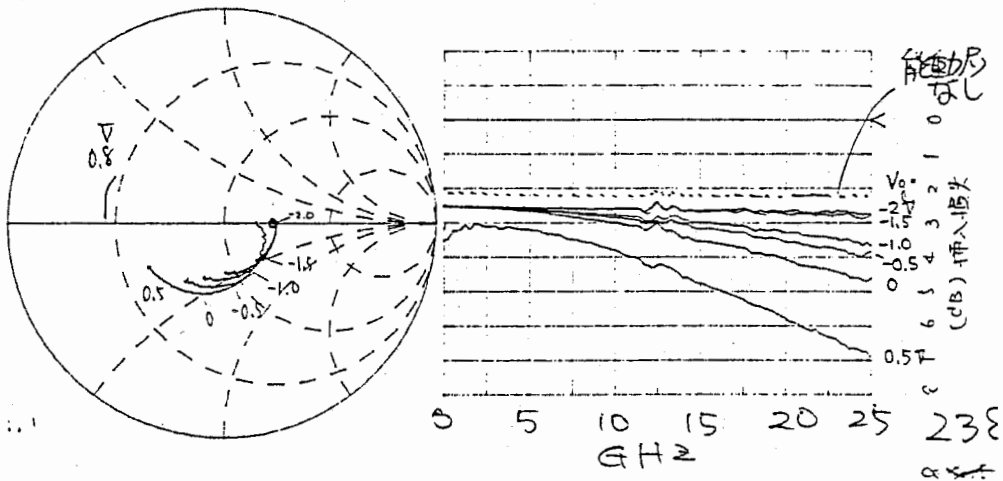


図 42. GATETEG の AC 特性.

表 4. ゲート抵抗値.

測定条件 (ドレイン、ソース電圧条件)	抵抗値 $\Omega$
能動層なし (オープン)	27.6
能動層なし (接地 0V)	29.5 (リーク電流 97.2nA1V)
能動層あり (オープン)	32.6
能動層あり (接地 0V)	32.8

図 41に GATETEG のパターン図を示す。各 TEG は、ゲート長  $l_g$  は、 $0.5\mu m$  ゲート幅  $l_g = 150\mu m$  で、ゲート・ドレイン間距離  $l_{gd}$  およびゲート・ソース間距離  $l_{gs}$  は、 $l_{gd} = 1.25\mu m$ ,  $l_{gs} = 1.25\mu m$  である。2つの TEG の差は、能動層の有無である。DC 測定による抵抗値を表 4に示す。能動層のあるゲートの方が抵抗値が高い結果が得られた。AC 特性は、 $S_{11}$  のバイアス依存性を図 42に示す。

# Omic TEG

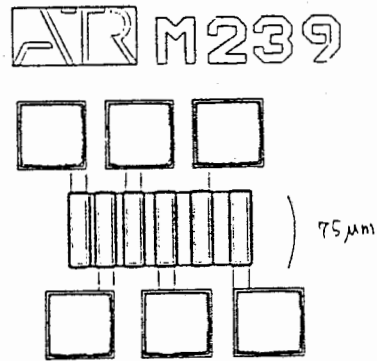


図 43. Omic TEG のパターン図.

図 43に Omic TEG のパターン図を示す。オーミック間の距離は、 $3\mu m$ 、 $6\mu m$ 、 $9\mu m$ 、 $12\mu m$ 、 $15\mu m$  である。なお、オーミック部の幅は、 $75\mu m$  であり、FET と同様である。DC 特性は  $V-I$  特性を図 44 に示す。傾きより能動層の抵抗値  $2.7\Omega/cm$ 、オフセット値よりオーミック抵抗  $2\Omega$  が得られた。

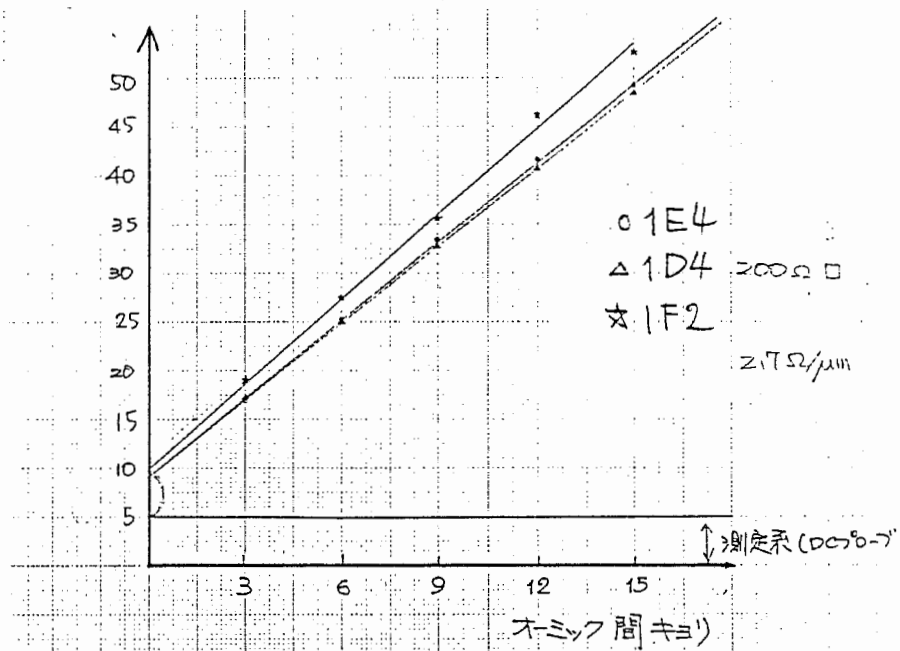


図 44. Omic TEG の DC 特性.

## 5. 電圧置換法の定式化

従来の非線形 CAD は時間領域 (SPICE)、周波数領域 (ハーモニックバランス法) があり、その使用目的から回路設計に非常に適している構造を持っている。しかし、非線形現象の解明や能動素子の解析に使用することは非常に時間が要する等の困難な問題があった。我々は、非線形デバイスの解析に適し、非線形解析法として既に赤池が提案している Filter Voltage Injection 法 (電圧置換法 [25][26]) に注目した。本報告では、共平面 MMIC に用いている CGF (Common Gate FET) 構成、及び複数の FET の構成の場合の電圧置換法の適用を検討し、プログラムを開発した。ここでは、Filter Voltage Injection Method の理論について述べる。

### 5.1 電圧置換法の理論

共平面 MMIC に用いている CGF (Common Gate FET) 構成、及び複数の FET の構成に適用した場合の Filter Voltage Injection 法について説明する。

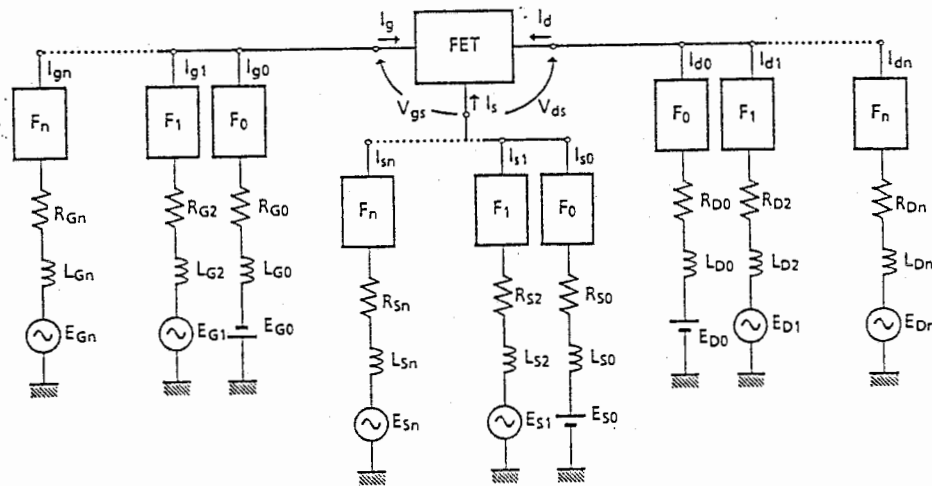


図 45. FET の外部回路.

### 5.2 外部回路方程式の記述

図 45 は、解析を行う FET の外部回路を一般的に表現したものである。\$(N+1)\$ 分枝の外部回路をゲート側、ドレイン側、ソース側に接続する。そして、それぞれはフィルタ \$F\_0, F\_1, \dots, F\_N\$ で分離されている。フィルタは、\$F\_0\$ は、DC で短絡、その他の周波数で開放となるフィルタで、\$F\_i\$ は、\$i\omega\$ で短絡、その他の周波数で開放となるフィルタである。ただし、\$F\_n\$ は、\$n\omega\$ 以上の周波数で短絡、その他の周波数で開放である。図 45 より、DC, \$\omega, 2\omega, \dots, n\omega\$ の周波数成分について次式が求まる。

(1) ゲート部

$$\begin{cases} E_{G0} = R_{G0}I_{g0} + L_{G0}\dot{I}_{g0} + V_{g0} \\ E_{G1} = R_{G1}I_{g1} + L_{G1}\dot{I}_{g1} + V_{g1} \\ \vdots \\ E_{Gi} = R_{Gi}I_{gi} + L_{Gi}\dot{I}_{gi} + V_{gi} \\ \vdots \\ E_{Gn} = R_{Gn}I_{gn} + L_{Gn}\dot{I}_{gn} + V_{gn} \end{cases} \quad (11)$$

(2) ドレイン部についても同様に、

$$\begin{cases} E_{D0} = R_{D0}I_{d0} + L_{D0}\dot{I}_{d0} + V_{d0} \\ E_{D1} = R_{D1}I_{d1} + L_{D1}\dot{I}_{d1} + V_{d1} \\ \vdots \\ E_{Di} = R_{Di}I_{di} + L_{Di}\dot{I}_{di} + V_{di} \\ \vdots \\ E_{Dn} = R_{Dn}I_{dn} + L_{Dn}\dot{I}_{dn} + V_{dn} \end{cases} \quad (12)$$

(1) ソース部

$$\begin{cases} E_{S0} = R_{S0}I_{s0} + L_{S0}\dot{I}_{s0} + V_{s0} \\ E_{S1} = R_{S1}I_{s1} + L_{S1}\dot{I}_{s1} + V_{s1} \\ \vdots \\ E_{Si} = R_{Si}I_{si} + L_{Si}\dot{I}_{si} + V_{si} \\ \vdots \\ E_{Sn} = R_{Sn}I_{sn} + L_{Sn}\dot{I}_{sn} + V_{sn} \end{cases} \quad (13)$$

ここで、 $\dot{\phantom{x}}$  は、時間微分を示す。次に  $R_x, L_x$  からの過不足を表す  $R_{xi}, L_{xi}$  を用いると、次式のように表される。

$$\begin{aligned} R_{gi} &= R_g + \Delta R_{gi}, & L_{gi} &= L_g + \Delta L_{gi} \\ R_{di} &= R_d + \Delta R_{di}, & L_{di} &= L_d + \Delta L_{di} \\ R_{si} &= R_s + \Delta R_{si}, & L_{si} &= L_s + \Delta L_{si} \end{aligned} \quad (14)$$

式(11)、式(12)、式(13)をそれぞれ加え、かつ

$$V_g = \sum_{i=0}^N V_{gi}, \quad I_g = \sum_{i=0}^N I_{gi}, \quad V_d = \sum_{i=0}^N V_{di}, \quad I_d = \sum_{i=0}^N I_{di}, \quad V_s = \sum_{i=0}^N V_{si}, \quad I_s = \sum_{i=0}^N I_{si} \quad (15)$$

であることを考慮し、以下の3つの微分方程式が得られる。

$$\begin{aligned} E_{G0} + \sum_{i=1}^N E_{Gi} \cos(i\omega t + \phi_i) &= V_g + R_G I_g + L_G \dot{I}_g + F_{vg} - R_G I_{g0} \\ E_{D0} + \sum_{i=1}^N E_{Di} \cos(i\omega t + \phi_i) &= V_d + R_D I_d + L_D \dot{I}_d + F_{vd} - R_D I_{d0} \\ E_{S0} + \sum_{i=1}^N E_{Si} \cos(i\omega t + \phi_i) &= V_s + R_S I_s + L_S \dot{I}_s + F_{vs} - R_S I_{s0} \end{aligned} \quad (16)$$

ここで、

$$\begin{aligned} F_{vg} &= \sum_{i=1}^N (\Delta R_{Gi} I_{gi} + \Delta L_{Gi} \dot{I}_{gi}) \\ F_{vd} &= \sum_{i=1}^N (\Delta R_{Di} I_{di} + \Delta L_{Di} \dot{I}_{di}) \\ F_{vs} &= \sum_{i=1}^N (\Delta R_{Si} I_{si} + \Delta L_{Si} \dot{I}_{si}) \end{aligned} \quad (17)$$

である。 $F_{vg}, F_{vd}, F_{vs}$  は、各分岐のインピーダンスのうち、それぞれ  $R_{Gi}I_{gi} + L_{Gi}\dot{I}_{gi}$ ,  $R_{Di}I_{di} + L_{Di}\dot{I}_{di}$ ,  $R_{Si}I_{si} + L_{Si}\dot{I}_{si}$  と比べた過不足分に対してかかる電圧である。



### 5.3 FET モデルの記述

一方、FET の直流電流電圧特性と容量電圧特性から2つの微分方程式が得られる。記述すると次式となる。

$$\begin{aligned}
 I_{dr} &= I_{dso}[1 + f(V_{gs}, V_{ds})][1 - \exp(-K_2 V_{ds})] \\
 I_{dso} &= I_{dsoo}/R_c(V_{gs}, V_{th}) \\
 f(V_{gs}, V_{ds}) &= A_0 \exp[-K_1(V_{gs} + V_{bi})]V_{ds}^{K_3} \\
 C_{gs} &= \begin{cases} C_{gso}(1 + V_{gb}/V_{bi})^{-1/2} & [V_{gb} \geq V_{th}] \\ C_{gso}(1 + V_{th}/V_{bi})^{1/2}(1 + V_{gb}/V_{bi})^{-1} & [V_{gb} \leq V_{th}] \end{cases} \\
 C_{ds} &= C_{dso}(1 + (V_{gb} - V_{ds})/V_{bi})^{-1/5} \\
 R_{sg} &= \begin{cases} R_{sgo}[1 - (V_{bi} + V_{gb})/(V_{bi} + V_{th})] & [V_{gb} \geq V_{th}] \\ 0 & [V_{gb} \leq V_{th}] \end{cases}
 \end{aligned}$$

従って、FET の電流と電圧の関係は次式となる。

$$\begin{aligned}
 I_d &= I_{dr} + C_{ds}\dot{V}_d \\
 I_g &= C_{gs}(\dot{V}_g - \dot{I}_g R_{sg}) \\
 V_g &= V_{gb} + I_g R_{sg}
 \end{aligned} \tag{18}$$

### 5.4 微分方程式

FET 及び外部回路に関する微分方程式は以下のようなになる [27]。変数は、 $Y_1(= \theta)$ ,  $Y_2(= I_g)$ ,  $Y_3(= I_d)$ ,  $Y_4(= \omega C_{gs0} V_{gs})$ ,  $Y_5(= \omega C_{dso} V_{ds})$  とおく。尚、 $Y_5$  は、プログラム中では  $\omega C_{gs0} V_{ds}$  とする。ここで、 $\theta = \omega t$  で、式中の記号  $\wedge = d/d\theta$ , ( $\theta = \omega t$ ) である。式 (16) を  $V_g = V_{gs} + V_s$ ,  $V_d = V_{ds} + V_s$ ,  $I_s = -(I_g + I_d)$  の関係を用いて書き直すと、

$$E_{G0} + \sum_{i=1}^N E_{Gi} \cos(i\omega t + \phi_i) = \frac{Y_4}{\omega C_{gs0}} + V_s + R_G Y_2 + \omega L_G \dot{Y}_2 + F_{vg} - R_G I_{g0} \tag{19}$$

$$E_{D0} + \sum_{i=1}^N E_{Di} \cos(i\omega t + \phi_i) = \frac{Y_5}{\omega C_{dso}} + V_s + R_D Y_3 + \omega L_D \dot{Y}_3 + F_{vd} - R_D I_{d0} \tag{20}$$

$$E_{S0} + \sum_{i=1}^N E_{Si} \cos(i\omega t + \phi_i) = V_s - R_S(Y_2 + Y_3) - \omega L_S(\dot{Y}_2 + \dot{Y}_3) + F_{vs} + R_S(I_{g0} + I_{d0}) \tag{21}$$

式 (21) を式 (19), (20) に代入して、次式を得る。

$$\begin{aligned}
 \sum_{i=0}^N E_{Gi} \cos(i\omega t + \phi_i) - \sum_{i=0}^N E_{Si} \cos(i\omega t + \phi_i) = \\
 \frac{Y_4}{\omega C_{gs0}} + (R_G + R_S)Y_2 + R_S Y_3 + \omega(L_G + L_S)\dot{Y}_2 + \omega L_S \dot{Y}_3 + F_{vg} - F_{vs} - (R_G + R_S)I_{g0} - R_S I_{d0}
 \end{aligned} \tag{22}$$

$$\begin{aligned}
 \sum_{i=0}^N E_{Di} \cos(i\omega t + \phi_i) - \sum_{i=0}^N E_{Si} \cos(i\omega t + \phi_i) = \\
 \frac{Y_5}{\omega C_{dso}} + (R_D + R_S)Y_3 + R_S Y_2 + \omega(L_D + L_S)\dot{Y}_3 + \omega L_S \dot{Y}_2 + F_{vd} - F_{vs} - (R_D + R_S)I_{d0} - R_S I_{g0}
 \end{aligned} \tag{23}$$

[式 (22)  $\times \omega(L_S + L_D)$  - 式 (23)  $\times \omega L_S$ ] 及び [式 (23)  $\times \omega(L_S + L_D)$  - (式 (22)  $\times \omega L_S$ )] により、 $\dot{Y}_2$ ,  $\dot{Y}_3$  が求まる。

最終的な微分方程式を次式に示す。

$$\dot{Y}_1 = 1 \quad \left( \frac{d\theta}{d\theta} = 1 \right) \quad (24)$$

$$\dot{Y}_2 = \frac{R_1 \times \omega(L_S + L_D) - R_2 \times \omega L_S}{\Delta} \quad (25)$$

$$\dot{Y}_3 = \frac{R_2 \times \omega(L_S + L_D) - R_1 \times \omega L_S}{\Delta} \quad (26)$$

$$\dot{Y}_4 = Y_2 \frac{C_{gs0}}{C_{gs}} + \omega C_{gs0} R_{sg} \dot{Y}_2 \quad (27)$$

$$\dot{Y}_5 = (Y_3 - I_{dr}) \frac{C_{ds0}}{C_{ds}} \quad (28)$$

! ここで、

$$R_1 = \sum_{i=0}^N E_{G_i} \cos(i\omega t + \phi_i) - \sum_{i=0}^N E_{S_i} \cos(i\omega t + \phi_i) \\ - \frac{Y_4}{\omega C_{gs0}} - (R_G + R_S)Y_2 - R_S Y_3 - \omega(L_G + L_S)\dot{Y}_2 - \omega L_S \dot{Y}_3 - F_{vg} + F_{vs} + (R_G + R_S)I_{g0} + R_S I_{d0} \\ R_2 = \sum_{i=0}^N E_{D_i} \cos(i\omega t + \phi_i) - \sum_{i=0}^N E_{S_i} \cos(i\omega t + \phi_i) \\ - \frac{Y_5}{\omega C_{ds0}} - (R_D + R_S)Y_3 - R_S Y_2 - \omega(L_D + L_S)\dot{Y}_3 - \omega L_S \dot{Y}_2 - F_{vd} + F_{vs} + (R_D + R_S)I_{d0} + R_S I_{g0} \\ \Delta = \omega^2((L_G + L_S)(L_G + L_S) - L_S L_S) \quad (29)$$

(30)

従って、上記微分方程式を解くことにより FET 端子の電流電圧が求まる。また、次式に代入することにより全端子電圧が求まる。

$$V_s = E_{S0} + \sum_{i=1}^N E_{D_i} \cos(i\omega t + \phi_i) - R_S I_s - L_S \dot{I}_s - F_{vs} + R_S I_{s0} \\ V_g = V_{gs} + V_s \\ V_d = V_{ds} + V_s \quad (31)$$

## 6. 非線形デバイスモデル検討

プロセス、デバイス形状等と高周波におけるデバイスの線形・非線形特性の関係を明らかにするために、デバイスシミュレータによりプロセス、デバイス形状等と高周波特性の比較検討を行う。ここでは、このデバイスモデル研究に供するデバイスシミュレータの使い方及び検討結果について述べたものである。

### 6.1 デバイスシミュレータの概要

非線形デバイス解析用デバイスシミュレータの概要を述べる。このデバイスシミュレータの仕様を次に示す。尚、( ) 内は、拡張可能であり、今後の検討によって拡張できる。

- 解法：有限差分法、2次元長方形形状、可変ステップ可能 (複雑な形状は未検討)
- キャリア：電子1キャリア (2キャリアに拡張可能)
- ポアソンの方程式、電流連続の式を順次繰り返し解く逐次近似法 (一括法はメモリの関係で未検討)
- ポアソンの方程式：5点差分の前進差分法
- 電流連続の式：Scharfetter-Gummel法 [37]。
- マトリックス解法：対称マトリックスはICCG法 [40]、非対称マトリックスはCR法 [41]、BCG法 [42]を用いた。(ILUBCG法、CGS法)
- その他：深さ方向の濃度分布可能
- 未検討：表面トラップ、深い準位のモデル (2キャリアモデルで可能)
- 単位系：外部単位はCGS、内部処理はMKS単位系を使用する (現在、全てCGS単位)

各近似式は、プログラム中で容易に変更可能となっているため、検討に応じて色々な解析が可能である。

プログラムは、計算を行うソルバと、入出力表示を行うプリポストプロセッサ部に分かれる。以下に、その概要について説明する。プログラムのコンパイル、リンクについては、UNIXのmakeコマンドを利用しているため、容易にコンパイル、リンクできる。

#### 6.1.1 ソルバ

ソルバは、バッチ形式で実行され、入出力はファイルを使用する。ソースプログラムはFORTRAN-77で記述している。実行は、メモリ容量の関係でCONVEXで行う。CONVEXではベクトル化できたため高速動作可能である。なお、プログラム中のinclude文は、CONVEX用にアレンジしている。

#### 6.1.2 プリポストプロセッサ

プリポストプロセッサは、sunで実行し、対話形式により形状入力及び計算結果をグラフィック表示する。ソースプログラムは、FORTRAN77で記述している。グラフィックソフトとして、DISSPLA[44] [45]を使用している。このため、グラフィック端末が色々使用できる他に、2次元グラフィック表示に加えて3次元表示及び等高線表示が容易にできる。プログラムは、X-windowのkterm上で実行することが最適である。なぜならば、kterm

上で、VT-window 及び Tek-window が入力とグラフィック出力を使い分けできるためである。この場合、以下のウインド切り替えコマンドが入ったファイルを用意する必要がある。

このソースは、CONVEX 上に存在するので、sun からは NFS (Network File System) をかけて使用する。(NFS は、スーパーユーザーがマウントできる)

表 5. X-window 用ファイル

ファイル名	ファイル内容
seltk.dat	<ESC>[?38h
selvt.dat	<ESC>< ^C>

## 6.2 デバイスシミュレータの使い方

ここでは、デバイスシミュレータの使い方について述べる。

### プリプロセッサ

プリプロセッサは、次のコマンドを実行する。

```
% makedatafile.exe
```

### ソルバ

ソルバ自身の実行の方法は非常に簡単である。プリプロセッサから直接実行する方法とコマンドを入力する方法である。次のコマンドを入力する。

```
% sim2d.exe
```

### ポストプロセッサ

ポストプロセッサは、次のコマンドで実行する。

```
% disp3d.exe
```

### make による実行形式の作り方

プログラムの修正にともなって、実行形式を作成する必要があるが、make コマンドにより容易に作成できる。

表 6. make コマンド一覧

コマンド	意味
make all	sim2d.exe の作成
make makedatafile	プリプロセッサの作成
make disp3d	ポストプロセッサの作成
make clean	実行ファイルの削除

## 7. 非線形デバイス回路関係の CAD プログラム

### 7.1 非線形デバイスモデルパラメータ設定プログラム

#### 7.1.1 非線形デバイスモデルパラメータ設定プログラムの概要

非線形 CAD に適したモデル近似式を検討する段階で、測定値と比較する必要があるため、非線形モデルパラメータの設定プログラム及び MMIC デバイス用測定プログラム (竹中勉氏作成)[20] を開発した。

本章では、非線形デバイスモデルパラメータ設定プログラムについて述べる。非線形デバイスモデルパラメータ設定プログラムは、赤池モデル、JFET モデル、Curtice モデル、Matarka モデル、Statz モデルについてパラメータ設定可能となっている。また、デバイス自動測定プログラムの測定データ出力と互換性をとっているため、非線形デバイスモデルパラメータの設定が従来の方法に比べ容易になっている。

パラメータ設定プログラムは、赤池 FET モデル、JFET モデル、Curtice 2 次・3 次モデル、Materka モデル、Statz モデルのパラメータの設定を行うことができる。測定値との比較により、パラメータを設定することができる。測定データ、モデル値が共に表示される。さらに、MMIC デバイス測定用プログラムからの転送過程について説明する。

このプログラムは、拡張を考慮し設計している。しかし、担当者の出向期間の制限等により、現在の暫定版仕様として報告している。現在、パラメータの最適化について、“Robust model parameter extraction using large-scale optimization concept” の文献 [33] を検討している。

#### 7.1.2 準備と実行に必要な知識

ここでは、プログラムを動かすために必要な準備と実行に必要な知識について説明する。

#### 7.1.3 環境設定

プログラムの実行するための環境設定は、UNIX の知識が必要であるが、ここではプログラムの実行に関する環境設定について簡単に説明する。なお、システムの分からないことは、各マシンのシステムマネージャーに問い合わせること。

#### ログインアカウントをもらう

実験室の Sun-3 (マシン名:rs01) のログイン名がなければプログラムは使えません。これは、システムマネージャーにしかできません。システムマネージャーに作ってもらって下さい。

#### ログインの方法

システムマネージャーに教えてもらうこと。ログインできれば、使えるようになります。ただし、パスワードは忘れないこと、また、誕生日とかの簡単に破れるようなものは止めましょう。コンピュータウイルスに狙われます。

#### 必要なプログラムを自分のディレクトリにコピーする

プログラムを実行する自分のディレクトリに移動し (cd コマンド)、次のコマンドを実行する。実行に必要なファイルがコピーされる。

```
/usr1/nonlinear/dccurve/progcopy
```

### プログラム用のパスを設定する

プログラム内では、プリンタ出力等のプログラムを実行するために、プログラムサーチ用のパスを設定しています。この中に、/usr/local/bin が入っていることを確認して下さい。確認の方法は、"set" と入力します。出力される中の path... に、書いていけば OK です。なければ、"vi .cshrc" で、set path= ( . /bin )"の最後に /usr/local/bin を追加して下さい。

### 7.1.4 ファイル設定

ここでは、プログラムを動かすために必要なファイルとモデルパラメータ設定について説明する。

### 7.1.5 FET モデル用ファイル

赤池モデル、JFET モデル、Curtice2 次・3 次モデル、Materka モデル、Statz モデルのパラメータ設定を可能としている。モデルのファイル名を表 7 に示す。このモデルファイルをカレントディレクトリに用意する。もし、ファイルがない場合は、プログラムが自動的にファイルを作成する。

表 7. モデルファイル名一覧

モデル名	モデルファイル名
ATR モデル	modelatr.dat(未完成)
赤池モデル	model.dat
JFET	modjfet.dat
Curtice2	modcur2.dat
Curtice3	modcur3.dat
Materka	modmat.dat
Statz	modsta.dat

model.dat および他のモデルのフォーマットとパラメータの詳細は資料集に示す。モデルファイルのフォーマットは、(1) 1 行目はコメント文。(2) 1-10 カラム目までは、数値の意味を示すためのコメント。(3) 10 カラム目から数値を書く。次に model.dat の例を示す。

```
# this is akaike model
Idsoo      0.02600
Ao         0.01000
K1         1.50000
```

K2	3.50000
K3	1.50000
Vbi	-0.68000
Gam1	0.50000
Gam2	0.20000
Gmo	0.02300
Vth	-1.05000
Kf	0.10000
Nf	1.60000
Rsgo	10.00000
Cgso	0.200E-12
Cgso	0.400E-13
Rg	5.500
Rd	2.500
Rs	3.500

### 7.1.6 測定データファイル

フィッティング用測定データ格納ファイルを用意する。vgig.dat, vgid.dat, vdid.dat は、パラメータ比較用の測定データである。この vgig.dat, vgid.dat, vdid.dat をカレントディレクトリに用意する。測定入力データフォーマットは、表 8に示す。ただし、自由形式入力である。

表 8. 測定データフォーマット

vgid		vdid		vgig	
数値	意味の説明	数値	意味の説明	数値	意味の説明
2 5	Vd 数 Vg 数	2 5	Vg 数 Vd 数	5	Vg 数
3.0	Vd の値 [1]	-1.0	Vg の値 [1]	0.3 0.001	(1) Vd Id
-1.0 0.0	(1) Vg Id の値	0.0 0.0	(1) Vd Id の値	0.4 0.002	(2)
-0.8 0.02	(2)	0.5 0.02	(2)	0.5 0.023	(3)
⋮	⋮	⋮	⋮	⋮	⋮
0.0 0.1	(5)	3.0 0.1	(5)	3.0 0.1	(5)
2.0	Vd の値 [2]	-0.5	Vg の値 [2]		
-1.0 0.0	(1) Vg Id の値	0.0 0.0	(1) Vd Id の値		
-0.8 0.02	(2)	0.5 0.021	(2)		
⋮	⋮	⋮	⋮		
0.0 0.1	(5)	3.0 0.12	(5)		

### 7.1.7 パラメータ設定プログラム (dcurve.exe) の実行

#### プログラムの立ち上げ

dcurve.exe は、次のコマンドで実行する。

```
% dcurve.exe
```

実行時の途中経過は、model.log に記録され、必要があれば、後で確認することができる。はじめに、モデルの種類を選択する。モデルの種類は、(0) ATR モデル、(1) 赤池モデル、(2) JFET モデル、(3) カーティス 2 次 モデル、(4) カーティス 3 次 モデル、(5) Materka モデル、(6) Statz モデルである。

```
which model do you want to ?
(0:ATR not assign!)
(1:Akaike 2:J-FET 3:Curtice2 4:Curtice3 5:Materka 6:Statz)
```

次に、graphic 表示のための device を選択する。

```
SELECT DEVICE:
  1 - TEK 4125
  2 - VT241
  3 - LN03+
  4 - TEK 4014
  5 - VT240
  6 - sun-3
  7 - REGIS
  9 - HP7550A
```

通常は、vt240, tk4014, sun03 等を選択する。vt240 は、DEC 社の端末を使用している場合ですが、端末の描画速度が遅い欠点がある。Sun-3 は SunView 上で動作する。また、X-window を使用している場合は、kterm の tek モードを使用して下さい。なお、このプログラムは、X-window の kterm 上で実行することが最適である。なぜならば、kterm 上で、VT-window 及び Tek-window が入力とグラフィック出力を使い分けできるためである。ただしこの場合ウインド切り替えコマンドが入ったファイルを用意する必要がある。このファイルは 2 つあり、ファイル名とその内容を表 5 に既に示した。表中 <ESC> は、エスケープキー、<^C> は、コントロールキー + C キーを意味する。

次に、デバイスパラメータが表示される。

#### メインメニュー

メインメニューの説明を行う。メインメニューは以下の表示となっている。

```
MAIN MENU : SELECT ?
C-V V-I curve 1:C-V 2:Vgs-Id 3:Vds-Id 4:Vg-Ig
5:ZOOM 6:param-sweep 7:Fitting 8:other 0:END
```

コマンドの流れは図 46 のようになっている。それぞれの動作が終了すると必ずメインメニューに戻ります。また、デバイスパラメータはメインメニューで終了しなければモデルファイルには保存されません。したがって、困った時は、(^C) でプログラムを止めて下さい。(^Z) でプログラムを止めた場合、プログラムの再起動が可能であるため、ちょっと待って考える場合に有効な手段である。

#### サブメニュー

各コマンドの内容は以下に示す。

##### (1) C-V 特性の表示。

表示例を図 47 に示す。表示の後にパラメータの変更が可能であり、次のように質問される。



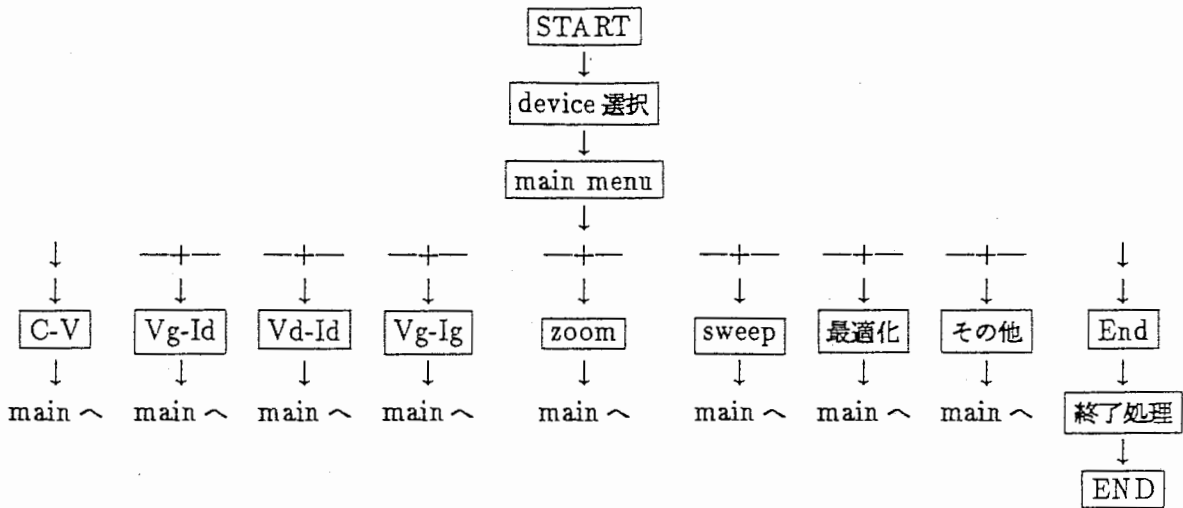


図 46. コマンドの流れ図.

Do you want to change any parameter (y=1) ?

1 を入力すると全てのパラメータと共に次のように表示されて、変更したい番号とその値を入力する。

Input: number, value ?

その後、全てのパラメータが表示され、これでよいかどうか次のように質問される。

OK? (y=1)

OK であれば、始めのメインメニューに戻る。

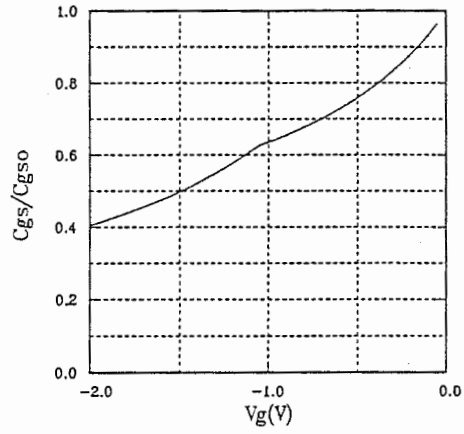


図 47.  $C - V$  特性.

(2)  $V_{gs} - I_d$  特性の表示.

表示例を図 48に示す。(1)  $C-V$  特性の表示と同様にパラメータの変更が可能である。

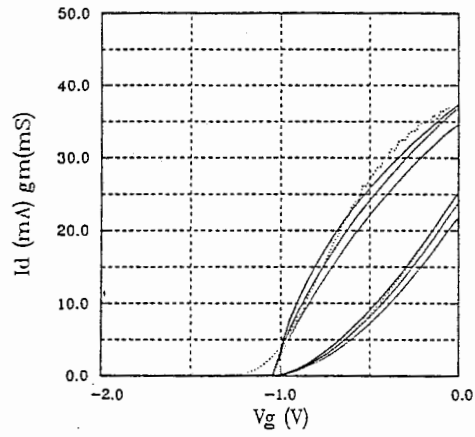


図 48.  $V_{gs} - I_d$  特性.

(3)  $V_{ds} - I_d$  特性の表示。

表示例を図 49に示す。(1) C-V 特性の表示と同様にパラメータの変更が可能である。

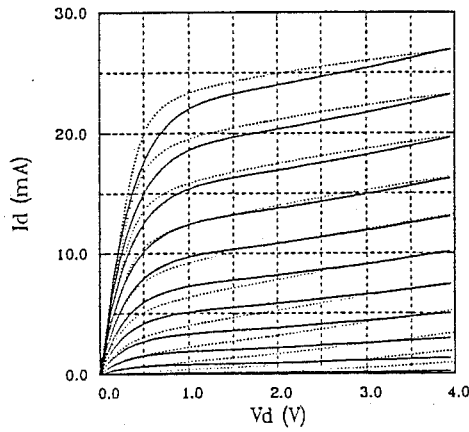


図 49.  $V_{ds} - I_d$  特性.

(4)  $V_{gs} - I_g$  特性の表示。

表示例を図 50に示す。表示の後にパラメータの変更が可能であり、次のように質問される。

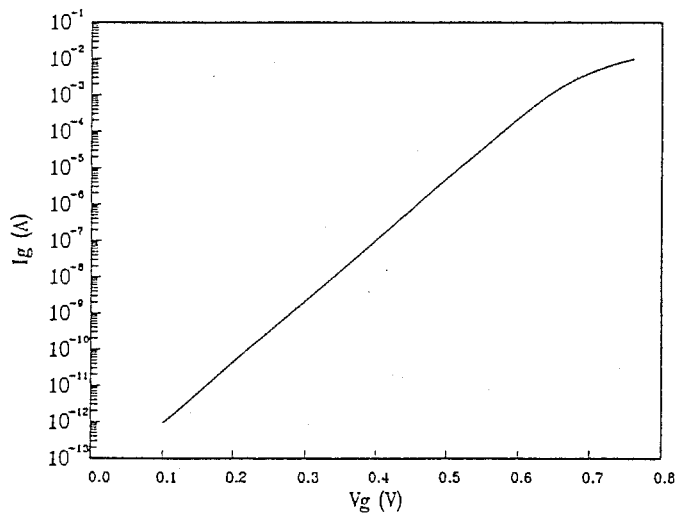


図 50.  $V_{gs} - I_g$  特性.

(5) 表示領域の拡大縮小。

変更が必要なグラフを選択する。次のように質問される。

SELECT your necessary zoom ?

1:C-V 2:Vgs-Id 3:Vds-Id 4: 5:END

必要なグラフのパラメータが表示されて、どのデータを変更するか番号で入力すると共に、その値を入力する。V<sub>ds</sub> - I<sub>d</sub> の例を示す。(7)-(9)は、図中のパラメータである V<sub>g</sub> の範囲を示す。

Vd-Id graph parameters:

- (1) X-start =0.0
- (2) X-end =4.0
- (3) X-step =0.05
- (4) Y-start =0.0
- (5) Y-end =30.0
- (6) Y-step =20.0
- (7) PD-start=-1.0
- (8) PD-end =0.0
- (9) PD-step =0.1

input: number , value

入力が済むとこれでよいかどうか質問する。

OK? (y=1)

OKであれば、始めのメインメニューに戻る。

- (6) デバイスパラメータのスweep。  
パラメータのスweepは、可能である。

\*\*\*\*\* sweep parameters \*\*\*\*\*

SELECT your necessary displaying curve ?

C-V V-I curve 2:Vgs-Id 3:Vds-Id

2,3 のどちらかを選択する。全てのデバイスパラメータを表示した後、そのパラメータの範囲を初期値、最終値、ステップ値で入力する。この値に応じてグラフが表示される。

- (7) 最適化 [33] [34]  
(暫定版仕様: サポートなし) 現在、最適化については検討中である。
- (8) その他  
パラメータの設定等を予定。
- (0) 終了。  
パラメータを保存するかどうか聞いてくる。

save (y=1) ?

1でパラメータはめでたく保存される。その後、プリンタに結果を出力するかどうか尋ねる。

表 9. プログラムの構造.

サブルーチン名	動作等の説明
main	メインプログラム
displayVgId	$V_g - I_d$ 表示部
displayVdId	$V_d - I_d$ 表示部
displayVgIg	$V_g - I_g$ 表示部
zmodeelparam	デバイスパラメータの置換部
CFUNC	CV 特性計算
IIFUNC	$I_d$ 特性計算 (含む $R_s, R_d$ )
IFUNC	$I_d$ 特性計算
IGFUNC	$I_g$ 特性計算 (含む $R_g, R_s, R_d$ )
readdata	デバイスパラメータの入力
dispnumdata	デバイスパラメータの表示修正用出力
outdata	デバイスパラメータのファイル出力
initDispla	displa 初期化
selestDevice	表示デバイスの選択
Gpoyu	プロットルーチン
Gplotlog	log プロットルーチン
endDispla	displa 終了処理
pplot3	線描画 (3 本分)

do you want to print another printer? y=1

1 の場合、出力するデータの種類を選択する。

printing 1:C-V 2:Vgs-Id 3:Vds-Id 4:Vg-Ig 5:all 0:END

9 の場合、 $C - V, V_g - I_d, V_d - I_d, V_g - I_g$  の結果が出力される。その後、プログラムは停止する。

### 7.1.8 プログラム等の変更について

今後の非線形回路解析ツールの検討によって、プログラムの変更が必要となるため、ここでは、ソースファイルの構造及びその主な変更点について述べる。なお、このドキュメントは、dcurve.tex というファイル名で $\text{j\LaTeX}$ を用いて記述している。

### 7.1.9 パラメータ設定プログラム

パラメータ設定プログラムは、rs01 の /usr1/src/nonlinear/dcurve ディレクトリにあり、ファイル名として Makefile, READ.ME, dcurve.f, dcurve1.f, dcurve\_sub.f, displa.f, dcurve.exe からなる。プログラムは、FORTRAN で記述され、グラフィックルーチンには CA-DISSPLA[44] を用いている。プログラムの構造は、表 9 に示す。

### 7.1.10 まとめ

赤池モデル、JFET モデル、Curtice モデル、Matarka モデル、Statz モデルについて簡単に説明すると共に、上記モデルパラメータ設定可能であるデバイスパラメータ設定プログラムについて使用方法を述べた。また、オンウエハー上の能動デバイスの直流特性自動測定プログラムの取り扱いについても説明した。

## 7.2 電圧置換法プログラム (fvim.exe)

### 7.2.1 概要

非線形デバイスの解析に適し、非線形解析法として既に赤池が提案している Filter Voltage Injection 法 (電圧置換法) に注目し、共平面 MMIC に用いている CGF(Common Gate FET) 構成 (及び複数の FET の構成) の場合の電圧置換法の適用を検討し、プログラムを開発した。本報告では、Filter Voltage Injection Method の理論とこのプログラムの使用方法について述べたものである。

従来の非線形 CAD には時間領域 (SPICE) 、周波数領域 (ハーモニックバランス法) があり、その使用目的から回路設計に非常に適している構造を持っている。しかし、非線形現象の解明や能動素子の解析に使用することは非常に時間が要する等の困難な問題があった。我々は、非線形デバイスの解析に適し、非線形解析法として既に赤池が提案している Filter Voltage Injection 法 (電圧置換法) に注目した。本報告では、共平面 MMIC に用いている CGF (Common Gate FET) 構成 (及び複数の FET の構成) の場合の電圧置換法の適用を検討し、プログラムを開発した。

Filter Voltage Injection Method の理論とプログラムの使用方法について述べる。

### 7.2.2 準備と実行に必要な知識

ここでは、プログラムを動かすために必要な準備と実行に必要な知識について説明する。

### 7.2.3 環境設定

プログラムの実行するための環境設定は、UNIX の知識が必要であるが、ここではプログラムの実行に関する環境設定について簡単に説明する。なお、システムの分からないことは、各マシンのシステムマネージャーに問い合わせること。

#### ログインアカウントをもらう

実験室の Sun-3 (マシン名:rs01) のログイン名がなければプログラムは使えません。これは、システムマネージャーにしかできません。システムマネージャーに作ってもらって下さい。

#### ログインの方法

システムマネージャーに教えてもらうこと。ログインできれば、使えるようになります。ただし、パスワードは忘れないこと、また、誕生日とかの簡単に破れるようなものは止めましょう。コンピュータウイルスに狙われます。

## 必要なプログラムを自分のディレクトリにコピーする

プログラムを実行する自分のディレクトリに移動し (cd コマンド)、次のコマンドを実行する。実行に必要なファイルがコピーされる。

```
% /usr1/nonlinear/fvim/progcopy
```

## プログラム用のパスを設定する

プログラム内では、プリンタ出力等のプログラムを実行するために、プログラムサーチ用のパスを設定しています。この中に、/usr/local/binが入っていることを確認して下さい。確認の方法は、"set" と入力します。出力される中の path... に、書いていけば OK です。なければ、"vi .cshrc" で、"set path= ( . /bin )" の最後に /usr/local/bin を追加して下さい。

## 7.2.4 プログラムの使い方

プログラムは、十分一般化して記述してあるが、目的に応じて各周波数条件の収束条件の設定、ポンプ入力に対する整合条件等の変更が必要である。このための方法は、次節プログラムの構造と目的に合わせた最適化の方法で述べる。

### プログラムの立ち上げ

fvim.exe は、次のコマンドで実行する。

```
% fvim.exe
```

を実行する。次に、graphic 表示のための device を選択する。

```
SELECT DEVICE:
  1 - TEK 4125
  2 - VT241
  3 - LN03+
  4 - TEK 4014
  5 - VT240
  6 - sun-3
  7 - REGIS
  9 - HP7550A
```

通常は、vt240, tk4014, sun03 等を選択する。vt240 は、DEC 社の端末を使用している場合ですが、端末の描画速度が遅い欠点がある。Sun-3 は SunView 上で動作する。また、X-window を使用している場合は、kterm の tek モードを使用して下さい。なお、このプログラムは、X-window の kterm 上で実行することが最適である。なぜならば、kterm 上で、VT-window 及び Tek-window が入力とグラフィック出力を使い分けできるためである。ただしこの場合表 10 に示すウインド切り替えコマンドが入ったファイルを用意する必要がある。表中 <ESC> は、エスケープキー、<^C> は、コントロールキー + C キーを意味する。

表 10. X-window 用ウインド切り替え用ファイル.

ファイル名	ファイル内容
selttek.dat	<ESC>[?38h
selvt.dat	<ESC>< ^C>

## 8. ノウハウ集

### 8.1 測定データの転送

測定システムからパラメータ設定プログラムまでデータを転送する必要がある。ここでは、測定マシンである HP 社のマシンからパラメータ設定プログラムのある Sun-3 までの転送の例を図 51 に示す。

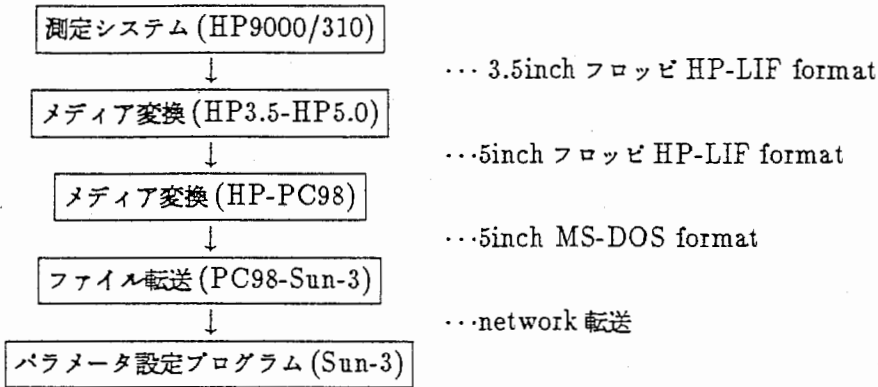


図 51. ファイル転送のプロセス.

ファイル転送の手順を順をおって説明する。まず測定結果の入ったフロッピを 3.5inch ドライブと 5 インチドライブ (TEAC 社製 PS9010 ) のついた HP9000/310 に持って行き、BASIC システムを立ち上げる。(BASIC システムマニュアル参照) その後、3.5inch フロッピをドライブ 0 に入れ、HP-LIF ファイル転送用の 5 インチフロッピ (専用にフォーマットしたものであり、どれでもいいわけでない) をドライブ 1 に入れる (ドライブ 1 が PC9801 と相性が良いため)。転送するファイル名を test とすると、次のコマンドを入力する。必要なファイル名を test の代わりに入れること。

```
copy "test:.,700,0" to "test:hp82901,702,1"
```

3.5inch フロッピから 5inch フロッピに転送された。ただし、5inch フロッピに同じ名前がある場合は転送されないので、% delete "test:hp82901,702,1" とする。次にネットワークに接続された PC9801 に行き、HP-LIF 転送プログラムのシステムディスクで立ち上げる。このプログラムの詳細な使い方は、文献 [35] があるのでそちらを参照されたい。PC9801 のドライブ 1 にシステムディスクをドライブ 2 に HPLIF ディスクを挿入する。HP-LIF の内容をみる場合及び、転送する場合は、以下のコマンドを入力する。



```
A> hmdir -dh1
A> hpconv -dh1 -l[filename] -o*
```

つぎに、PC9801 でネットワークソフトを立ち上げる。このソフトは、TCP/IP プロトコルをサポートし、MSDOS のファイルをホストコンピュータ、UNIX ワークステーションに転送、リモートログインできる。ただし、ログイン名がなければ不可能です。先ほどのMSDOS に転送されたフロッピを B ドライブに入れたとすると、次のコマンドを順番に入れる。

```
A> ftp rs01[login machine name]
login: [your login name]
passwd: [your own password]
ftp> cd [dcurve directories]
ftp> put b:test
ftp> exit
```

以上のプロセスにより、ファイルは転送される。

## 9. 本ドキュメントの修正及び印刷

このドキュメントは、ATR.tex というファイル名で、jL<sup>A</sup>T<sub>E</sub>X を用いて記述している。マニュアルの修正はこのファイルに行ってください。修正は、nemacs2.1 ATR.tex で行う。また、印字は、sun-3 (rs04) に ATR.tex を転送し、jlatex ATR.tex を 2 回実行し、その後 dvi2lbp ATR.dvi を実行することによって行われる。

## 10. あとがき

本報告では、平岡が担当した「MMIC非線形デバイス回路」の研究の経過、既に報告された研究成果、MMICの設計及び測定結果、非線形デバイスモデル検討結果、作成したCADプログラムのマニュアル、ノウハウを示した。また、最後に非線形デバイスモデル研究に関して調査を行った結果を資料集として示した。

本研究は、次のような研究の展開が期待できる。

- 線形・非線形回路CADプログラムを完成とともに、これを用いた高機能・高集積化MMICの開発。
- 信号処理方式における高周波回路部分の機能分担を明らかにし、高周波信号処理用回路の検討。
- 光学非線形、量子井戸の非線形現象を調査、検討すると共に、新しい非線形回路への応用。

## 謝辞

本研究を進めるにあたり、御指導頂いた葉原会長、古濱社長に深謝します。また、直接指導を頂いた相川前室長、赤池室長、徳満主任研究員に深謝致します。中本研究員、竹中研究技術員には、本テーマの遂行に多大な研究的な援助を頂きました。心から感謝致します。研究所のその他の方々にも日頃から大変御世話になりましたことを感謝します。

## 参考文献

- (1) R. Anholt, T.W. Sigmon, and M.D. Deal, "Process and devices models for GaAs MESFET technology", *IEEE GaAs IC Symp. Dig.*, pp.53-56, 1987.
- (2) O.E. Akcasu, J.L. Bouknight, and H.C. Nicol, "Overview of device characterization software for VLSI bipolar devices", *IEEE IEDM 82 Dig.*, pp.692-695, 1982.
- (3) 木村秀明, 吉田則信, 深井一郎, "空間回路網法による半導体の等価回路表示及び電磁解解析", 日本シミュレーション学会 第9回計算電気・電子工学シンポジウム, I-28, pp.159-163, March 1988.
- (4) 平岡孝啓, 竹中勉, 徳満恒雄, 相川正義, "昭和61年度試作MMICの能動素子特性評価", ATRテクニカルレポート, ATR光電波通信研究所, TR-O-0001, Sep. 1987.
- (5) 竹中勉, 徳満恒雄, 平岡孝啓, "GaAs FETのAC小信号モデルパラメータのバイアス依存性評価", ATRテクニカルレポート, ATR光電波通信研究所, TR-O-0006, Dec. 1988.
- (6) 木幡, 大和田, "MMIC化30GHz帯周波数過倍器", 昭和61年度信学全大, 812, pp.3-249.
- (7) T. Ohira, T. Tokumitsu, T. Hiraoka, Y. Kihata, K. Araki, and H. Kato, "Development of key monolithic circuits to Ka-band full MMIC receivers", in *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, June 1987, pp.69-74.
- (8) T. Hirota, and H. Ogawa, "Uniplanar monolithic frequency doublers", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-27, pp.1249-1254, August 1989.
- (9) A. M. Patio, S. D. Bingham, R. H. Halladay, and C. A. Sapahe, "A distributed broadband monolithic frequency multiplier", *IEEE MTT-S Int. Microwave Symp. Dig.*, June 1988, pp.503-504.
- (10) T. Hiraoka, T. Tokumitsu, and M. Aikawa, "Very Small Wide-Band MMIC Magic T's Using Microstrip Lines on a Thin Dielectric Film", *IEEE Trans. Microwave Theory and Techn.*, Vol. MTT-37, pp. 1569-1575, October 1989.
- (11) 原信二, 中本博之, 竹中勉, 徳満恒雄, 相川正義, "LUFET MMIC・多層化MMICの試作検討—第1次試作—", ATRテクニカルレポート, ATR光電波通信研究所, TR-O-0005, Nov. 1988.
- (12) T. Tokumitsu, S. Hara, T. Tanaka, and M. Aikawa, "Active isolator, combiner, divider, and magic-T as miniaturized function blocks", *IEEE GaAs IC Symposium Digest*, pp.273-276, 1988.
- (13) M. Aikawa, and H. Ogawa, "A New MIC Magic-T Using Coupled Slot Lines," *IEEE Trans. Microwave Theory Tech.*, MTT-28, pp. 523-528, June, 1980.
- (14) F. C. de Ronde, "A new class of microstrip directional coupler," in *G-MTT Int. Microwave Symp. Digest*, May 1970, pp. 184-186.
- (15) T. Hirota, Y. Tarusawa, H. Ogawa, "Uniplanar MMIC Hybrid - A Proposed New MMIC Structure," *IEEE Trans. Microwave Theory Tech.*, MTT-35, pp. 576-581, June, 1987.
- (16) T. Tokumitsu, S. Hara, M. Aikawa, "Very Small, Ultra Wideband MMIC magic-T and Applications to Combiners and Dividers," *IEEE GaAs IC Symp.*, JJ-3, 1989.
- (17) K.C. Gupta, et al., "MICROSTRIP LINES and SLOTLINES," ARTECH HOUSE, 1978.
- (18) R. A. Pucel, D. J. Massé, C. P. Hartwig, "Losses in Microstrip," *IEEE Trans. Microwave Theory Tech.*, MTT-16, pp.342-350, June, 1968.
- (19) E. J. Denlinger, "Losses of Microstrip Lines," *IEEE Trans. Microwave Theory Tech.*, MTT-16, pp. 513-522, June, 1968.

- (20) 平岡孝啓, 竹中勉, “非線形デバイスモデルパラメータ設定プログラムおよび能動デバイス自動測定プログラムマニュアル”, ATR 光電波通信研究所内部資料, January 1990.
- (21) 赤池正巳, 加藤治彦, 平岡孝啓, “GaAs MESFET の直流電流電圧特性の解析”, 電子情報通信学会技術研究報告, MW86-91, pp.71-78, 1986.
- (22) 赤池正巳: 私信, 1989.
- (23) 赤池正巳, 加藤治彦, 平岡孝啓, “GaAs MESFET の高周波における等価回路定数の解析”, 電子情報通信学会技術研究報告, MW86-133, pp.65-72, 1987.
- (24) 赤池正巳, 加藤治彦, 平岡孝啓, “GaAs MESFET の能動層における空乏層と高周波での小信号アドミッタンス”, 電子情報通信学会技術研究報告, MW87-2, 1987.
- (25) 赤池正巳, 加藤治彦, “GaAs MESFET の大信号インピーダンスの解析”, 電子情報通信学会技術研究報告, MW87-16, 1987.
- (26) 赤池正巳, “GaAs MESFET の大信号インピーダンスの計算 (バラシテックスのある FET)”, 電子情報通信学会技術研究報告, MW87-122, 1987.
- (27) 赤池正巳, “非直線素子の時間領域での信号解析におけるアイドラ等終端条件の表現”, 電子情報通信学会技術研究報告, MW88-5, 1988.
- (28) “TECAP device modeling and parameter extraction manual”, *HP TECAP manuals*, 1988.
- (29) 田中幸太郎, 川上康, “GaAs デジタル IC 回路シミュレーションのための MESFET モデル”, 電子情報通信学会論文誌, Vol.J70-C, No.5, pp.646-651, May 1987.
- (30) W.R.Curtice, and M.Ettenburg, “A nonlinear GaAs FET model for use in the design of output circuits for power amplifiers”, *IEEE trans. Microwave Theory and Techn.*, Vol. MTT-23, No.12, Dec. 1985.
- (31) A. Materka, and T. Kacprzak, “Computer calculation of large-signal GaAs FET amplifier characteristics”, *IEEE transaction Microwave Theory and Techniques*, Vol. MTT-23, No.2, Feb. 1985.
- (32) H.Statz, P.Newman, I.W.Smith, R.A.Pucel, and H.A.Haus, “GaAs FET device and circuit simulation in SPICE”, *IEEE trans. Electron Devices*, Vol. ED-24, No.2, Feb. 1987.
- (33) J.W.Bandler, S.H.Chen, S.Ye, and Q.J.Zhang, “Robust model parameter extraction using large-scale optimization concept”, *IEEE MTT-S Symp. Digest*, pp.319-222, 1988.
- (34) J.W.Bandler, S.H.Chen, S.Daijavad, and K.Madsen, “Efficient optimization with integrated gradient approximations”, *IEEE trans. Microwave Theory and Techn.*, Vol. MTT-26, pp.444-455, February 1988.
- (35) “HP64000(LIF)/MSDOS 高速ファイルコンバータユーザーズマニュアル”, ミクロソフトウエア.
- (36) G.Baccarani, M.Rudan, and R.Guerrieri, P.Ciampolini, “Physical models for numerical device simulation”, *PROCESS AND DEVICE MODELING*, W. L. Engl, ed. North-Holland 1986.
- (37) C.M.Snowden, “Introduction to semiconductor device modelling”, 1986.
- (38) 壇良編, “プロセスデバイスシミュレーション技術”, 産業図書, 1988.
- (39) C.Lanczos, “An iteration method for the solution of the eigenvalue problem of linear differential and integral operators”, *J. Res. Nat. Bur. Standards*, vol.45, 1950, pp.255-282.

- (40) J.A.Meijering, and H.A.van der Vorst, "An iterative solution method for linear systems of which the coefficient matrix is a symmetric m-matrix", *mathematics of computation*, vol 31, Num.137, pp.148-162, Jan. 1977.
- (41) Y. Saad, "The lanczos biorthogonal algorithm and other oblique projection method for solving large unsymmetric systems", *SIAM J. Numer. Anal.*, Vol.19, No. 3, June, 1982.
- (42) R.Flecher, "Conjugate gradient method for infinite systems", *proc. the dundee biennial conference on numerical analysis*, G.A.Watson, ed. Springer-Verlag Newyork 1975.
- (43) 鳥谷部達, 増田弘生, 青木征男, 萩原隆旦, 川口広子, 坂口由美子, 門田比少, "汎用3次元デバイスシミュレータ CADDETH", *信学技報*, SSD84-72, pp.61-68, 1984.
- (44) "CA-disspla pocket guide version 10.0", Computer Associates, 1987.
- (45) 馬場信彰, "グラフ作成パッケージ(disspla)プログラミングマニュアル", ATR 光電波通信研究所内部資料, May 1988.

## 11. 資料集

本章では、文献の調査によって得られた研究の遂行に必要な理論と文献の問題点等の検討結果についてまとめる。

### 11.1 FET モデルの概要とその適用範囲

デバイスの電流電圧特性、電圧容量特性は、(1) 能動層の不純物濃度分布、(2) ソース、ゲート、ドレイン電極、FET の形状・寸法、(3) バイアス電流により能動層の空乏層がどのように変化するかによって決まる。この現象を種々の観点で検討した結果が、これから示す各デバイスモデルである。

ここでは、非線形デバイスモデル研究の出発点として、赤池モデル [21]、JFET モデル [28]、Curtice 2次・3次モデル [30]、Materka モデル [31]、Statz モデル [32] について、概要及びその適用範囲について説明する。

#### 11.1.1 赤池モデル

赤池モデル [21] においては、従来のモデルが (1) 測定値のフィッティングから出発しており、表現式の中の定数の物理的意味がはっきりしない、(2) FET の構造を単純化しており、チャネル部分の構造に対する検討がなされていない等、FET の重要な部分である能動層の設計のために十分でないことを考慮している。赤池モデルは、FET の直流電圧電流特性の特徴的な点に注目し、それを出発点として電流電圧特性の方程式を作り、その各部分が FET の構造と不純物濃度からどのように決まるかという考え方で電流電圧特性を検討している。電流値を決める GaAs での電子のドリフト速度は、電界の低いところでは電界に比例し、電界の高いところでは一定 (飽和速度) と仮定している。図 52 に FET の電流電圧特性の代表例を示し、図 53 に FET の構造モデルを示す。図 52 に示すように、電圧に対する電流の特徴付けは以下ようになる。

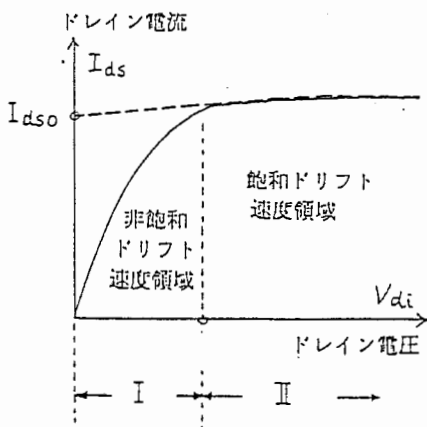


図 52. FET の代表的な電流電圧特性.

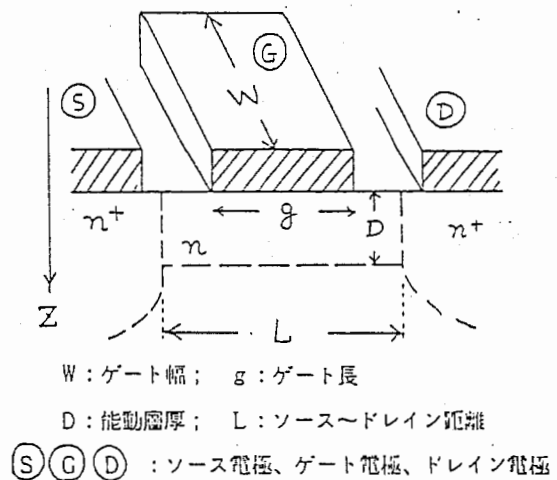


図 53. FET の構造モデル.

1. 非飽和ドリフト速度領域: ドレイン電圧の低いところでは、ドレイン電圧に比例してドレイン電流が増加する。これは、電界の低いところでは、移動度が電界によらず一定であり、従って傾きは移動度(とキャリア濃度)から決まる。ドレイン電圧を増すに連れて電流は飽和の傾向を示す。
2. 飽和ドリフト速度領域: ドレイン電圧を高くしていくと、ドリフト速度は飽和し(飽和速度は GaAs の場合は  $10^5 m/s$  である)、ドレイン電圧を増しても微小に変化するだけであり、概して一定である。この領域では、ゲート電圧とドレイン電圧に対する傾きが少し異なる。特にゲート電圧が高く、ピンチオフ電圧に近いところでは、能動層の深部の不純物濃度によって種々の傾向を持つ曲線になる。

以上の考え方に従って検討された赤池モデルの直流電流電圧特性は、

$$\begin{aligned} I_{dr} &= I_{dso}[1 + f(V_{gs}, V_{ds})][1 - \exp(-K_2 V_{ds})] \\ I_{dso} &= I_{dsoo}/R_c(V_{gs}, V_{th}) \\ f(V_{gs}, V_{ds}) &= A_0 \exp[-K_1(V_{gs} + V_{bi})]V_{ds}^{K_3} \end{aligned} \quad (32)$$

である。ここで、 $I_{dr}$ : ドレイン電流、 $V_{gs}$ : ゲート電圧、 $V_{ds}$ : ドレイン電圧、 $V_{th}$ : 閾値電圧、 $I_{dso}, I_{dsoo}$ : チャンネルの形状から決まるゼロバイアス時のドレイン電流、 $R_c(V_{gs}, V_{th})$ : チャンネルの形状から決まる値(チャンネルの間口を示す)、 $V_{bi}$ : ビルトイン電圧、 $A_0, K_1, K_2, K_3$ : 定数である。

$R_c$  は、チャンネル形状関数(無次元)と呼び、能動層のチャンネル(能動層内でゲート近傍に生じる空乏層以外の部分で電流の通路となる部分)の広さから決まる量であり、 $V_{gs}, V_{th}$  の関数である。空乏層のない時(即ち  $V_{gs} + V_{bi} = 0$  の時)  $R_c = 0$ 、ピンチオフの時(空乏層が能動層全体をしめ、チャンネルの広さゼロの時、即ち  $V_{gs} = V_{th}$  のとき)  $R_c = \infty$  となる量である。ゲートバイアス電圧による空乏層の形状を楕円(の半分)に近似することにより計算できる。空乏層の形状の定義は、(1) n 層の不純物濃度分布が一様ときはゲートの両端を焦点とする共焦楕円に近似する、(2) 空乏層の広がりを示す n 値(電圧のべき乗)は、1次元の計算で近似する、(3) n 層の不純物濃度の分布によって実際は楕円からずれるが、その変形は m という値で代表させる。(4) リーク電流も考慮する、というものである。最終結果を示すと、

$$\begin{aligned} R_c &= 1 - 2\xi \sqrt{r_0^2 + \frac{1}{4}g_0^2} + 2\xi \int_0^{\sqrt{r_0^2 + \frac{1}{4}g_0^2}} \frac{dx}{(1 - pr_0 \sqrt{1 - \frac{x^2}{r_0^2 + \frac{1}{4}g_0^2}})^m} \\ r_0 &= \left(\frac{V_{gs} + V_{bi}}{V_{th} + V_{bi}}\right)^n, g_0 = g/D \end{aligned} \quad (33)$$

ここで、 $g$  は、ゲート長、 $D$  は能動層厚である。

$I_{dsoo}$  は空乏層のないとき( $V_{gs} + V_{bi} = 0$ )のドレイン電流であり、FET の寸法、能動層の不純物濃度分布とキャリアの移動度から決まる。

尚、実際の  $I_{dso}$  の計算においては、 $R_c$  の積分計算は複雑なため、 $V_{gs} - I_{ds}$  のカーブが  $y = ax + 1$  の直線に漸近しているという特徴に注目し、次式のように近似する [22]。(式中において  $y = I_d, x = V_{gs}$  である。)

$$I_{dso} = I_{dsoo} \left(\frac{y - y_1}{y_0 - y_1}\right)^N \quad (34)$$

ここで、 $y_0, y_1$  は、次式の関係満足する。

$$\begin{cases} y_0 = \frac{1 + \sqrt{1 + 4K}}{2} & x = 0 \\ y_1 = \frac{(1 + ax_0) + \sqrt{(1 + ax_0)^2 + 4K}}{2} & x = x_0 = V_{th} \\ K = [y - (ax + 1)]y \\ a = G_{mo}/I_{dsoo} \end{cases} \quad (35)$$

ここで、 $G_{m0} : I_{d_{s00}}$  時のコンダクタンス値である。

また、 $f(V_{gs}, V_{ds})$  は、飽和電流の  $V_{gs}, V_{ds}$  依存性を表す量である。飽和電流が  $V_{gs}, V_{ds}$  によってどのように変わるかは能動層内の不純物濃度とゲート、ドレインの電極形状・寸法、バイアス電圧に依存する。実際の  $n$  層内では、深さ方向に不純物濃度が変化し、これにより生じた空乏層と電界強度が横方向からドレイン電圧の影響で変化する。

次に、赤池モデルの容量電圧特性は、以下のように表す。

$$C_{gs} = \begin{cases} C_{gs0}(1 + V_{gb}/V_{bi})^{-1/2} & [V_{gb} \geq V_{th}] \\ C_{gs0}(1 + V_{th}/V_{bi})^{1/2}(1 + V_{gb}/V_{bi})^{-1} & [V_{gb} \leq V_{th}] \end{cases} \quad (36)$$

$$C_{ds} = C_{ds0}(1 + (V_{gb} - V_{ds})/V_{bi})^{-1/5} \quad (37)$$

また、ゲートの直列抵抗は、

$$R_{sg} = \begin{cases} R_{sg0}[1 - (V_{bi} + V_{gb})/(V_{bi} + V_{th})] & [V_{gb} \geq V_{th}] \\ 0 & [V_{gb} \leq V_{th}] \end{cases} \quad (38)$$

赤池モデルは、従来のモデルと比較して良好な一致を示す。赤池モデルの未検討な点として、(1)  $V_g$  が大 (ピンチオフ状態に近い) の場合、計算値と相違を生じている点、(2) 物理的なパラメータを用いた近似式であるが、フィッティングを必要とする点、(3) ゲート、ソース間ゲート、ドレイン間の順方向電流について述べていない (従来の方法を適用?)、等が残されている。

### 11.1.2 JFET モデル

JFET モデルは、Shichman and Hodges の唱えた Junction(接合形) FET モデルで、SPICE で用いられている。このモデルは、SPICE をマイクロ波非線形解析に用いた初期の頃、他にモデルがないこと、比較的实验値と一致することから、よく用いられた経緯がある。JFET モデル自身は、低周波デジタル分野で使用するため、マイクロ波領域では、浮遊容量、ゲート抵抗、ドレイン・ソース間抵抗の周波数特性等の影響を考慮されていない。従って、外部の線形回路の浮遊成分の記述よりその不足部分を補足していた。また、基本式を変形し、飽和領域の精度を改善した検討結果もある [29]。後述する Curtice モデル、Materka モデル、Statz モデルも JFET モデルを出発点としている。

JFET モデルの直流電流電圧特性は、以下のように表す。

$$I_d = \begin{cases} 0 & [V_{gs} < V_{to}] \text{ (cutoff)} \\ \beta(V_{gs} - V_{to})^2(1 + \lambda V_{ds}) & [0 < (V_{gs} - V_{to}) \leq V_{ds}] \text{ (saturation)} \\ \beta V_{ds}[2(V_{gs} - V_{to}) - V_{ds}](1 + \lambda V_{ds}) & [V_{gs} - V_{to} > V_{ds}] \text{ (linear)} \end{cases} \quad (39)$$

ここで、 $I_d$ : ドレイン電流、 $V_{gs}$ : ゲート電圧、 $V_{ds}$ : ドレイン電圧、 $\beta$ : transconductance parameter [ $\text{Amp}/\text{Volt}^2$ ]、 $V_{to}$ : しきい値電圧、 $\lambda$ : channel length modulation parameter [ $1/\text{Volt}$ ] である。

JFET モデルの容量電圧特性は、以下のように表す。

$$C_{gs} = \begin{cases} C_{gs0}(1 + V_{gs}/\phi_0)^{-1/2} & [V_{gs} < F_c\phi_0] \\ \frac{C_{gs0}}{(1 - F_c)^{1/2}}[1 + \frac{V_{gs} - F_c\phi_0}{2\phi(1 - F_c)}] & [V_{gs} \geq F_c\phi_0] \end{cases} \quad (40)$$

$$C_{gd} = \begin{cases} C_{gd0}(1 + V_{gd}/\phi_0)^{-1/2} & [V_{gd} < F_c\phi_0] \\ \frac{C_{gd0}}{(1 - F_c)^{1/2}}[1 + \frac{V_{gd} - F_c\phi_0}{2\phi(1 - F_c)}] & [V_{gd} \geq F_c\phi_0] \end{cases} \quad (41)$$

ここで、 $C_{gs0}$ : 0 バイアス時のゲート・ソース間接合容量、 $C_{gd0}$ : 0 バイアス時のゲート・ドレイン間接合容量、 $F_c$ : 順方向バイアス空乏層容量の係数、 $\phi_0$ : ゲート接合ポテンシャル、 $q$ : 電荷、 $k$ : ボルツマン定数、 $T$ : 温度である。

ゲート・ドレイン間、ゲート・ソース間の接合電流は、理想ダイオードを用いている。



$$\begin{aligned}
I_{gs} &= I_s \left( \exp\left(\frac{qV_{gs}}{kT}\right) - 1 \right) \\
I_{gd} &= I_s \left( \exp\left(\frac{qV_{gd}}{kT}\right) - 1 \right)
\end{aligned}
\tag{42}$$

ここで、 $I_s$  は、ゲート接合リーク電流である。

なお、本プログラムでは、他のモデルとの整合性を図り、シミュレータ上においてもサブサーキットとして  $R_g$  の抵抗を考慮しているため、 $R_g$  を含んでいる。

### 11.1.3 Curtice モデル

Curtice モデルは、2つの直流電流電圧モデルがある。1つは、2次モデル (Quadratic model) と呼ばれ、JFET モデルを拡張したものである。また、もう1つは3次モデル (Cubic model) と呼ばれ、 $V_{gs}-I_d$  曲線のよりよい一致を図るために3次モデルを提案している。また、ショットキー接合電流についても考慮されており、従来のダイオードモデルの他に、等価な順方向抵抗を用いたモデルも用意されている。高周波領域の適用ができるように  $R_{in}$ ,  $R_{ds}$  等のパラメータも加えている。

しかし、パラメータが多く複雑であるため、使い難い、パラメータ設定が TECAP 等の設定プログラムを用いないと困難であるが、良好なフィッティング結果が得られない、測定値との一致が JFET と比較しても特に良好でない、3次モデルにおいては  $V_{gs}$  大の領域で電流が生じシミュレーションに適していない (適用領域が明確でない)、MicrowaveSPICE で発散する、等の問題があり我々は現在使っていない。

Curtice モデルの直流電流電圧特性は、以下のように示す。

#### 2次モデル

$$\begin{aligned}
I_d &= 0 & [V_{gs} < V_{TO}] \text{ (cutoff)} \\
I_d &= \beta_1 (V_{gs} - V_{TO})^2 (1 + \lambda V_{ds}) \tanh(\alpha V_{ds}) & [0 < (V_{gs} - V_{TO}) \leq V_{ds}]
\end{aligned}
\tag{43}$$

ここで、 $I_d$  : ドレイン電流、 $V_{gs}$  : ゲート電圧、 $V_{ds}$  : ドレイン電圧、 $\beta_1$  : transconductance parameter [ $\text{Amp}/\text{Volt}^2$ ]、 $V_{TO}$  : しきい値電圧、 $\alpha$  : 係数 [ $1/\text{Volt}$ ]、 $\lambda$  : channel length modulation parameter [ $1/\text{Volt}$ ] である。ここで、 $\tanh(\alpha V_{ds})$  は、飽和領域の  $V_{ds}$  のフィッティングパラメータである。

#### 3次モデル

$$I_d = (A_0 + A_1 V_1 + A_2 V_1^2 + A_3 V_1^3) \tanh(\gamma V_{ds}) \quad [V_{ds} \geq 0]
\tag{44}$$

ここで、 $V_1 = V_{gs} [1 + \beta_2 (V_{ds0} - V_{ds})]$  で、 $\beta_2$  : ピンチオフの係数 [ $\text{Amp}/\text{Volt}$ ]、 $V_{ds0} : A_0, \dots, A_3$  を設定したときの電圧、 $\gamma$  :  $\tanh$  係数 [ $1/\text{Volt}$ ] である。

Curtice モデルの容量電圧特性は、以下のように表す。

$$C_{gs} = \begin{cases} C_{gs0} (1 + V_{gs}/V_{BI})^{-1/2} & [V_{gs} < F_c V_{BI}] \\ \frac{C_{gs0}}{(1 - F_c)^{1/2}} \left[ 1 + \frac{V_{gs} - F_c V_{BI}}{2V_{BI}(1 - F_c)} \right] & [V_{gs} \geq F_c V_{BI}] \end{cases}
\tag{45}$$

$$C_{gd} = \begin{cases} C_{gd0} (1 + V_{gd}/V_{BI})^{-1/2} & [V_{gd} < F_c V_{BI}] \\ \frac{C_{gd0}}{(1 - F_c)^{1/2}} \left[ 1 + \frac{V_{gd} - F_c V_{BI}}{2V_{BI}(1 - F_c)} \right] & [V_{gd} \geq F_c V_{BI}] \end{cases}
\tag{46}$$

ここで、 $C_{gs0}$  : 0V バイアス時のゲート-ソース間接合容量、 $C_{gd0}$  : 0V バイアス時のゲート-ドレイン間接合容量、 $F_c$  : 順方向バイアス空乏層容量の係数、 $V_{BI}$  : ビルトイン電圧である。

ゲート-ドレイン間、ゲート-ソース間の接合電流は、ダイオードモデル及びスイッチされた電流源モデルを用いている。モデル中の CDIODE=1 のとき、ダイオードモデルである。

$$I_{gs} = \begin{cases} I_s(\exp(\frac{V_{gs}}{X_n * V_T}) - 1) + g_{min} V_{gs} & [V_{gs} \geq -5 * X_n V_T] \\ -I_s + g_{min} V_{gs} & [-V_{BR} + 50 * V_T < V_{gs} < -5 * X_n V_T] \\ -I_s(1 + \exp(-\frac{V_{BR} + V_{gs}}{V_T})) + g_{min} V_{gs} & [V_{gs} \leq -V_{BR} + 50 * V_T] \end{cases} \quad (47)$$

ここで、 $I_s$  は、ゲート接合リーク電流、 $V_T = kT/q$  である。CDIODE=0 の場合は、

$$I_{gs} = \begin{cases} \frac{V_{gs} - V_{BI}}{R_F} + g_{min} V_{gs} & [V_{gs} > V_{BI}] \\ g_{min} V_{gs} & [V_{gs} \geq V_{BI}] \end{cases} \quad (48)$$

$$I_{gd} = \begin{cases} \frac{V_{gd} - V_B}{R_1} + g_{min} V_{gd} & [V_{gd} > V_{BI}] \\ g_{min} V_{gd} & [V_{gs} \geq V_{BI}] \end{cases} \quad (49)$$

である。ここで、 $V_{BI}$ : ビルトイン電圧、 $R_F$ : 順方向バイアス等価抵抗、 $V_B = B_{BR} + R_2 * I_{ds}$  で、 $V_{BR}$ : ゲート-ドレイン間逆方向ブレークダウン電圧である。

$R_{in}$ ,  $R_{ds}$  は、小信号 AC 用のパラメータである。 $R_{in}$  は、周波数の上昇に伴い、 $C_{gs}$  が短絡状態になり、 $R_{in}$  を通じてソースに電流が流れることから、次式で定義する。

$$I_s = I_{gs} + I_{ds} + \frac{V_{cs}}{R_{in}} \quad (50)$$

ここで、 $V_{cs}$  は、 $R_{in}$  両端の電圧である。また、 $R_{ds}$  は、ドレイン・ソースコンダクタンスの増加を表す。

$$\frac{\partial I_{ds}}{\partial V_{ds}}(a.c.) = \frac{\partial I_{ds}}{\partial V_{ds}}(d.c.) + \frac{1}{R_{ds}} \quad (51)$$

Curtice モデルでは、ゲート、ドレイン、ソースのインダクタンスについても考慮しているが、このプログラムでは導入していない。

#### 11.1.4 Materka モデル

Materka モデルは、Curtice2 次モデルとほとんど同じ時期に発表された。非線形回路解析プログラムにおいて、Curtice モデルと比較し、より一致するという点でよく用いられていた。

Materka モデルの直流電流電圧特性は、以下のように表す。

$$I_d = I_{dss}(1 - \frac{V_{gs}}{V_P})^{0.5} \tanh(\frac{\alpha V_{ds}}{V_{gs} - V_P}) \quad (52)$$

$$V_P = V_{P0} + \gamma V_{ds}$$

ここで、 $I_{dss}$ ,  $V_{P0}$ ,  $\alpha$ ,  $\gamma$  は、パラメータである。

Materka モデルの容量電圧特性は、以下のようになる。

$$C_{gs} = C_{gs0}(1 - V_{gs}/V_{bi})^{-1/2} \quad [V_{gs} < 0.8 V_{bi}] \quad (53)$$

ここで、 $C_{gs0}$ : 0 バイアス時のゲート・ソース間接合容量である。 $V_{gs} \geq 0.8 V_{bi}$  の時、 $dC_{gs}/dV_{gs}$  に比例する。

ゲート-ソース間およびゲート-ドレイン間の接合電流  $I_f$ ,  $I_r$  は、理想ダイオードを用いている。

$$I_f = I_s[\exp(\alpha_s V_{gs}) - 1]$$

$$I_r = I_{sr}[\exp(\alpha_{sr} V_{dg}) - 1] \quad (54)$$

ここで、 $I_s$ ,  $I_{sr}$ ,  $\alpha_s$ ,  $\alpha_{sr}$  は、パラメータである。

### 11.1.5 Statz モデル

Statz モデルは、Raytheon モデルとも呼ばれ、JFET モデル、Curtice モデルでのドレイン電流が、 $V_{gs}$  に関わらず同じ  $V_{ds}$  で、飽和する点に注目し、検討している。

Statz モデルの直流電流電圧特性は、以下のように表す。

$$I_d = \begin{cases} \left( \frac{\beta(V_{gs} - V_T)^2}{1 + b(V_{gs} - V_T)} \right) \left[ 1 - \left( 1 - \frac{\alpha V_{ds}}{3} \right)^3 \right] (1 + \lambda V_{ds}) & [0 < V_{ds} < 3/\alpha] \\ \left( \frac{\beta(V_{gs} - V_T)^2}{1 + b(V_{gs} - V_T)} \right) (1 + \lambda V_{ds}) & [V_{ds} \geq 3/\alpha] \end{cases} \quad (55)$$

ここで、 $\beta$  : transconductance parameter [ $Amp/Volt^2$ ]、 $V_T$  : しきい値電圧、 $b$  : パラメータ [ $V^{-1}$ ]、 $\alpha$  : Hyperbolic tangent function parameter [ $V^{-1}$ ]、 $\lambda$  : channel length modulation parameter [ $1/Volt$ ] である。

Statz モデルの容量電圧特性は、Curtice モデルのダイオードモデルと同じである。

### 11.1.6 非線形モデルのまとめ

表 11に、model parameter の一覧を示す。

表 11. モデルパラメータ一覧.

model	赤池	JFET	Curtice2	Curtice3	Materka	Statz
1	Rg	Rg	Rg	Rg	Rg	Rg
2	Rd	Rd	Rd	Rd	Rd	Rd
3	Rs	Rs	Rs	Rs	Rs	Rs
4	Idsoo	BETA	ALPHA	A0	Idss	BETA
5	Ao	LAMBDA	BETA1	A1	Vp0	ALPHA
6	K1	CGD0	LAMBDA	A2	alpha	LAMBDA
7	K2	CGS0	CGD0	A3	gamma	B
8	K3	FC	CGS0	BETA2	Is	CGD0
9	Vbi	IS	FC	GAMMA	Isr	CGS0
10	Gam1	PB	IS	CGD0	als	FC
11	Gam2	VTO	Vbi	CGS0	alsr	IS
12	Gmo		VTO	FC	CGD0	Vbi
13	Vth		Xn	IS	CGS0	VTO
14	Kf		R1	Vbi		Xn
15	Nf		R2	VTO		R1
16	Rsgo		RF	Xn		R2
17	Cgso		diode	R1		RF
18	Cdso		Rin	R2		diode
19			VBR	RF		Rin
20				diode		VBR
21				Rin		
22				VBR		
23				Vdso		

## 11.2 デバイスシミュレータの基礎理論

この章では、デバイスシミュレータの基礎理論について一般的に解説する。なお、半導体デバイス理論とシミュレーション技術の資料とする。

### 11.2.1 有限差分法

有限差分法では、半導体基本方程式の微分形式を離散化したものであり、 $f(x + \Delta x)$  と  $f(x - \Delta x)$  をテイラー展開して得られる。但し、 $f(x)$  は微分が連続な一価関数である。第1次の近似式は、テイラー展開の微分の2次項以上の項を省略して得られた前進または後退差分方程式である。第2次の近似式は1次と2次の微分方程式を含むテイラー展開を加算することによって得られる。これが、中央差分近似で、第1次近似より  $\Delta x$  オーダーだけ精度が高い。格子点の間隔が不均一の場合、一般性を持たせるために、隣接格子点間距離を次のような記号で表す。

$$\begin{aligned} a_i &= \Delta x = x_{i+1} - x_i \quad i = 0, 1, 2 \dots n \\ b_j &= \Delta y = y_{j+1} - y_j \quad j = 0, 1, 2 \dots m \end{aligned} \quad (56)$$

2次元の有限差分法では便宜的に次のような記号を使う。

$$\begin{aligned} f(x, y) &= f_{i,j} \quad i = 0, 1, 2 \dots n \quad j = 0, 1, 2 \dots m \\ f(x + \Delta x, y) &= f_{i+1,j} \\ f(x + \frac{1}{2}\Delta x, y) &= f_{i+1/2,j} \end{aligned} \quad (57)$$

$i$  と  $j$  は直交座標系上の位置を表す添字である。 $\Delta x$  と  $\Delta y$  は上に述べた変数である。図 54 に格子点とその中点を表す記号を示す。このメッシュは、中央の点と隣接する4つの点からなる「5点セル」を構成している。図 55 に示すように、不均一な差分メッシュをとることにより、物理量の微分値の大小に合わせて精度を取ることができる。

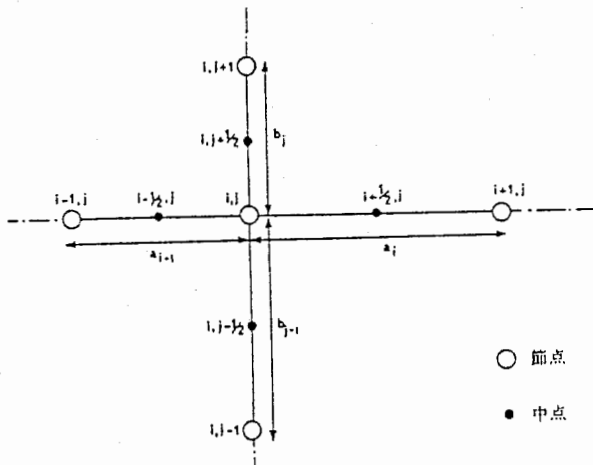


図 54. 差分方程式の座標系 (格子点) .

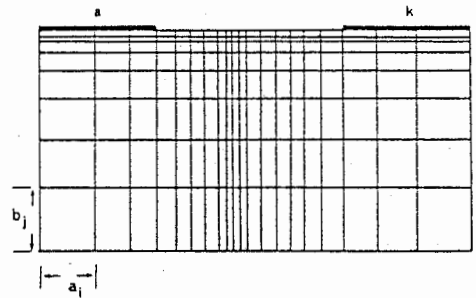


図 55. 不均一な差分メッシュ .

$$\begin{aligned} f(x, y) &= f_{i,j} \quad i = 0, 1, 2 \dots n \quad j = 0, 1, 2 \dots m \\ f(x + \Delta x, y) &= f_{i+1,j} \\ f(x + \frac{1}{2}\Delta x, y) &= f_{i+1/2,j} \end{aligned} \quad (58)$$

### 11.2.2 ポアソンの方程式

ポアソンの方程式を次式で示す。

$$-\nabla^2 \psi = \frac{q}{\epsilon} (N_D - n + p - N_A) \quad (59)$$

ここで、 $\phi$  は静電ポテンシャル (電位)、 $q$  は電荷、 $\epsilon$  は誘電率、 $N_D$  はドナー濃度、 $N_A$  はアクセプタ濃度、 $n$  は電子濃度、 $p$  は正孔濃度である。図 54に示す座標系において、その差分表現式は次式となる。

$$\frac{\psi_{i+1,j} - \psi_{i,j}}{a_i} - \frac{\psi_{i,j} - \psi_{i-1,j}}{a_{i-1}} + \frac{\psi_{i,j+1} - \psi_{i,j}}{b_j} - \frac{\psi_{i,j} - \psi_{i,j-1}}{b_{j-1}} = -\frac{q}{\epsilon_0 \epsilon_r} (N_{D,i,j} - n_{i,j} + p_{i,j} - N_{A,i,j}) \quad (60)$$

並び換えると、次式を得る。

$$\begin{aligned} & \psi_{i,j} \cdot \frac{1}{(a_i + a_{i-1}) \frac{a_i + a_{i-1}}{2} + (b_j + b_{j-1}) \frac{b_j + b_{j-1}}{2}} \\ & - \psi_{i+1,j} \cdot \frac{1}{a_i \frac{a_i + a_{i-1}}{2}} - \psi_{i-1,j} \cdot \frac{1}{a_{i-1} \frac{a_i + a_{i-1}}{2}} \\ & - \psi_{i,j+1} \cdot \frac{1}{b_j \frac{b_j + b_{j-1}}{2}} - \psi_{i,j-1} \cdot \frac{1}{b_{j-1} \frac{b_j + b_{j-1}}{2}} \\ & = -\frac{q}{\epsilon_0 \epsilon_r} (N_{D,i,j} - n_{i,j} + p_{i,j} - N_{A,i,j}) \end{aligned} \quad (61)$$

従って、 $i, j$  の順序に並べると、 $[A][\psi] = [B]$  のマトリックス表示となり、行列  $[A]$  は、係数マトリックスで 5 重対角になっている。このとき、離散化式における誤差は、 $(\Delta x^2, \Delta y^2)$  程度である。行列解法が適用出来る。本プログラムでは、反復解法の 1 つである ICCG 法 (Incomplete Coleski & Conjugate Gradient Method)[40] を用いた。SLOR (Successive Line Over Relaxation) 法、Conjugate Gradient 法に比べ、収束速度、精度が良好であり、対称行列解法としては最も強力である。詳細は、行列解法で述べる。

### 11.2.3 電流連続の式

電流連続の式とこの式に関係する式は、次式で表される。

$$\begin{aligned} \frac{\partial n}{\partial t} &= \frac{1}{q} \nabla \cdot \mathbf{J}_n + G - R \\ \frac{\partial p}{\partial t} &= \frac{1}{q} \nabla \cdot \mathbf{J}_p + G - R \\ \mathbf{J}_n &= -q \mu_n n \nabla \phi_n \\ \mathbf{J}_p &= -q \mu_p p \nabla \phi_p \\ \mathbf{J} &= \mathbf{J}_n + \mathbf{J}_p - \epsilon_s \frac{\partial}{\partial t} \nabla \psi \end{aligned} \quad (62)$$

ここで、 $\mathbf{J}_n$  は電子電流密度、 $\mathbf{J}_p$  は正孔電流密度、 $\mathbf{J}$  は全電流密度、 $G$  はキャリア生成率、 $R$  はキャリア再結合の割合、 $\mu_n, \mu_p$  は電子と正孔の移動度、 $\phi_n, \phi_p$  は電子と正孔の接フェルミポテンシャルである。

上式中の電流密度の式は、接フェルミポテンシャル  $\phi_n, \phi_p$  は、電子密度  $n, p$  と次式

$$\begin{aligned} n &= n_{ie} \exp\left[\frac{q}{kT} (\psi - \phi_n)\right] \\ p &= n_{ie} \exp\left[\frac{q}{kT} (\phi_p - \psi)\right] \end{aligned} \quad (63)$$

で関係づけられる。従って、電流密度は、

$$\begin{aligned} J_n &= -q\mu_n n \nabla \phi + qD_n \nabla n - kT\mu_n \frac{1}{n_{ie}} \nabla n_{ie} \\ J_p &= -q\mu_p p \nabla \phi - qD_p \nabla p - kT\mu_p \frac{1}{n_{ie}} \nabla n_{ie} \end{aligned} \quad (64)$$

にも表される。第1項はドリフト電流成分、第2項は拡散電流成分、第3項は禁制帯幅縮小効果 (band gap narrowing effect) によって生じる電流成分である。拡散係数と移動度の間にアインシュタインの関係式、

$$D_n = \frac{kT}{q} \mu_n \quad D_p = \frac{kT}{q} \mu_p \quad (65)$$

が成り立つと仮定している。アインシュタインの関係式は、熱平衡状態において成り立つものであるが、デバイス解析では、高電界の非平衡状態においてもこの関係式を仮定していることが多い。

電流連続の式は、時間項と非線形な速度、電界項を含むので、複雑で解きにくい。離散化する方法は、大きく分けて2つあり、1つは連続の式から電流密度  $J_x, J_y$  を消去して離散化する方法で、もう1つは格子点の電流密度を陽に含む方法である。前者の場合、デバイスの電気的特性がキャリア濃度の急峻な変化によってほとんど影響されない電子遷移型の素子や拡散係数の小さな半導体材料 (シリコン) 上に作成した素子について使える。  $E = -\nabla \phi$  の関係を用いて電流密度の式を書き直すと、

$$\begin{aligned} J_n &= qn\mu_n E + qD_n \nabla n \\ J_p &= qp\mu_p E - qD_p \nabla p \end{aligned} \quad (66)$$

この電流密度を用いて書き直すと、電流連続の式は次式の様になる。

$$\frac{\partial n}{\partial t} = n \nabla (\mu E) + \mu E \cdot \nabla n + D \nabla^2 n + \nabla n \cdot \nabla D \quad (67)$$

この方法は、後者と比べ計算時間が少ないが、キャリア密度の高い  $> 10^{23} \text{ m}^{-3} (10^{17} \text{ cm}^{-3})$  デバイスや拡散係数の大きい半導体材料 (GaAs, InP) では、空乏層の近くで高次の微分項を省略したことによる誤差が顕著になる。最も便利な方法は、各格子点での電流密度を使って有限差分する方法で、中央差分展開を用いた場合には、

$$\frac{\partial n}{\partial t} = \frac{1}{q} \nabla \cdot \mathbf{J} = \frac{1}{q} \left[ \frac{J_{x_{i+1/2,j}} - J_{x_{i-1/2,j}}}{\frac{a_i + a_{i-1}}{2}} + \frac{J_{y_{i,j+1/2}} - J_{y_{i,j-1/2}}}{\frac{b_i + b_{i-1}}{2}} \right] + O(a^2, b^2, \Delta t) \quad (68)$$

となる。この表式中の電子電流密度は、離散化した物理パラメータの値を差分展開した電流密度の式に代入して得られる。

$$\begin{aligned} J_{x_{i+1/2,j}} &= qn_{i+1/2,j} \mu_{i+1/2,j} E_{x_{i+1/2,j}} + qD_{i+1/2,j} \frac{n_{i+1,j} - n_{i,j}}{a_i} \\ J_{x_{i-1/2,j}} &= qn_{i-1/2,j} \mu_{i-1/2,j} E_{x_{i-1/2,j}} + qD_{i-1/2,j} \frac{n_{i,j} - n_{i-1,j}}{a_{i-1}} \\ J_{y_{i,j+1/2}} &= qn_{i,j+1/2} \mu_{i,j+1/2} E_{y_{i,j+1/2}} + qD_{i,j+1/2} \frac{n_{i,j+1} - n_{i,j}}{b_i} \\ J_{y_{i,j-1/2}} &= qn_{i,j-1/2} \mu_{i,j-1/2} E_{y_{i,j-1/2}} + qD_{i,j-1/2} \frac{n_{i,j} - n_{i,j-1}}{b_{i-1}} \end{aligned} \quad (69)$$

格子の midpoint での各種パラメータ ( $n, \mu, E, D$  等) の値は midpoint の両側にある格子点上のパラメータ値を線形補間して得られる。

$$f_{i+1/2,j} = \frac{f_{i+1,j} + f_{i,j}}{2} \quad f_{i,j+1/2} = \frac{f_{i,j+1} + f_{i,j}}{2} \quad (70)$$

電界  $E$  等は次のように表される。

図 56. 風上差分法の原理.

$$E_{i+1/2,j} = -\frac{\partial \psi}{\partial x} \Big|_{i+1/2,j} = \frac{\psi_{i+1,j} - \psi_{i,j}}{a_i} + O(a_i^2) \quad (71)$$

次に、時間軸に関する離散化は陽解法、Crank-Nicolson 法、陰解法を用いて行われる。陽解法は、時間微分の項を現在の時刻より一つ前の時刻の解  $n'$  を用いて計算される。

$$\frac{\partial n}{\partial t} = \frac{n_{i,j}^{k+1} - n_{i,j}^k}{\Delta t} = \frac{1}{q} \nabla \cdot \mathbf{J}_{i,j}(n_k, \mu_k, E_k) \quad (72)$$

従って、未知数は現在の時刻の  $n_{i,j}$  の値だけで、単なる代入計算のみで次の時刻の値が求まる。しかし、 $n$  の時間微分の値を過去の値のみで計算することは、 $\Delta t$  の間の  $n$  の分布が一つ時刻前の分布とほぼ等しいと仮定したことになる。実際の  $n$  の値は、 $\Delta t$  の間でも変化する。従って、陽解法は、 $\Delta t$  の間の系の様子が一つ前の時刻とほぼ等しいとみなせる程度に  $\Delta t$  が小さい場合に適用できる離散式である。 $\Delta t$  を見積ると、 $\Delta t$  のオーダーは数 fsec ( $10^{-15}$  sec) になってしまい、実用上 nsec オーダーの解析には  $10^6$  もの時間ステップが必要となる。またよく利用される陰解法の Crank-Nicolson 法は次式となる。

$$\frac{\partial n}{\partial t} = \frac{n_{i,j}^{k+1} - n_{i,j}^k}{\Delta t} = \frac{1}{2q} [\nabla \cdot \mathbf{J}_{i,j}(n_{k+1}, \mu_k, E_k) + \nabla \cdot \mathbf{J}_{i,j}(n_k, \mu_k, E_k)] \quad (73)$$

従って、陽解法よりも精度が高くしかも収束性がよく、電流連続の式に対する方法としてよく用いられている。厳密な陰解法は次式で表される。陰解法は  $\Delta t$  のいかなる値に対しても安定性が保証されている。

$$\frac{\partial n}{\partial t} = \frac{n_{i,j}^{k+1} - n_{i,j}^k}{\Delta t} = \frac{1}{q} \nabla \cdot \mathbf{J}_{i,j}(n_{k+1}, \mu_{k+1}, E_{k+1}) \quad (74)$$

以上述べた線形化は、よく用いられているが、高電界領域で誤差が大きくなる。特に高濃度に不純物をドーピングしたデバイスではその傾向が顕著になる。格子点間の電位が  $2kT/q$  ( 常温で  $52mV$  ) を越えてはならないことを意味している。このような状況を避けるために、メッシュ間で補間を非線形的に行うとよい。一つの方法が、風上差分の方法である。従来の差分が電流連続の式の離散化の中で格子点間の中間でのドリフト項の大きさが格子点間の平均値で表したことに起因している。図 3 に示すように、流れが十分強い場合には格子点の中間での流速  $v$  と  $n$  との積  $v \cdot n$  は、両端の平均でなく、むしろ上流点での値にほぼ等しい。そこで、

$$\begin{aligned} (v \cdot n)_n &= v_N n_N \quad V > 0 \text{ の場合} \\ &= v_P n_P \quad V < 0 \text{ の場合} \end{aligned} \quad (75)$$

として上式のドリフト項  $\int \text{div}(v \cdot n) dV$  の積分には、常に風上の値を用いればよい。このような離散化を風上差分(または上流)と呼ぶ。図 56 に示す風上差分では、単純な離散化の場合とは逆に、拡散が支配的な場所では拡散方程式が与えられる(2 次の精度を持つ)値からずれるため、精度が低下する。電流連続の式の理想的な

離散化は、格子点間の電子濃度の分布を拡散項とドリフト項の大小に応じて適切な形に設定し、これを基に格子点間で離散化する方法である。

この方法は Scharfetter-Gummel の差分スキームといわれており、熱流体のシミュレーションで指数法と呼ばれるものに対応する。単純な離散化では、電流密度が格子点の物理量のみで表せなかったことが原因である。そこで、ドリフト項と拡散項のおおのの離散化項の和を求めるのではなく、電子濃度  $n$  の解析解 (= 厳密解: 初期値、境界条件は格子点上での値を定める) を求め、これを基に格子点間の電流密度  $J_n$  を求めることを考える。簡単のために生成消滅項を無視した 1 次元問題を考える。電流の式 (66) は、次の様になる。ただし、 $v = q\mu \cdot E$  である。

$$\nabla \cdot \mathbf{J} = \frac{d(v \cdot n)}{dx} + D \cdot \frac{d^2 n}{dx^2} = 0 \quad (76)$$

$x$  について 1 回積分すると、

$$v \cdot n + D \cdot \frac{dn}{dx} = \text{const.} = J_n \quad (77)$$

ここで、 $J_n$  は  $x = 0, \Delta x$  間での電流密度 (一定値) である。上式を境界条件は  $x = 0$  で  $n = n_0$ 、 $x = \Delta x$  で  $n = n_1$  で解くと、電子濃度は次式で与えられる。

$$n = n_0 + \frac{\exp(-P \cdot x/\Delta x) - 1}{\exp(-P) - 1} \cdot (n_1 - n_0) \quad (78)$$

ここで、 $P = v \cdot \Delta x / D$  はセルベクレ数 (ドリフトと拡散の強さの比) である。電流密度は、

$$J_{1/2} = v_{1/2} \cdot \frac{\exp(-v_{1/2} \cdot \Delta x / D_{1/2}) \cdot n_0 - n_1}{\exp(-v_{1/2} \cdot \Delta x / D_{1/2}) - 1} \cdot (n_1 - n_0) \quad (79)$$

これを電子電流の形に書き直すと  $v = \mu \cdot E = \mu(\phi_1 - \phi_0) / \Delta x$ ,  $P = \mu(\phi_1 - \phi_0) / D = q/kT \cdot (\phi_1 - \phi_0) = (\phi_1 - \phi_0) / V_T$  だから、

$$J_{1/2} = \mu_{1/2} \frac{(\phi_1 - \phi_0)}{\Delta x} \cdot \frac{n_0 \exp((\phi_1 - \phi_0) / V_T) - n_1}{\exp((\phi_1 - \phi_0) / V_T) - 1} \quad (80)$$

この時、格子点間においては  $J_n, J_p, \mu_n, \mu_p$  及び  $E$  は一定と仮定している。 $B(x) = x / (\exp(x) - 1)$ ,  $x = (\phi_1 - \phi_0) / V_T$  で示すベルヌーイの関数で正規化すると、電流密度は次の式で表される。

$$\begin{aligned} J_{x_{i+1/2,j}} &= -\frac{qD_{i+1/2,j}}{a_i} \{n_{i+1,j} B[\frac{q}{kT}(\phi_{i+1,j} - \phi_{i,j})] - n_{i,j} B[\frac{q}{kT}(\phi_{i,j} - \phi_{i+1,j})]\} \\ J_{x_{i-1/2,j}} &= -\frac{qD_{i-1/2,j}}{a_{i-1}} \{n_{i,j} B[\frac{q}{kT}(\phi_{i,j} - \phi_{i-1,j})] - n_{i-1,j} B[\frac{q}{kT}(\phi_{i-1,j} - \phi_{i,j})]\} \\ J_{y_{i,j+1/2}} &= -\frac{qD_{i,j+1/2}}{b_j} \{n_{i,j+1} B[\frac{q}{kT}(\phi_{i,j+1} - \phi_{i,j})] - n_{i,j} B[\frac{q}{kT}(\phi_{i,j} - \phi_{i,j+1})]\} \\ J_{y_{i,j-1/2}} &= -\frac{qD_{i,j-1/2}}{b_{j-1}} \{n_{i,j} B[\frac{q}{kT}(\phi_{i,j} - \phi_{i,j-1})] - n_{i,j-1} B[\frac{q}{kT}(\phi_{i,j} - \phi_{i,j-1})]\} \end{aligned} \quad (81)$$

従って、定常状態の Scharfetter-Gummel 法による連続の式は、次の様になる。



$$\begin{aligned}
& n_{i,j-1} D_{i,j-1/2} B \left[ \frac{\psi_{i,j-1} - \psi_{i,j}}{V_T} \right] \frac{a_{i-1} + a_i}{2b_{j-1}} \\
& + n_{i-1,j} D_{i-1/2,j} B \left[ \frac{\psi_{i-1,j} - \psi_{i,j}}{V_T} \right] \frac{b_{j-1} + b_j}{2a_{i-1}} \\
& - n_{i,j} \left\{ D_{i,j-1/2} B \left[ \frac{\psi_{i,j} - \psi_{i,j-1}}{V_T} \right] \frac{a_{i-1} + a_i}{2b_{j-1}} \right. \\
& \quad \left. + D_{i+1/2,j} B \left[ \frac{\psi_{i,j} - \psi_{i+1,j}}{V_T} \right] \frac{b_{j-1} + b_j}{2a_i} \right. \\
& + n_{i+1,j} D_{i+1/2,j} B \left[ \frac{\psi_{i+1,j} - \psi_{i,j}}{V_T} \right] \frac{b_{j-1} + b_j}{2a_i} \\
& + n_{i,j+1} D_{i,j+1/2} B \left[ \frac{\psi_{i,j+1} - \psi_{i,j}}{V_T} \right] \frac{a_{i-1} + a_i}{2b_j} \\
& \left. - G_{i,j} \frac{a_{i-1} + a_i}{2} \frac{b_{i-1} + b_i}{2} = 0 \right. \\
& \quad \left. + D_{i-1/2,j} B \left[ \frac{\psi_{i,j} - \psi_{i-1,j}}{V_T} \right] \frac{b_{j-1} + b_j}{2a_{i-1}} \right. \\
& \quad \left. + D_{i,j+1/2} B \left[ \frac{\psi_{i,j} - \psi_{i,j+1}}{V_T} \right] \frac{a_{i-1} + a_i}{2b_j} \right\} \quad (82)
\end{aligned}$$

ここで、 $V_T$  は、スケールリングされた熱電位で、 $V_T = q/kT$  である。 $G_{i,j}$  は再結合係数である。

また、 $B(x)$  はベルヌーイ関数で、計算機上でオーバーフロー、アンダーフローを起こさないために次のような近似式を用いる。

$$B(x) = \frac{x}{\exp(x) - 1} \begin{cases} x \leq x_1 & -x \\ x_1 < x < x_2 & \frac{x}{\exp(x) - 1} \\ x_2 \leq x \leq x_3 & 1 - \frac{x}{2} \\ x_3 < x < x_4 & \frac{x \exp(-x)}{1 - \exp(-x)} \\ x_4 \leq x < x_5 & x \exp(-x) \\ x_5 \leq x & 0 \end{cases} \quad (83)$$

ここで、シミュレータに用いた値は、 $x_1 = -15$ ,  $x_2 = -0.01$ ,  $x_3 = 0.01$ ,  $x_4 = +15$ ,  $x_5 = +25$  である。

過渡状態の Scharfetter-Gummel 法による連続の式は、次の様になる。

$$\begin{aligned}
& n_{i,j-1,k+1} D_{i,j-1/2,k} B \left[ \frac{\psi_{i,j-1,k+1} - \psi_{i,j,k+1}}{V_T} \right] \frac{a_{i-1} + a_i}{2b_{j-1}} \\
& + n_{i-1,j,k+1} D_{i-1/2,j,k} B \left[ \frac{\psi_{i-1,j,k+1} - \psi_{i,j,k+1}}{V_T} \right] \frac{b_{j-1} + b_j}{2a_{i-1}} \\
& - n_{i,j,k+1} \left\{ D_{i,j-1/2,k} B \left[ \frac{\psi_{i,j,k+1} - \psi_{i,j-1,k+1}}{V_T} \right] \frac{a_{i-1} + a_i}{2b_{j-1}} \right. \\
& \quad \left. + D_{i-1/2,j,k} B \left[ \frac{\psi_{i,j,k+1} - \psi_{i-1,j,k+1}}{V_T} \right] \frac{b_{j-1} + b_j}{2a_{i-1}} \right. \\
& \quad \left. + D_{i+1/2,j,k} B \left[ \frac{\psi_{i,j,k+1} - \psi_{i+1,j,k+1}}{V_T} \right] \frac{b_{j-1} + b_j}{2a_i} \right. \\
& \quad \left. + D_{i,j+1/2,k} B \left[ \frac{\psi_{i,j,k+1} - \psi_{i,j+1,k+1}}{V_T} \right] \frac{a_{i-1} + a_i}{2b_j} \right. \\
& \quad \left. + \frac{1}{\Delta t} \frac{a_{i-1} + a_i}{2} \frac{b_{i-1} + b_i}{2} \right\} \\
& + n_{i+1,j,k+1} D_{i+1/2,j,k} B \left[ \frac{\psi_{i+1,j,k+1} - \psi_{i,j,k+1}}{V_T} \right] \frac{b_{j-1} + b_j}{2a_i} \\
& + n_{i,j+1,k+1} D_{i,j+1/2,k} B \left[ \frac{\psi_{i,j+1,k+1} - \psi_{i,j,k+1}}{V_T} \right] \frac{a_{i-1} + a_i}{2b_j} \\
& = \left[ G_{i,j,k} - \frac{n_{i,j,k}}{\Delta t} \right] \frac{a_{i-1} + a_i}{2} \frac{b_{i-1} + b_i}{2} \\
& \quad \left. + D_{i-1/2,j,k} B \left[ \frac{\psi_{i,j,k+1} - \psi_{i-1,j,k+1}}{V_T} \right] \frac{b_{j-1} + b_j}{2a_{i-1}} \right. \\
& \quad \left. + D_{i,j+1/2,k} B \left[ \frac{\psi_{i,j,k+1} - \psi_{i,j+1,k+1}}{V_T} \right] \frac{a_{i-1} + a_i}{2b_j} \right\} \quad (84)
\end{aligned}$$

ここで、 $k$  は、時間ステップを表す。

### 11.2.4 その他の関係式

その他の関係式について説明する。電界  $E$  は、便宜的に  $x$  方向と  $y$  方向に分けているので、

$$E_o = \sqrt{E_x^2 + E_y^2} \quad (85)$$

電界要素  $E_x, E_y$  は中心差分形式を使って、次のように表す。

$$E_{x,ij} = \frac{\partial \psi}{\partial x} = \frac{\psi_{i-1,j} - \psi_{i+1,j}}{a_i + a_{i-1}} \quad E_{y,ij} = \frac{\partial \psi}{\partial y} = \frac{\psi_{i,j-1} - \psi_{i,j+1}}{b_i + b_{i+1}} \quad (86)$$

GaAs の谷間遷移による負性微分導電率を考慮した電子のドリフト速度の電界依存性は、次式で近似する。

$$v_o = \frac{\mu E_o + v_s (E_o/E_c)^4}{1 + (E_o/E_c)^4} \quad (87)$$

ここで、GaAs の低電界移動度  $\mu = 5500 \text{ cm}^2/\text{V}\cdot\text{s}$ 、最大ドリフト速度  $v_s = 2 \times 10^7 \text{ cm/s}$  である。また、 $E_c$  は、 $E_o$  が速度のピークとなるときの電界強度で約  $3.764 \text{ kV/cm}$  である。このとき、 $x, y$  方向の速度成分は、それぞれ以下の通りである。

$$v_{x0} = v_o \cdot \frac{E_{x0}}{E_o} \quad v_{y0} = v_o \cdot \frac{E_{y0}}{E_o} \quad (88)$$

拡散係数は、アインシュタインの関係式から

$$D_o = \frac{kT}{q} \cdot \frac{v_o}{E_o} + 1.5 \tau v_o^2 \quad (89)$$

と、仮定する。第2項は、電子の誘電緩和時間による影響で、 $\tau = 0.1 \text{ pS}$  である。

### 11.2.5 境界条件と初期条件

半導体基本式を解くためには、適切な境界条件を設定する必要がある。半導体表面や電極が境界条件となる。表面の電極に加えて電流が流出しない境界領域が同時に存在する場合には混合境界条件となる。境界条件は、大きく分けてディリクレ条件とノイマン条件とに分けられる。

ディリクレ条件は、 $\psi = (\text{一定})$ 、 $N = (\text{一定})$  で、電極等の外部から強制的に境界条件を与えられるものである。また、ノイマン条件は、 $\frac{\partial \psi}{\partial n} = 0$ 、 $\frac{\partial N}{\partial n} = 0$  で、電界及び、キャリア密度の表面の垂直方向成分は零である。

- オーム電極は通常ディリクレ条件で電位とキャリア濃度が電極位置で確定している。この関係は、次式のように表される。

$$\psi_{i,j} = V_{\text{applied}} + (kT/q) \sinh^{-1}(N/2n_{ie}) - RI_c \quad (90)$$

$$n_c = \sqrt{\frac{N^2}{4} + n_{ie}^2} + \frac{N}{2} \quad (91)$$

ここで、 $V_{\text{applied}}$  は外部供給電圧、 $R$  はオーム抵抗、 $I_c$  電極電流の総和、 $k$  はボルツマン定数である。また、 $n_{ie}$  は、有効真性キャリア密度とよばれ、 $n_{ie}^2 = n_i^2 \exp(\Delta E_g/kT)$  である。 $n_i$  は真性キャリア密度である。

- ショットキー電極は、拡散モデル、熱電子放出モデル、熱電子放出・拡散モデル等がありディリクレ条件とノイマン条件を適当に組み合わせてモデル化している。ここでは、電位、キャリア濃度固定のディリクレ条件と自由境界のノイマン条件(この条件でよい?)を用いて設定する。

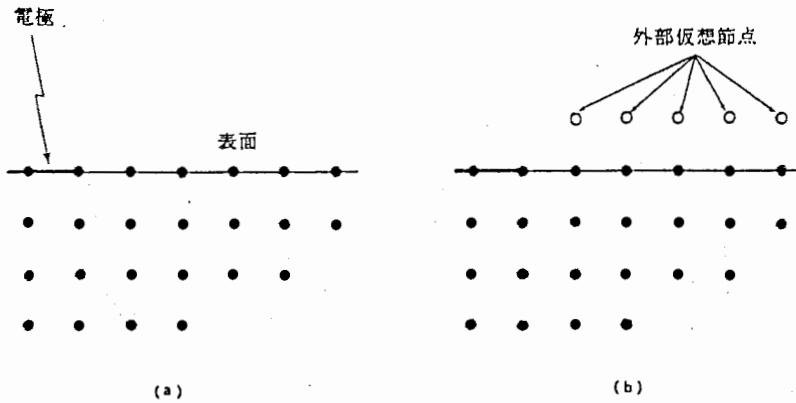


図 57. 差分メッシュの境界条件.

$$\psi_G = V_{\text{applied}} - \psi_{BI} + (kT/q) \ln(N_c/n_{ie}) \quad (92)$$

$$n_g = N_D \exp(-q\psi_{BI}/kT) = n_{ie} \exp(q\psi_0/kT) \quad (93)$$

ここで、 $\psi_{BI}$  はビルトイン電圧、 $N_D$  は伝導帯の有効実効濃度である。

- 自由表面の微分境界(ノイマン)条件の境界条件式として、ニュートンの多項式やスターリンクの多項式がある。スターリンクの多項式は、素子表面の外側に、仮想格子点を設定する。このため場合によっては、電極付近に特異の解が生じることがある。図 57に示すように  $y$  軸に平行な表面 ( $i = 0$ ) でスターリンクの微分近似を用いると次式のようになる。

$$f'_{0,j} = \frac{f_{1,j} - f_{-1,j}}{2\Delta X} + O(\Delta x^2) \quad (94)$$

ここで、仮想点の行は  $i = -1$  にあり、 $y$  軸に平行である。通常界面で零とおくので  $i = 0$  ( $y$  軸に平行) の表面では

$$f_{-1,j} = f_{1,j} \quad (95)$$

となる。この値を用いて各方程式の仮想点を消去する。

ニュートン多項式近似を使えば、この問題はなくなる。図 57に示すように  $y$  軸に平行な表面 ( $i = 0$ ) の微係数は次式のようになる。

$$\frac{df}{dx}|_{0,j} = \frac{-3f_{0,j} + 4f_{2,j} - f_{3,j}}{2\Delta x} + O(\Delta x^2) \quad (96)$$

ここで、微係数零のときには

$$f_{0,j} = \frac{1}{3}(4f_{2,j} - f_{3,j}) \quad (97)$$

となる。この表式は、メッシュの格子点だけを使用しており、スターリンク近似と比べ計算の効率がよい。この境界条件を使うと、係数行列が対角優位行列とならず、反復解法の収束性が保証されなくなるが、最適な緩和因子を経験的に選べば収束するので問題にならない。

- 電極を流れる電流は、次式のように表される。

$$I = \int J \cdot ds = \sum_{k=m}^n J_{k_n} \Delta x_k \quad (98)$$

ここで、 $J_{k_n}$  は  $J_k$  の境界面の垂直成分である。

表 12. シミュレータで使用する基本定数

項目	式中の記号	値 (CGS 単位での値)	単位 (CGS)
電子の電荷	$q$	$1.6021892 \times 10^{-19}$	$C$
真空の比誘電率	$\epsilon_0$	$8.854 \times 10^{-14}$	$F/cm$
ボルツマン定数	$k$	$1.38 \times 10^{-16}$	$V$
GaAs の誘電率	$\epsilon_r$	12.95	
有効真性キャリア濃度	$n_{ie}$	$9 \times 10^6$	$cm^{-3}$
真性キャリア濃度	$n_i$	1?	$cm^{-3}$
伝導帯有効実効濃度	$N_c$	$4.7 \times 10^{17}$	$cm^{-3}$
移動度	$\mu$	5500	$cm^2/V \cdot s$
飽和速度	$v_0$	$8 \times 10^6$	$cm/s$
ピーク速度の最大電界	$E_0$	3.764	$kV/cm$

表 13. 方程式中の単位系の変更に用いる規格化因子.

項目	式中の記号	単位	数値計算用単位系	規格化因子	値 (300K)
長さ	$x, y, z$	$cm$	$\alpha x', \alpha y', \alpha z'$	$\alpha = (\frac{\epsilon_0 \epsilon_r kT}{n_i q^2})^{1/2}$	$34.05 \mu m$
密度	$n, p$	$cm^{-3}$	$n_i \cdot n'$	$n_i$	$1.45 \times 10^{10} cm^{-3}$
時刻	$t$	$sec$	$\tau \cdot t'$	$\tau = \frac{\epsilon_r}{q n_i}$	$448 \mu sec$
移動度	$\mu$	$cm^2/V \cdot s$	$\mu_0 \cdot \mu'$	$\mu_0$	1
電位	$\psi$	$V$	$\theta \cdot \psi'$	$\theta = \frac{kT}{q}$	0.026V
電流密度	$J_n$	$A/cm^2$	$J_0 \cdot j'_n$	$j_0 = \frac{\mu_0 n_i kT}{\alpha^2}$	$5.47 \times 10^{-6} Acm^{-2}$

### 11.2.6 シミュレータの単位系と正規化

シミュレータで用いる単位系は、外部入出力を CGS 単位系、内部処理は MKS 単位系とする。表 12 にシミュレータで使用した基本定数、表 13 にシミュレータで用いる単位系を示す。sim2d.exe v1.X については、変数の正規化を行わずシミュレーションを行っているが、用いている変数の規格化は、精度上非常に重要である。

単位系の正規化について説明する。単位系の正規化の目的は、計算途中のアンダーフローやオーバーフローをなくし、毎回出現する乗除算をなくすことである。電位  $\psi$  は基本方程式の中で  $(q \cdot \psi)/(kT)$  の無次元の形で現れるので、 $\theta \equiv (kT)/q \approx 0.026V$  を 1.0 とする単位系を採用し、この単位系での電位  $\psi'$  とする。すなわち、 $\psi = \theta \psi'$ 。次に長さに関しては、 $\alpha$  を 1 とする座標系  $(x', y', z')$  を用いる。すなわち、 $x = \alpha x'$ 、 $y = \alpha y'$ 、 $z = \alpha z'$ 。粒子密度は、 $n_i$  (= 真性半導体のキャリア密度) を 1 とする単位系で粒子の密度を  $n'$ 、 $N'_A$ 、 $N'_D$  で表す。すなわち、 $n = n_i n'$ 、 $N_A = n_i N'_A$ 、 $N_D = n_i N'_D$ 。誘電率は、GaAs の誘電率を基準とし  $\epsilon = \epsilon' \epsilon_s$ 。

各半導体方程式を規格化定数で書き直すと次の様になる。電流連続の式はアインシュタインの関係  $D = \theta \mu$  を用いている。

$$\text{div}'(\epsilon' \cdot \text{grad}' \psi') = -(N'_D - n' + p' - N'_A) \quad (99)$$

$$\frac{\partial n'}{\partial t'} + \text{div}'(\mu'_n \cdot n' \cdot \text{grad}' \psi' - D'_n \cdot \text{grad}' n') = 0 \quad (100)$$

ここに、 $n' = \exp[\psi' - \phi'_n]$  である。

## 11.2.7 行列解法

### 一般的な反復法

反復法は、 $Ax = b$ で $A$ が過疎なマトリックスであるような場合のように gauss の消去法等の直接法が出来なくなる領域の解法として用いられる。反復法としては、ガウス・ザイデル法、SOR(Successive Over Relaxation) 法及び巡回チェビシェフ(Cyclic Chebyshev) 法がある。ガウス・ザイデル法は、 $A$ を上三角行列  $A_1$  と残りの対角要素零の下三角行列  $A_2$  に分ける。このとき、次式を繰り返す。

$$x_{k+1} = A_1^{-1}b - A_1^{-1} \cdot A_2 x_k \quad (101)$$

ここで、 $k = 1, 2, \dots$ である。

また、SOR(Successive Over Relaxation) 法は、ガウス・ザイデル法における残差に緩和係数  $\omega$  を掛けて、その収束性を高めたものである。

$$x_{k+1} = x_k + \omega(\bar{x}_k - x_k) \quad \bar{x}_{k+1} = ((diag[A])^{-1}, b - Ax_{k+1} - Ax_k) \quad (102)$$

ここで、 $k = 1, 2, \dots$ で、 $(x, y)$  は内積を示す。

さらに、巡回チェビシェフ(Cyclic Chebyshev) 法は、反復回数の奇数番目と偶数番目とで緩和係数  $\omega$  の値を変化させて収束性を高めている。

次に、Conjugate Gradient 法のアルゴリズムを示す。初期値を  $x_0, r_0 = b - Ax_0, p_0 = r_0$  とすると、

$$\begin{aligned} x_{k+1} &= x_k + \alpha_k A p_k & \alpha_k &= \frac{(r_k, r_k)}{(p_k, A p_k)} \\ r_{k+1} &= r_k - \alpha_k A p_k \\ p_{k+1} &= r_{k+1} + \beta_k p_k & \beta_k &= \frac{(r_{k+1}, r_{k+1})}{(r_k, r_k)} \end{aligned} \quad (103)$$

ここで、 $k = 1, 2, \dots$ で、 $(x, y)$  は内積を示す。なお、収束判定は、最大誤差  $\epsilon_{max}$ 、平均2乗誤差  $\epsilon_{rms}$  が適当な収束条件値  $c$  以下になったとき収束と見なす。

$$\begin{aligned} \epsilon_{max} &= \max_{i=1, i_{max}} |x_i^{k+1} - x_i^k| < c \\ \epsilon_{rms} &= \left\{ \frac{1}{i_{max}} \sum_{i=1}^{i_{max}} (x_i^{k+1} - x_i^k)^2 \right\}^{1/2} < c \end{aligned} \quad (104)$$

### ICCG 法

ICCG 法(Incomplete Coleski & Conjugate Gradient Method)[40] の解法を説明する。文献 [43][40] によると、他の手法、例えば、SLOR(Successive Line Over Relaxation) 法、Conjugate Gradient 法に比べ、収束速度、精度が良好であり、対称行列解法としては最も強力である。特徴は、行列式の対称性を用いて近似 LU 分解することで、このことから行列の対称性がない場合(例えば、電流連続の式)に、収束精度が保証されないという欠点がある。

$Ax = b$ で $A$ がスパースマトリックスで、対称行列とする。 $A$ を近似的に LU 分解する。分解方法に2通りあり、 $A$ と同型の非零対角列にしたものを ICCG(0)、さらに非零対角列を増やした LU を用いたものを ICCG(3) とする。ICCG(0) の場合は、次式のように LDU 分解する。LDU 分解するメリットは、容易に逆行列が計算出来ることである。

ICCG(0):

$$A = \begin{bmatrix} \cdot & & & & \\ & \cdot & & & \\ & & a_i & & \\ & & b_i & \cdot & \\ & & c_i & & \cdot \\ & & & & & \cdot \\ & & & & & & \cdot \\ & & & & & & & \cdot \\ & & & & & & & & \cdot \end{bmatrix} = \begin{bmatrix} \cdot & & & & \\ & \cdot & & & \\ & & d_i & & \\ & & & \cdot & \\ & & & & \cdot \\ & & & & & \cdot \\ & & & & & & \cdot \\ & & & & & & & \cdot \\ & & & & & & & & \cdot \end{bmatrix} \begin{bmatrix} \cdot & & & & \\ & \cdot & & & \\ & & a_i & & \\ & & b_i & \cdot & \\ & & c_i & & \cdot \\ & & & & & \cdot \\ & & & & & & \cdot \\ & & & & & & & \cdot \\ & & & & & & & & \cdot \end{bmatrix} \quad (105)$$

ICCG(3):

$$L^T = U = \begin{bmatrix} \ddots & & & & & & \\ & \ddots & & & & & \\ & & a_i & & & & \\ & & & b_i & & & \\ & & & & d_i & & \\ & & & & & e_i & \\ & & & & & & f_i \\ & & & & & & & c_i \\ & & & & & & & & \ddots \\ & & & & & & & & & \ddots \\ & & & & & & & & & & \ddots \\ & & & & & & & & & & & \ddots \end{bmatrix} \quad (106)$$

この場合、不完全LDU分解は、次式のようになる。ただし、ICCG(3)の場合、不完全LU分解で[D]は単位対角行列となる。

$$\begin{aligned} \text{ICCG(0):} \\ b_i &= A_{i-1,i} \\ c_i &= A_{i-m,i} \\ a_i &= d_i^{-1} = A_{i,i} - d_{i-1}b_{i-1}^2 - d_{i-m}c_{i-m}^2 \end{aligned} \quad (107)$$

$$\begin{aligned} \text{ICCG(2):} \\ a_i &= \sqrt{A_{i,i} - b_{i-1}^2 - d_{i-2}^2 - e_{i-m+2}^2 - f_{i-m+1}^2 - c_{i-m}^2} \\ b_i &= (A_{i,i+1} - d_{i-1}b_{i-1} - c_{i-m+1}f_{i-m+1} - f_{i-m+2}e_{i-m+2})/a_i \\ d_i &= -c_{i-m+2}e_{i-m+2}/a_i \\ e_i &= -(c_{i-2}d_{i-2} + f_{i-1}b_{i-1})/a_i \\ f_i &= -c_{i-1}b_{i-1}/a_i \\ c_i &= A_{i,i+m}/a_i \end{aligned} \quad (108)$$

解法は、次式で示すアルゴリズムである。初期値を  $x_0, r_0 = b - Ax_0$  とすると、

$$\begin{aligned} p_0 &= (LDU)^{-1}r_0 \\ \text{反復部分;} \\ x_{k+1} &= x_k + \alpha_k p_k \quad \alpha_k = \frac{(r_k, (LDU)^{-1}r_k)}{(p_k, Ap_k)} \\ r_{k+1} &= r_k - \alpha_k Ap_k \\ p_{k+1} &= (LDU)^{-1}r_{k+1} + \beta_k p_k \quad \beta_k = \frac{(r_{k+1}, (LDU)^{-1}r_{k+1})}{(r_k, (LDU)^{-1}r_k)} \end{aligned} \quad (109)$$

ここで、 $k = 1, 2, \dots$  である。

### CR法

CR法 (Conjugate Residual Method)[41] は、非対称のマトリックスの解法の一つで、BCG法と並び電流連続の式のような非線形性の強いマトリックスの解法に適している [43]。電流連続の式に適用した場合、BCG法と比べループ1回当たりの計算量が少ないため計算時間で優れている。CR法のアルゴリズムを次式で示す。 $Ax = b$ でAがスパースマトリックスとする。初期値を  $x_0, r_0 = b - Ax_0, p_0 = r_0$  とすると、

$$\begin{aligned} x_{k+1} &= x_k + \alpha_k p_k \quad \alpha_k = \frac{(r_k, Ap_k)}{(Ap_k, Ap_k)} \\ r_{k+1} &= r_k - \alpha_k Ap_k \\ p_{k+1} &= r_{k+1} - \sum_{i=1}^k \beta_{ik} p_i \quad \beta_k = \frac{(Ar_{k+1}, Ap_i)}{(Ap_i, Ap_i)} \end{aligned} \quad (110)$$

ここで、 $k = 1, 2, \dots$ で、 $(x, y)$  は内積を示す。しかし、 $\Sigma$  の  $i$  をメモリの関係上数多くとることは出来ないので、一般に次のように変形する。

$$p_{k+1} = r_{k+1} - \sum_{i=k-p+1}^k \beta_{ik} p_i \quad (111)$$

従って、この  $p$  の値は、文献によると 2 ないし 4 である。

### BCG法、ILUBCG法

BCG法 (Biconjugate Gradient Method)[42] は、非対称マトリクス  $A$  の固有値を求める手段として Lanczos[39] によって使われた biconjugate gradients アルゴリズムである。CR法と同様に、非線形なマトリクスの解法であり、電流連続の式に用いた場合、CR法と比べ収束性が優れている。

BCG法のアルゴリズムを次式で示す。 $Ax = b$  があり、 $A$  がスパースマトリクスである。初期値を  $x_0, r_0 = b - Ax_0, p_0 = r_0, \bar{p}_0 = \bar{r}_0$  とすると、

$$\begin{aligned} x_{k+1} &= x_k + \alpha_k A p_k \\ r_{k+1} &= r_k - \alpha_k A p_k \quad \bar{r}_{k+1} = \bar{r}_k - \alpha_k A^T p_k \quad \alpha_k = \frac{(\bar{r}_k, r_k)}{(\bar{p}_k, A p_k)} \\ p_{k+1} &= r_{k+1} + \beta_k p_k \quad \bar{p}_{k+1} = \bar{r}_{k+1} + \beta_k \bar{p}_k \quad \beta_k = \frac{(\bar{r}_{k+1}, r_{k+1})}{(\bar{r}_k, r_k)} \end{aligned} \quad (112)$$

ここで、 $k = 1, 2, \dots$ で、 $(x, y)$  は内積を示す。

ILUBCG(Incomplete LU decomposition and Bi-Conjugate)法 [38] は、BCG法に入る前に、係数行列  $A$  の不完全  $LDU$  分解で得られた  $(LDU)^{-1}$  を  $Ax = b$  の行列式に左方向からかけ、 $(LDU)^{-1} Ax = (LDU)^{-1} b$  が得られ、これに BCG法を適用する。初期値を  $x_0, r_0 = (LDU)^{-1} \cdot (b - Ax_0), p_0 = r_0 = b - Ax_0, \bar{p}_0 = \bar{r}_0 = r_0$  とすると、

$$\begin{aligned} x_{k+1} &= x_k + \alpha_k A p_k \\ r_{k+1} &= r_k - \alpha_k \cdot (LDU)^{-1} A p_k \quad \bar{r}_{k+1} = \bar{r}_k - \alpha_k \cdot ((LDU)^{-1} A)^T p_k \\ \alpha_k &= \frac{(\bar{r}_k, r_k)}{(\bar{p}_k, (LDU)^{-1} A p_k)} \\ p_{k+1} &= r_{k+1} + \beta_k p_k \quad \bar{p}_{k+1} = \bar{r}_{k+1} + \beta_k \bar{p}_k \\ \beta_k &= \frac{(\bar{r}_{k+1}, r_{k+1})}{(\bar{r}_k, r_k)} \end{aligned} \quad (113)$$

ここで、 $k = 1, 2, \dots$ で、 $(x, y)$  は内積を示す。

### CGS法

CGS(Conjugate Gradient Squared)法 [38] で、最近注目されている非対称マトリクス用の高速解法である。場合によっては、なかなか収束しないが、BCG法より高速な解法として注目されている。アルゴリズムを以下に示す。初期値を  $x_0, r_0 = p_0 = q_0 = b - Ax_0$  とすると、

$$\begin{aligned} s_{k+1} &= q_k - \alpha_k \cdot A \cdot p_k \quad r_{k+1} = r_k - \alpha_k \cdot A \cdot (q_k + s_k) \quad \alpha_k = \frac{(r_0, r_k)}{(r_0, A \cdot p_k)} \\ x_{k+1} &= x_k + \alpha_k A p_k \\ p_{k+1} &= q_{k+1} + \beta_k (s_k + \beta_k p_k) \quad q_{k+1} = r_{k+1} + \beta_k s_k \quad \beta_k = \frac{(r_0, r_{k+1})}{(r_0, r_k)} \end{aligned} \quad (114)$$

ここで、 $k = 1, 2, \dots$ で、 $(x, y)$  は内積を示す。