

TR-O-0019

49

～マイクロ波回路小型化の研究～

原 信二

1989.12.28.

ATR光電波通信研究所

- (1) 原、徳満、田中、相川: “MMIC化に適したアクティブアイソレータの検討”, 電子情報通信学会創立70周年記念総合全国大会講演論文集, no.759, 1987
- (2) 原、徳満、相川: “MMIC化に適した移相器”, 電子情報通信学会半導体・材料部門全国大会講演論文集, no.225, 1987
- (3) 原、徳満、田中、相川: “アクティブインダクタによるMMIC広帯域増幅器の小型化”, 電子情報通信学会春季全国大会講演論文集, no.C-649, 1988
- (4) 原、徳満、田中、相川: “Broad Band Monolithic Microwave Active Inductor and Application to a Miniaturized Wideband Amplifier”, *IEEE 1988 Microwave and Millimeter-Wave Monolithic Circuits Symposium Dig.*, pp.117-120, 1988
- (5) 原、徳満、田中、相川: “Broad Band Monolithic Microwave Active Inductor and Application to a Miniaturized Wideband Amplifier”, *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-36, No.12, pp.1920-1924, 1988
- (6) 原、徳満、相川: “Lossless, Broad Monolithic Microwave Active Inductors”, *1989 IEEE MTT-S International Microwave Symposium Dig.*, pp.955-958, 1989
- (7) 原、徳満、相川: “MMICアクティブインダクタの低損失化”, 電子情報通信学会春季全国大会講演論文集, no.C-704, 1989
- (8) 原、徳満、相川: “Lossless, Broad Monolithic Microwave Active Inductors”, *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-37, No.12, pp.1979-1984, 1989
- (9) 原、徳満、相川: “低損失アクティブインダクタの構成と特性”, 電子情報通信学会技術研究報告, vol.89 No.39, MW89-11, pp.1-6, 1989
- (10) 原、徳満、相川: “MMICアクティブサーキュレータ”, 電子情報通信学会秋季全国大会講演論文集, no.C-374, 1989
- (11) 原、徳満: “平衡変調LUFET(線路一体化FET)の構成と特性”, 電子情報通信学会技術研究報告, vol.89 No.368, ED89-158, pp.47-52, 1990
- (12) 徳満、原、田中、相川: “MMIC化に適したアクティブインダクタの一構成法”, 電子情報通信学会創立70周年記念総合全国大会講演論文集, no.760, 1987
- (13) 竹中、徳満、原、田中: “LUFET MMICによる広帯域ミキサの検討”, 電子情報通信学会半導体・材料部門全国大会講演論文集, no.223, 1987
- (14) 中本、徳満、原、田中: “LUFETを用いたMMIC電力合成回路”, 電子情報通信学会半導体・材料部門全国大会講演論文集, no.222, 1987
- (15) 徳満、原、田中、相川: “線路一体化FET(LUFET)の提案およびMMIC小型化への応用”, 電子情報通信学会半導体・材料部門全国大会講演論文集, no.S10-1 1987
- (16) 徳満、原、田中、相川: “基本回路機能モジュールによるMMIC設計の構想”, 電子情報通信学会春季全国大会講演論文集, no.SC-8-1, 1988
- (17) 竹中、原、徳満: “信号合成LUFETを用いた広帯域MMICミキサの周波数特性”, 電子情報通信学会秋季全国大会講演論文集, no.C-348, 1988
- (18) 徳満、原、相川: “アクティブインダクタの信号電力依存性”, 電子情報通信学会秋季全国大会講演論文集, no.C-352, 1988
- (19) 徳満、原、田中、相川: “超広帯域MMIC180°ハイブリッドの構成と特性”, 電子情報通信学会秋季全国大会講演論文集, no.C-353, 1988

- (20) 徳満、原、田中、相川: "Active Isolator, Combiner, and Magic-T as Miniaturized Function Blocks", 1988 *IEEE GaAs IC Symposium Dig.*, pp.273-276, 1988
- (21) 徳満、原、相川: "Very Small, Ultra-wideband MMIC Magic-T and Applications to Combiners and Dividers", 1989 *IEEE MTT-S International Microwave Symposium Dig.*, pp.963-966, 1989
- (22) 徳満、原、相川: "LUFETを用いたMMIC多端子分配回路", 電子情報通信学会春季全国大会講演論文集, no.C-703, 1989
- (23) 竹中、原、徳満、相川: "信号合成LUFETを用いた小型・広帯域MMICミキサ", 電子情報通信学会春季全国大会講演論文集, no.C-685, 1989
- (24) 徳満、原、相川: "Very Small, Ultra-wideband MMIC Magic-T and Applications to Combiners and Dividers", *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-37, No.12, pp.1985-1990, 1989
- (25) 徳満、原、相川: "線路一体化FET(LUFET)マジックTとその応用", 電子情報通信学会技術研究報告, vol.89 No.40, MW89-34, pp.57-64, 1989
- (26) 竹中、原、徳満: "A Miniaturized, Broadband MMIC Mixer", 1989 *IEEE GaAs IC Symposium Dig.*, pp.193-196, 1989
- (27) 竹中、原、徳満: "モジュール構成による超小型・広帯域MMICミキサ", 電子情報通信学会技術研究報告, vol.89 No.368, ED89-161, pp.67-74, 1990

目次

第1章	まえがき-MMICの歴史と本研究の意義	1
	[第1章の参考文献]	2
第2章	MMIC小型化へのアプローチ	4
	[第2章の参考文献]	
第3章	LUFETの展開	6
	3-1. 逆相分配/合成LUFET	
	3-2. スイッチングLUFET	
	3-3. 位相反転LUFET	
	3-4. 平衡変調LUFET	
	3-5. LUFETの電力特性	7
	3-6. 今後の課題	
	[第3章の参考文献]	
	[第3章の図面]	8
	“Very Small Control Modules with Line Unified FET Configuration for Array Processing”	17
第4章	受動素子の能動化	34
	4-1. アクティブインダクタ	
	4-1-1. 抵抗帰還型アクティブインダクタ	
	4-1-2. FET帰還型アクティブインダクタ	
	4-1-3. カスコードFET帰還型アクティブインダクタ	
	4-1-4. 可変インダクタ	
	4-1-5. アクティブインダクタの応用	
	4-1-6. 今後の課題	36
	4-2. アクティブサキュレータ	
	4-2-1. アクティブサキュレータ	
	4-2-2. 今後の課題	37
	[第4章の参考文献]	
	[第4章の図面]	38
	“Novel Unilateral Circuits for MMIC Circulator”	45
第5章	多層化受動モジュール	64
	5-1. 多層化を用いたトランスフォーマー	
	5-2. 多層化を活かした結合線路	
	5-3. 今後の課題	65
	[第5章の参考文献]	
	[第5章の図面]	66
第6章	モジュール化設計法	71
	6-1. ミキサー	
	6-2. 帰還型アイソレータ	72

6-3. 今後の課題	73
[第6章の参考文献]	
[第6章の図面]	74
第7章 後書き	80
[謝辞]	81
<付録>	
8-1. 62年度試作移相器	82
8-2. 63年度試作移相器	85
8-3. 入出力に共通導体を持たないMMICの測定について	87
[参考文献]	
[図面]	89

第1章 まえがき

[MMIC研究の歴史と現状]

MMICは、分布定数線路等の受動素子とFET等の能動素子を半導体基板上に一体的に構成するマイクロ波ICであり、MICと比較して

- (1) 小型・軽量化、
- (2) 調整・組立・実装の簡単化による信頼性の向上、
- (3) 大量生産による価格の低減、

等の特徴を有し、内外の研究機関で研究開発が盛んに行なわれている。

1965年にSi ICとして初めて登場したMMICは、1974年のGaAsMESFETを用いたMMICアンプの実現から活発な研究開発が始まり、今日までヨーロッパ、アメリカ、日本を中心にICプロセス、回路シミュレーション技術の進歩にともない、100GHz程度までの各種のMMICが実用化されてきている。1970年代のMMICの研究は、製造プロセスの改良を中心に発展し、回路設計においては、MICでのデザインをそのままMMICに"翻訳"しただけのものであった。又、通常のICと比べて非常に素子数が少なく簡単な構成であった。すなわち、増幅器を例にとると、FETのSパラメータを基に設計された分布定数線路により構成された入出力整合回路とFETとを合わせて、GaAs基板上で一体的に作成していた。1980年代に入り、製造プロセスの進歩と回路設計CADシステム、マイクロ波帯での各種モデリング技術の進歩に伴い、分布型増幅器(1982年:Raytheon)等のハイブリッドICでは実現が不可能もしくは、非常に難しい回路技術を用いた新しいMMICが実現されてきた。回路設計上のMMICの特徴としては以下の様なものがある。

- (1) 配線長が非常に短い。
- (2) 抵抗、キャパシタのサイズが非常に小さい。
- (3) チップ面積が同一ならばFETを幾つ用いてもコストは同じ。
- (4) FETの構造を回路設計者が自由に選べる。
- (5) 能動回路と受動回路を同時に作成する。

近年これらの特徴を用いた回路設計を行なう動きがあらわれ、それまでMMICの中心であったアンプやミキサ以外のMMICも各種実現されてきている[1]。

Pacific Monolithic社やTriQint社に代表される近年のMMIC設計の特徴は、10GHz以下の比較的低い周波数において、マイクロ波固有の分布定数線路を用いた回路設計ではなく、低周波回路の設計技術[集中定数的な回路設計]すなわちFET直結型や容量結合形の回路構成を用いて小型なMMICを実現する手法である。これは、比較的低い周波数においては素子間の配線長がほとんど無視できること、抵抗、容量、スパイラルインダクタの受動素子を集中定数とみることができること、また、FETの高周波特性の向上により十分な利得と小さな位相回転が実現できたこと等による。この様な設計手法によりMMICの小型化が進んでいる。MMICにおいては、ハイブリッドMICとことなり面積によってほぼコストが決定されるので、回路の小型化は装置の小型化とともに低コスト化に非常に重要である。

この様な1980年代の新しい回路技術の展開の歴史において、1984-6年はMMICにおける記念すべき年といえよう。この間、多くの特徴あるMMICが発表された。その中でも特に次の3つのMMICは注目される。

(1)"spiral inductor wrapped around an active device"[2]

これは、Honeywellによって提案されたもので、FETの上部の空間にエアブリッジを用いてスパラルインダクタを形成し、スペースを節約すると共に、低誘電率の基板(空気)による共振周波数の向上を行なっている。これもMMICの特徴を活かしたもので、これにより、回路の非常な小型化とスパラルインダクタを用いた集中定数的な回路設計の適用可能周波数を拡大した。

(2)"segmented dual-gate FET"[3]

これは、GEによって提案されたもので、ゲート幅の異なるdual-gate FETを並列に接続し、その各々のFETをon-offすることにより出力をコントロールする手法である。これは回路設計者がFETのゲート幅を任意に選べることを初めて積極的に用いたものであり、ハイブリッドMICでは実現不可能であった。

(3) 1chipの大規模なMMIC(コンバータ)の実現[4]

これはプロセスを持たないPacific Monolithic社が世界で初めて実現し、MMIC設計技術者を驚かせたものである。FET直結型や容量結合形、さらに(1)の技術を用いたトランス結合等の集中定数的な回路設計法、PMセルと呼ばれる能動層マスクの共通化等、種々の新しい技術を導入し、実現したものである。これは、FETの性能向上、製造プロセスの進歩による歩止まりの向上、回路素子のモデリング・回路シミュレーション技術の進歩等、MMIC全般の技術の向上によって、多数の素子を用いても精度良く設計できるようになったことが大きく寄与している。

MMIC技術の発展において見過ごせないものの一つに、1980年代後半に開始した米国国防省によるMIMIC program[5,6]がある。このプログラムには米国のほとんど全てのMMIC関連企業が参加しており、国防省の多大な資金供与によって、MMICのCAD、プロセス技術等に関しての急速な進歩をもたらした。

[本研究の意義]

究極の通信の目標として、「何時でも、どこでも、誰とでも」ということがいわれている。それをハードウェアの面から実現するための一つの要素として、移動機の小型化がある。すなわち、常に持ち歩け、もっていることを意識しない程小さな無線機を実現する必要がある。そのためには現状の無線機のマイクロ波回路部分を1/40程度に小型化する必要がある[7]。又、現在のマイクロ波通信における手法は本来3次元で到来する電磁波としての信号をパラボラアンテナ等で受信し、1次元の時系列信号になおし、コンバータでベースバンドにおとした後にデジタル信号処理するものであり、マイクロ波回路は単に周波数変換のみに用いられている。一方、近年マイクロ波の空間情報を用いた時空間信号処理、adaptive array antennaを用いたアレイプロセッシング[8]、neural networkのマイクロ波への応用[9,10]等の提案が行なわれている。このようなマイクロ波信号処理を行なうには、非常に多くのマイクロ波回路が必要となり、しかもそれらは、これまでの増幅、周波数変換のみの機能ではなく、他端子の分配回路、スイッチング回路、位相制御回路、レベル制御回路等の、各種の信号処理機能、制御機能をもったものが要求されてくる[1]。すなわち、それぞれのMMICモジュールは非常に小型であると同時に、多機能でなくてはならない。

前述の様に、1980年代中ごろからMMIC小型化・高機能化の動きが急速に進んでいるが、それらは依然として、FETと、マイクロストリップラインを中心とした伝送線路による受動素子の組み合わせというMICと同様の基本的な回路設計手法からは抜け出していない。このような従来の回路技術の延長では将来要求される高集積MMICは実現できず、新たな回路設計法が必要となる。ここでは、マイクロ波の伝送線路をFETの電極構造に一体化した線路一体化FET(Line Unified FET=LUFET)、従来受動素子で構成されていた回路機能を能動デバイスで実現する能動化受動素子(Active Passive Element)、および共平面MMICの上に誘電体と金属を積層し、伝送線路を多層化した多層化MMIC(Multilayered Passive Module)を用いて回路の小型化をはかる。

[参考文献]

- (1) "Exploring New and Novel Monolithic Microwave Integrated Circuits-Functionality Beyond Amplifiers", on p.23 in *Advanced Program of 1989 IEEE GaAs IC Symp.*
- (2) D.Ferguson et al., "Transformer Coupled High-Density Circuit Technique for MMIC," in *IEEE 1984 MMIC Symp, Dig.*, pp.34-36, 1984.

- (3) Y.C.Hwang et al., "A Microwave Phase and Gain Controller with Segmented-Dual-Gate MESFETs in GaAs MMIC's," in *IEEE 1984 MMIC Symp, Dig.*, pp.1-5, 1984.
- (4) A.F.Podell et al., "High Volume, Low Cost, MMIC Receiver Front End," in *IEEE 1986 MMIC Symp, Dig.*, pp.57-59, 1986.
- (5) E.Maynard, "DoD Microwave and Millimeter-Wave Monolithic Integrated Circuits(MIMIC) Program," in *IEEE 1986 MMIC Symp, Dig.*, pp.1-4, 1986.
- (6) E.D.Cohen, "MIMIC-An Opportunity Which Must Not Be Missed," in *EuMC 1989, Keynote Address*.
- (7) 徳満「ATRにおけるMMICの研究」、ATRジャーナル、1987秋第2号、pp.20-23.
- (8) P.Mozingo et al., "*Introduction to Adaptive Arrays*", New York: Wiley, 1980.
- (9) 真鍋 他「ニューラルネットワークを用いたアンテナアレイ信号処理による多重到来波方向識別」信学技報、A-P89-51,1989.
- (10) 藤井 他「多重到来波方向推定へのニューラルネットの適用」第4回デジタル信号処理シンポジウム、pp.67-72, 1989.

第2章 MMIC小型化へのアプローチ

徳満主任研究員の示したマイルストーン[1]等をもとに、MMIC小型化へのアプローチを設定した(図2-1)。すなわち、「線路一体化FET(Line Unified FET=LUFET)を用いた基本回路機能モジュール、多層化構成を用いた基本回路機能モジュール、受動素子の能動化による基本回路機能モジュールおよびそれらの組み合わせによる超小型基本回路機能モジュールを実現する。さらに、それらを組み合わせた回路設計法を確立する。」

LUFETおよび多層化受動モジュールの概念については、既に他の文献[2-4]に記述してあるので、ここでは、能動化受動モジュールの概念を述べる。能動化受動モジュールとは、受動素子を能動素子を用いて構成した回路機能モジュールを意味する。例えば、インダクタ等を能動素子で構成するものである。低周波のICにおいてはよく用いられる手法であり、近年半導体素子の性能向上に伴い、マイクロ波帯への適用が試みられているが、低周波での手法をそのまま適用しているために、その動作帯域は、準マイクロ波帯程度に限られていた。ここでは、回路構成の工夫により、マイクロ波帯で動作する、各種の能動化受動モジュールを提案する。

図2-1にMMIC小型化へのアプローチ法を示した。MMIC上で大きな面積を占有する受動素子を能動素子で置き換える能動化受動モジュールは、MMICの小型化へ有効であると同時に、能動素子固有の電圧による制御可能という特徴を活かして、新しい回路機能の実現の可能性を与える。このモジュール例としてアクティブインダクタ[5]があげられる。線路一体化FETは、その構成上、アクティブマッチング技術を容易に包含でき、伝送線路をFETの電極構造に一体化することにより、ほぼFETサイズで基本回路機能を有するとともに、デュアルゲートFET等を導入することにより、容易に高機能化がはかれる。モジュール例としては、合成LUFETがあげられる[2]。多層化受動モジュールにおいては、薄膜マイクロストリップ[6]等の利用により、受動回路の大幅な小型化ができる。又、上下方向の結合を用いた結合線路等、従来MMICでは実現できていなかった新しい回路を構成できるという特徴を有する。モジュール例としては、マジックTがあげられる[7]。これらのモジュールはそれぞれが、小型かつ高機能な基本回路機能モジュールであると同時に、これらを組み合わせることによって、さらに小型高機能な基本回路機能モジュールの実現が期待できる。これらの基本回路機能モジュールを有機的に組み合わせることによって回路を構成する、モジュール化設計法[8]についても徳満主任研究員から提案されたが、これについても一部試みた。

本テクニカルレポートにおいては、第3章にてLUFET、第4章にて能動化受動モジュール、第5章にて多層化受動モジュール、そして、第6章にてモジュール化設計法の例について記述する。また、<付録>として、主に設計ミスした回路をおさめてある。

[参考文献]

- (1)第1章の文献(7)と同じ。
- (2)T.Tokumitsu et al., "Active Isolator, Combiner, Divider, and Magic-T as Miniaturized Function Blocks," in *IEEE 1988 GaAs IC Symp. Dig.*, pp.273-276, 1988.
- (3)T.Tokumitsu et al., "Divider and Combiner Line Unified FETs as Basic Circuit Function Modules," in *IEEE Trans. on Microwave Theory and Tech.*, (to be published).
- (4)田中 他「多層化MMICの構想」昭和63年電子情報通信学会春季全国大会、SC-8-2.
- (5)S.Hara et al., "Broad-Band Monolithic Microwave Active Inductor and Its Application to Miniaturized Wide-Band Amplifiers," in *IEEE Trans. on Microwave Theory and Tech.*, MTT-36, pp.1920-1924, Dec., 1988.
- (6)徳満 他「薄膜マイクロストリップ(TFMS)を用いた超小型MMIC」信学技報、MW89-35, 1989.

- (7) T.Hiraoka et al., "Very Small Wide Band MMIC Magic-T's Using Microstrip Lines on a Thin Dielectric Film," in *IEEE Trans. on Microwave Theory and Tech.*, MTT-37, pp.1569-1575, Oct., 1989.
- (8) 徳満 他「基本回路機能モジュールによるMMIC設計の構想」昭和63年電子情報通信学会春季全国大会、SC-8-1.

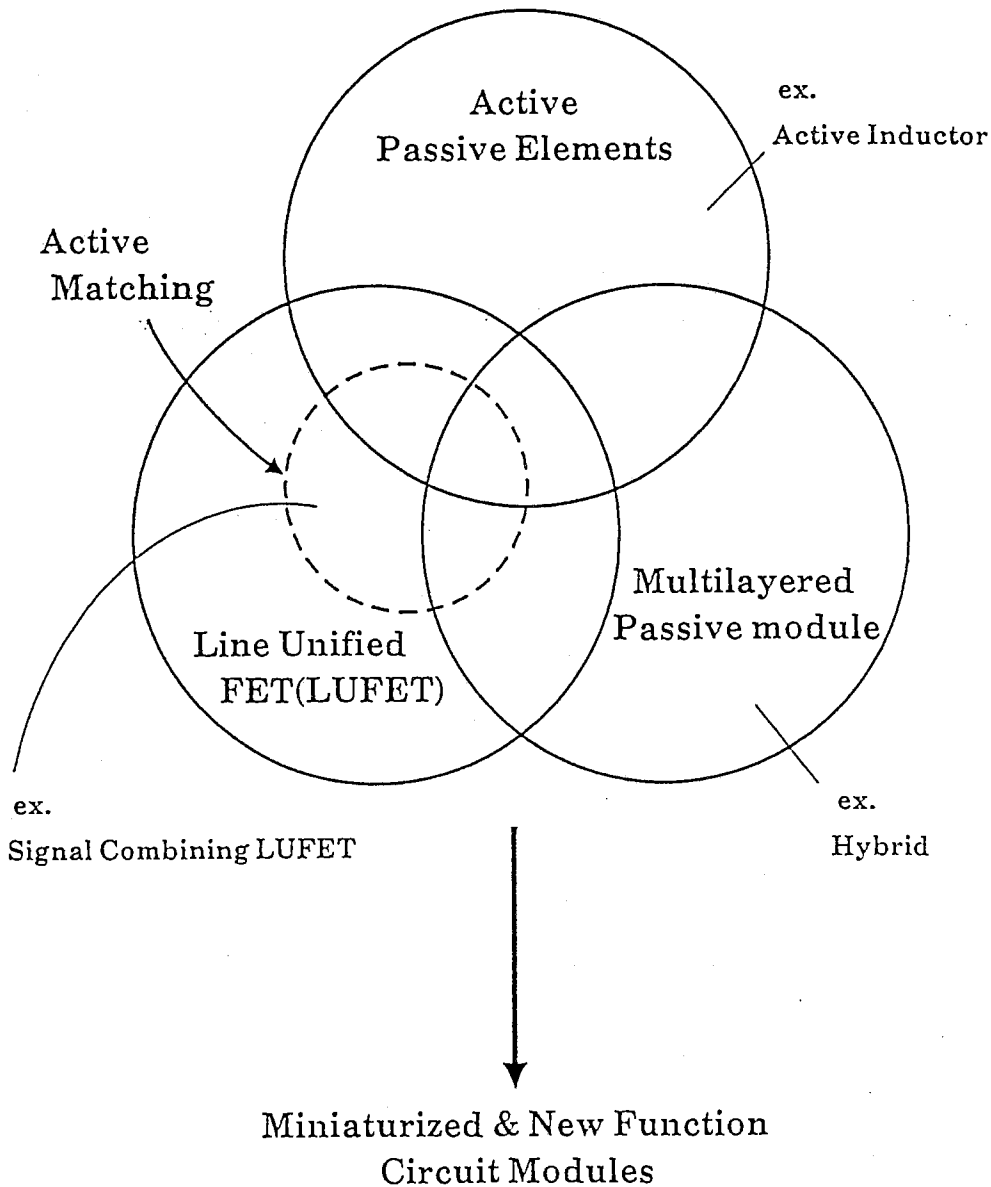


図2-1 MMIC小型化へのアプローチ

第3章 LUFETの展開

この章では、これまで示されてきたいくつかのLUFET[1,2]を基に、LUFETの品種展開を行なったので、その結果を述べる。

3-1. 逆相分配/合成LUFET

スロットラインの直列T分岐をFETの電極構造の中に、一体化することによって、逆相の分配、合成LUFETが構成できる。徳満主任研究員が以前示した逆相合成LUFETのパターン例(M224COM[3])をもとに、種々の逆相LUFETへと発展させ、試作・評価した。図3-1~4に逆相分配/合成LUFETのパターン例および等価回路を示す。図において、M220とM224は等価回路上は、同じ構造となっている。図3-5,6は、その特性測定値である。図3-6(c)に示すように測定値はシミュレーションと良く一致している。但し、パターンによっては、一致しないものもある。M220とM224はゲート幅が異なるのみで、等価回路は同じであると考えたが、測定値とシミュレーション値は、M224が良くあい、M220はあまり合わなかった。このことから、正確な等価回路を考える際には、パターンの違いによる電磁界のふるまいを良く吟味する必要がある。又、CGF、CDFの構造をもつものでも、反射損失のあまりおおきくないものがある。これは、スロットラインT分岐を用いているため、各々のFETのインピーダンスが直列接続となるにもかかわらず、パターン設計の際、1個のFETがほぼ50Ωとなるようにゲート幅をえらんだため、入力もしくは出力インピーダンスが100Ωとなったからである。

3-2. スイッチングLUFET

分配/合成LUFETの2つのFETを互いにON/OFFすることによって、通路切り替え型のLUFETが実現できる。これは、通路切り替え型移相器や、アレープロセッシング回路に応用できる。さらに、FETをデュアルゲートFETに置き換えることによって、分岐や合成時の信号の重みづけが可能となり、連続移相器への応用が可能になるとともに、アレープロセッシング回路で非常に重要なコンポーネントとなりうる。

3-3. 位相反転LUFET

逆相分配/合成回路の2出力又は2入力を同相合成することによって、位相反転器が実現できる。FETサイズでしかも非常に広帯域な位相反転が実現できるため、移相器等への応用が期待できる。

3-4. 平衡変調LUFET

さらに、位相反転LUFETのFETをデュアルゲートFETに置き換えることによって、ゲインを位相反転を伴って、 $+A \sim -A$ に連続的に可変できる平衡変調器が実現できる。この平衡変調LUFETは非常に広帯域、小型、入出力インピーダンスが制御電圧によって変化しない、アイソレーションがあらゆる周波数、制御電圧で35dB以上という特徴を有するので、無限移相器や変調器への応用が期待できる。

3-2~4については、英文の論文誌に投稿したので、それを綴じることとする。又、投稿原稿に載っていないものも、いくつか試作測定を行なった。そのデータは図3-7~9の通りである。

3-5. LUFETの電力特性

LUFETにおいては、FET自身が種々の回路機能を実現しているため、FET単体の電力特性がわかれば、LUFETを用いた回路の許容電力特性を知ることができる。ここではFETの各接地形式について入出力特性を測定したのでその結果を示す。

図3-10は、ゲート幅150 μm のエピFETを入力周波数3GHzで測定した結果である。全ての接地形式において飽和出力は13dBmである。Common Gate FET (CGF)とCommon Drain FET(CDF)は利得がほぼ1なので、飽和電力近くまで線形に動作しているが、Common Source FET (CSF)は利得を有するため、1dB抑圧点は、7dBm程度となっている。CGFとCDFはアクティブマッチングを用いる際には、用いるインピーダンス系でゲート幅が決するため、その許容電力が決定される。よって、LUFETを用いる回路設計においては50 Ω の特性インピーダンスに捕らわれずに、アプリケーションによって最適なインピーダンスを選ぶことが重要となる。

3-6. 今後の課題

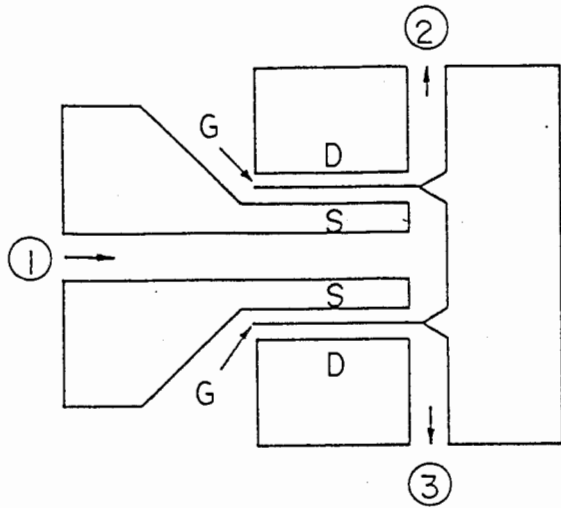
今後のLUFETの展開においては、以下の様な課題が考えられる。

- (a)スイッチングのON/OFF比を高めるためのLUFETパタンの工夫。
- (b)等価回路上同等に見える回路においても、パタンによって特性が大きく異なる(M220とM224)。これらのパタンの違いから生ずる電磁界のふるまいの検討。
- (b)スロットラインを用いているため、他のモジュールと組み合わせた場合やパッケージにいたした場合に不要なマイクロ波伝送を生ずる可能性がある。これをいかにして逃れるか。
- (c)LUFETの持つ広帯域性を損わないバイアス供給法。
- (d)LUFETを組み合わせた際の帯域の劣化を、チップ面積の増大を最小限にしていかに押さえるか。

以上、今後はLUFET単体の改良の他に、LUFETを組み合わせた応用回路の試作によって、モジュール化設計法の有効性を確認していく必要がある。

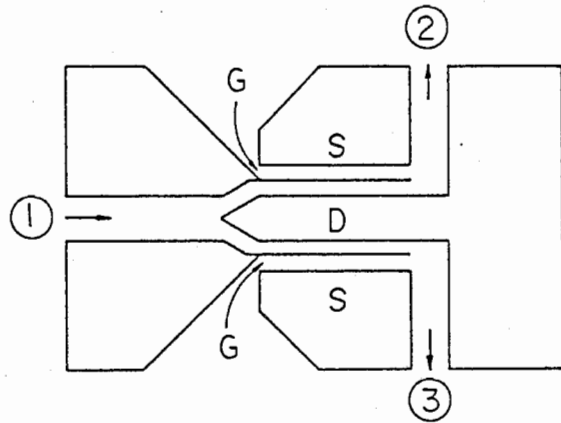
[参考文献]

- (1)第2章の文献(2)と同じ。
- (2)T.Tokumitsu et al., "Very Small, Ultra-Wideband MMIC Magic-T and Applications to Combiners and Dividers," in *IEEE 1989 MTT Symp. Dig.*, pp.963-966, 1989.
- (3)private communication from Mr.Tokumitsu.



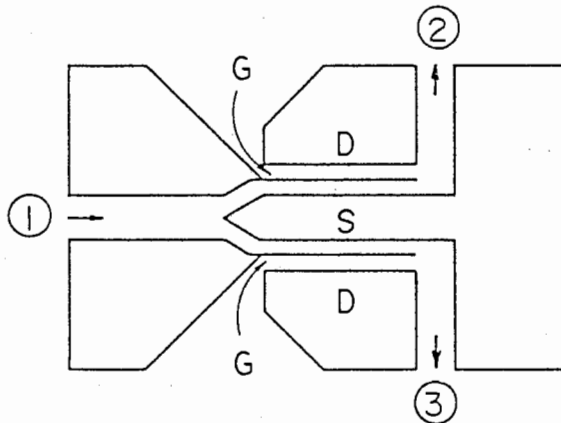
(a) Input Matching
Slot - Slots

M224
 $W_g = 100\mu\text{m}$



(b) Output Matching
Slot - Slots

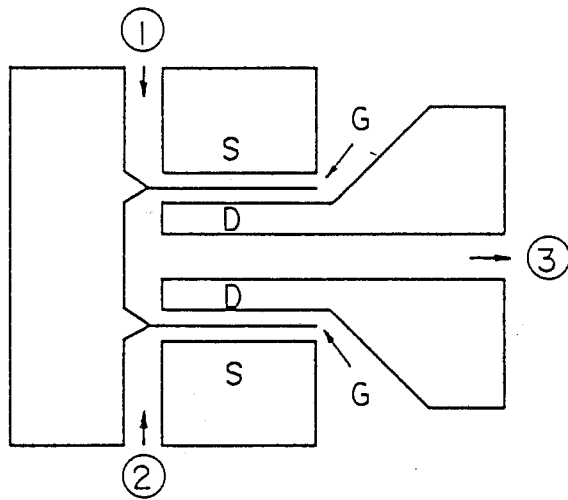
M219
 $W_g = 200\mu\text{m}$



(c) Amplification
Slot - Slots

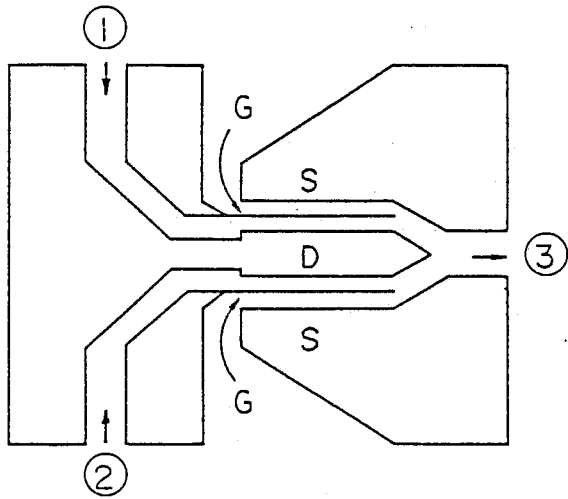
M219

図3-1 逆相分配LUFETのパターン例



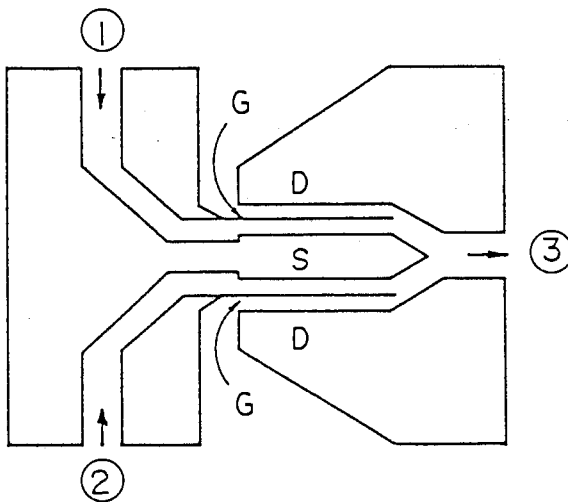
(a) Input Matching
Slots - Slot

M224
 $W_g = 100\mu\text{m}$



(b) Output Matching
Slots - Slot

M218
 $W_g = 200\mu\text{m}$

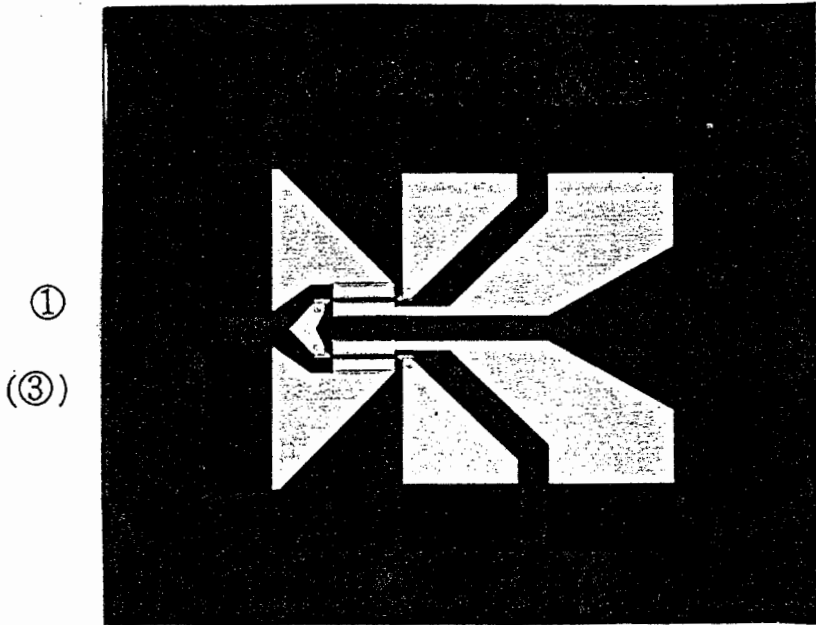


(c) Amplification
Slots - Slot

M218

図3-2 逆相合成LUFETのパターン例

② (①)



③ (②)

M220
 $W_g = 100\mu\text{m}$

図3-3 逆相分配/合成LUFETのチップ写真

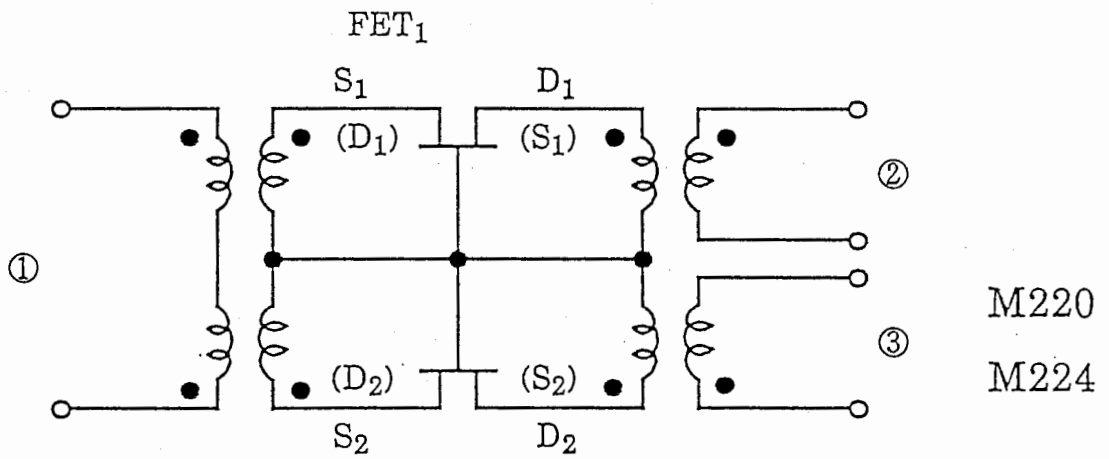
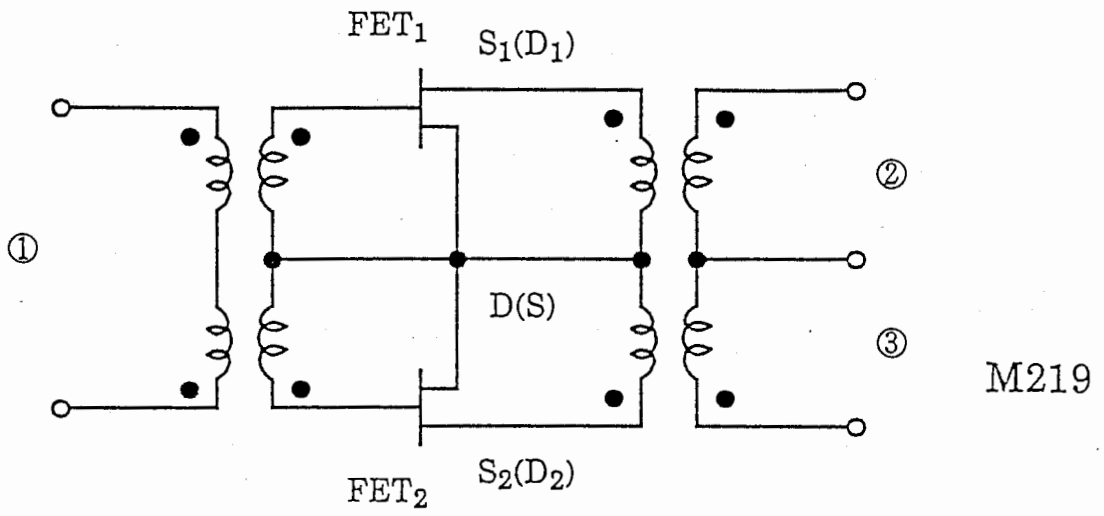
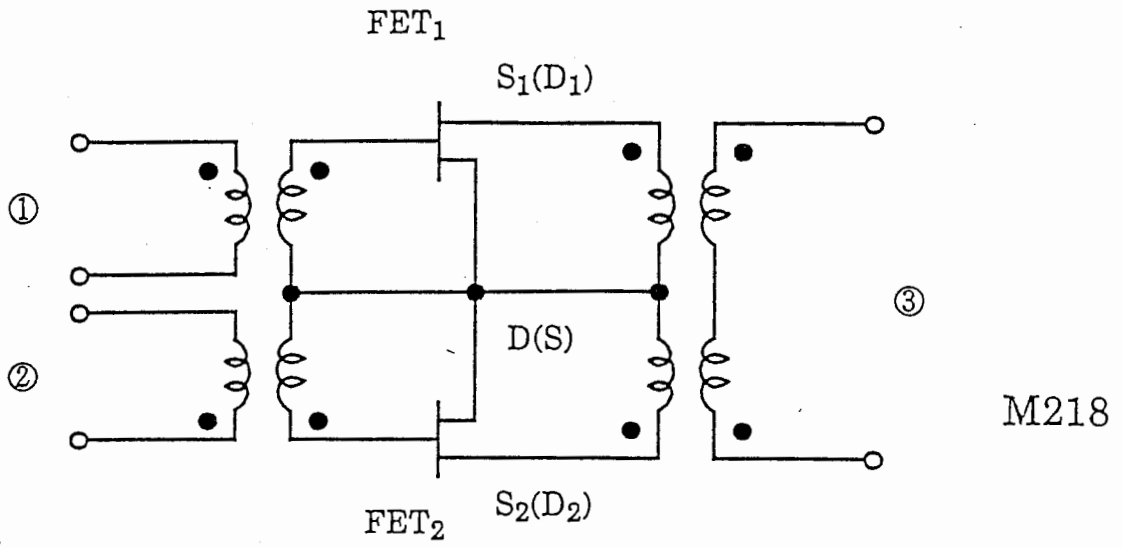
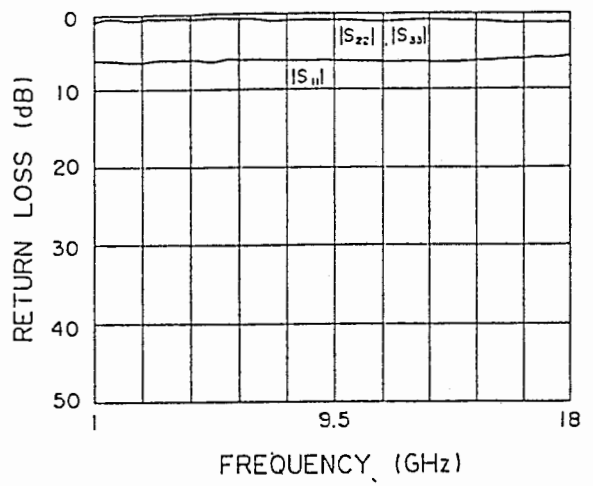
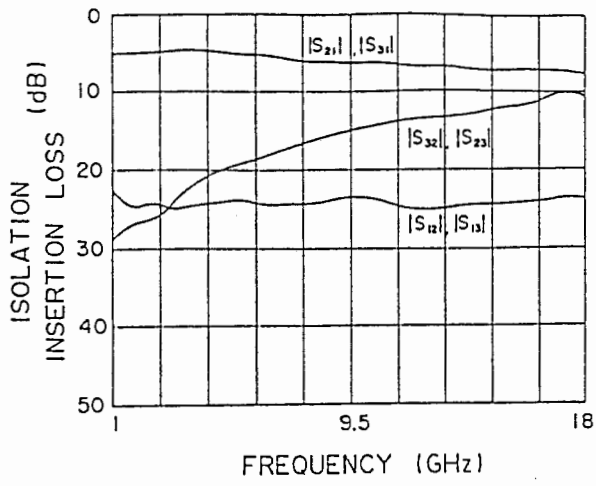
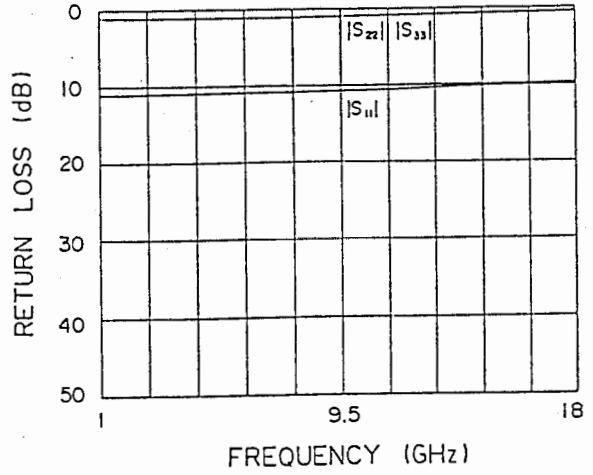
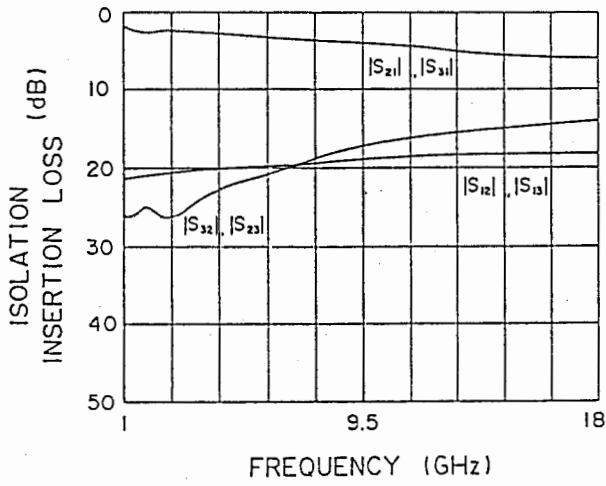


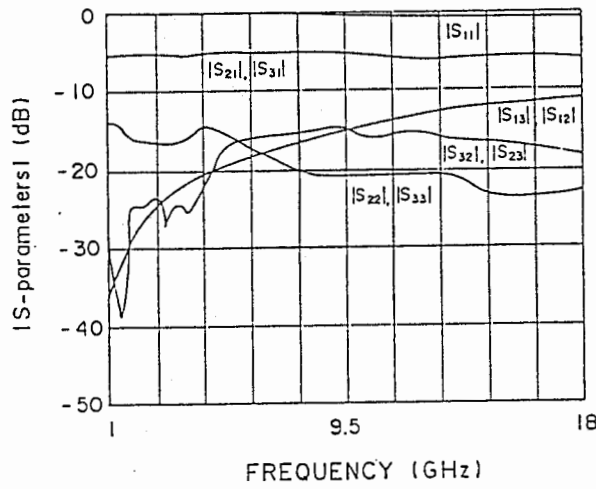
図3-4 逆相分配LUFETの等価回路



(a)M220

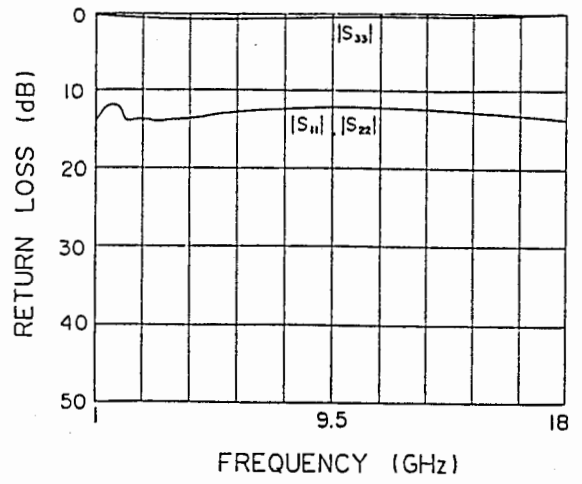
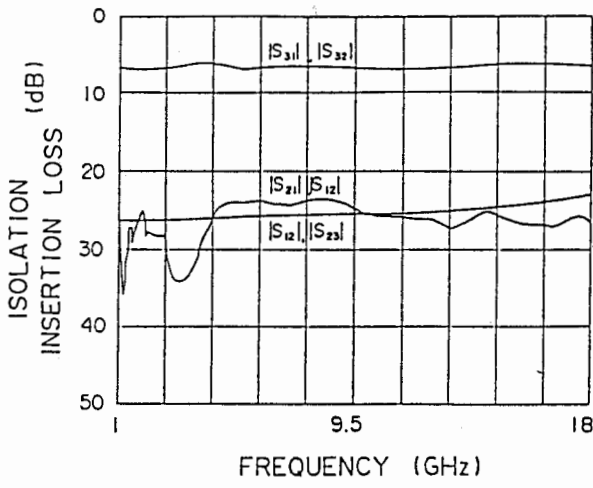


(b)M224

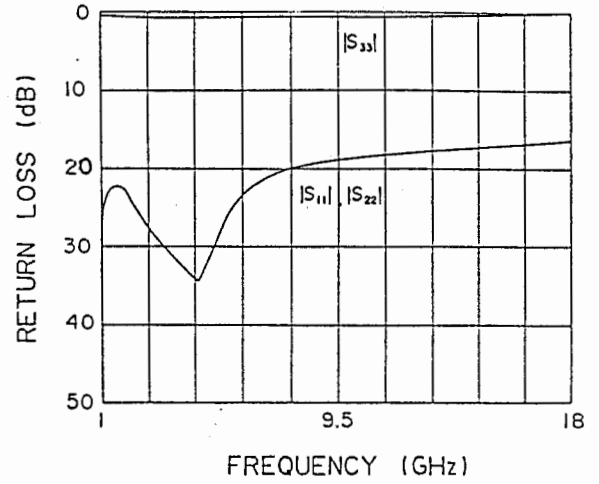
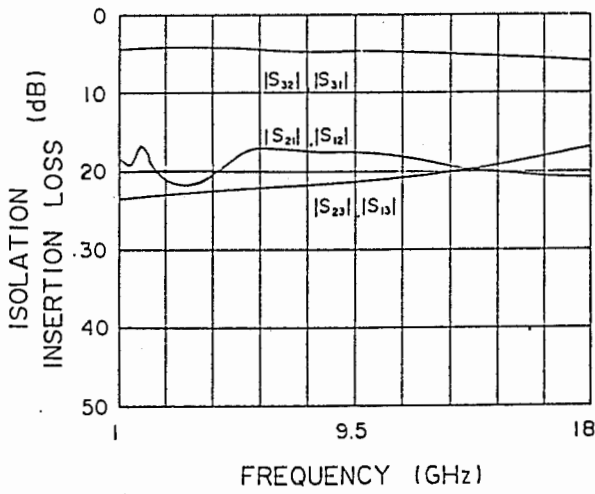


(c)M219

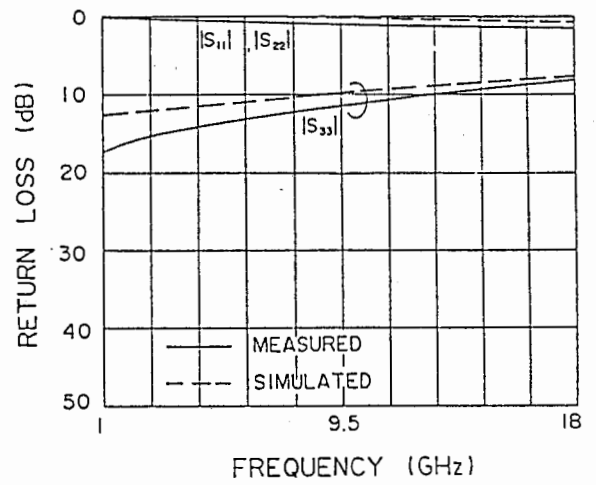
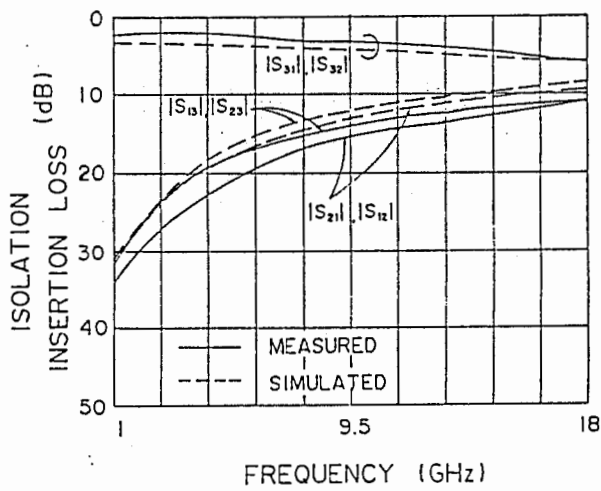
図3-5 逆相分配LUFETの特性



(a)M220

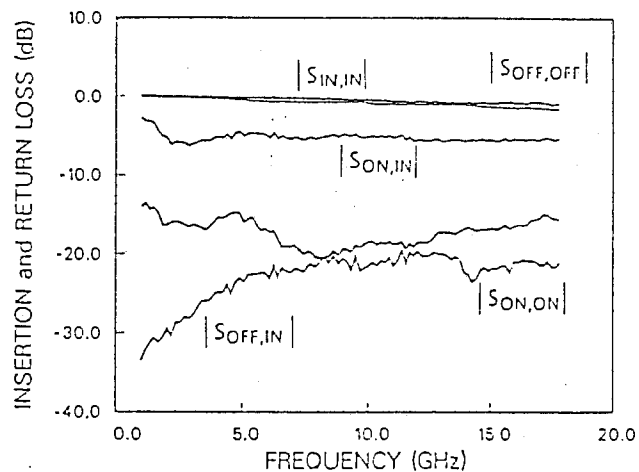
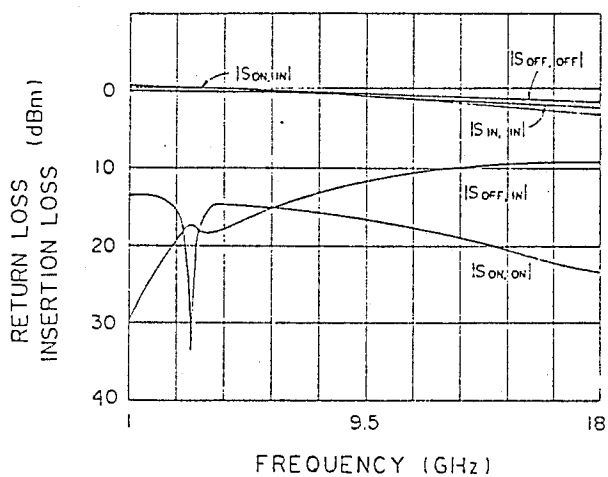
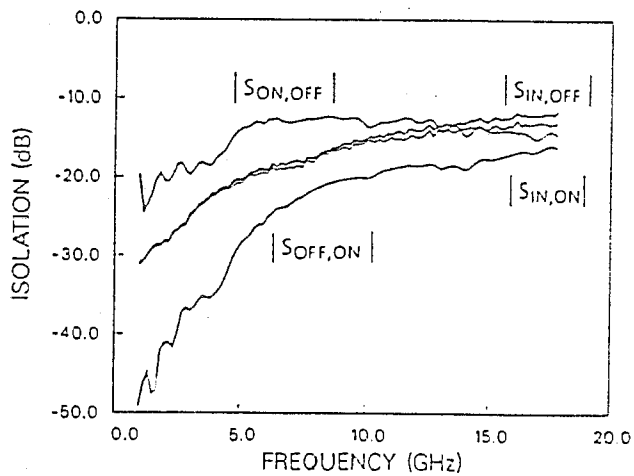
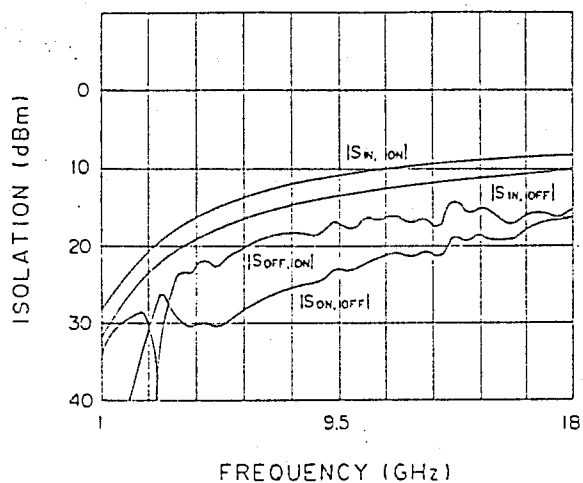
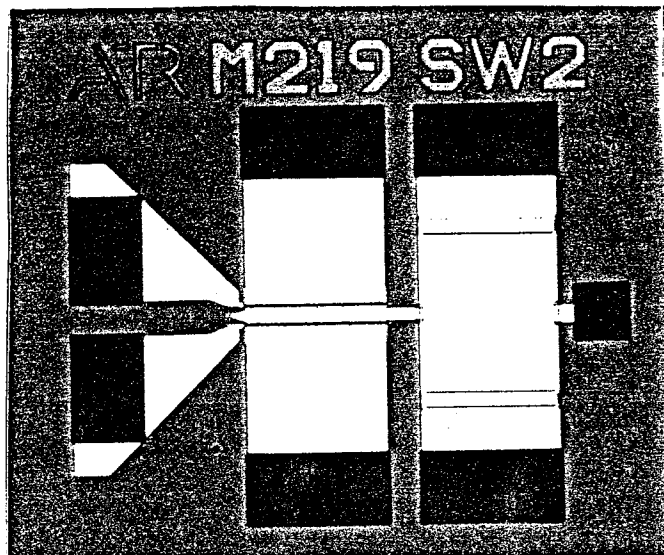


(b)M224



(c)M218

図3-6 逆相合成LUFETの特性



(a) 同相分配SW

(b) 逆相分配SW

図3-7 スイッチングLUFETのチップ写真と特性

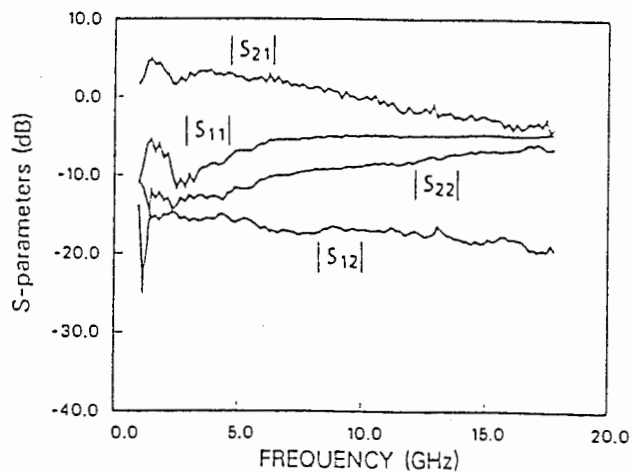
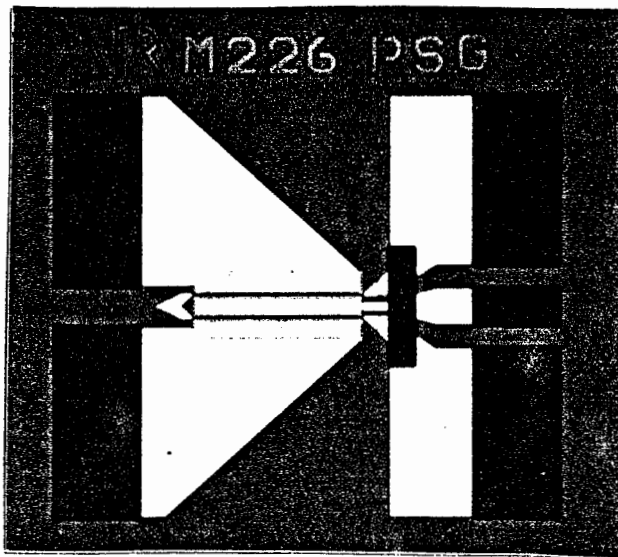
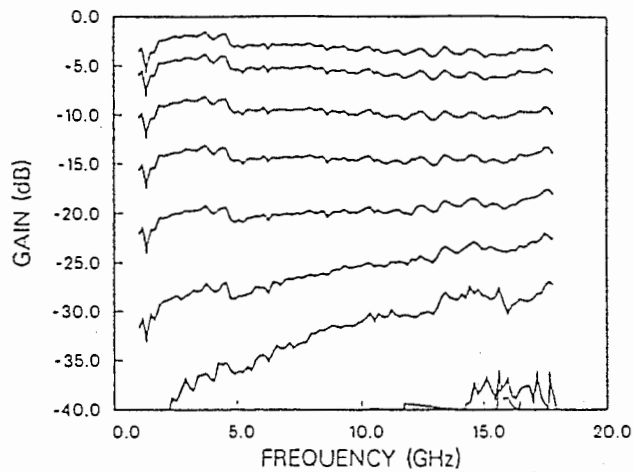
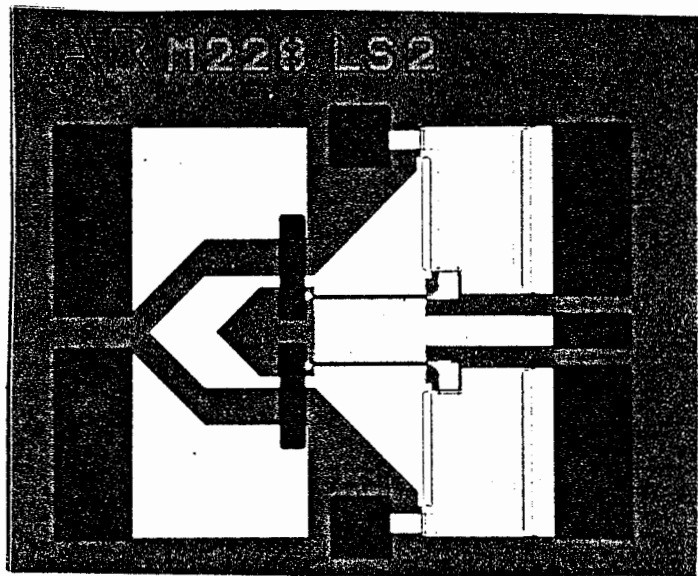


図3-8 位相反転LUFETのチップ写真と周波数特性



(b) 利得可変特性



(a) チップ写真

(c) 利得、インピーダンスの
バイアス依存性

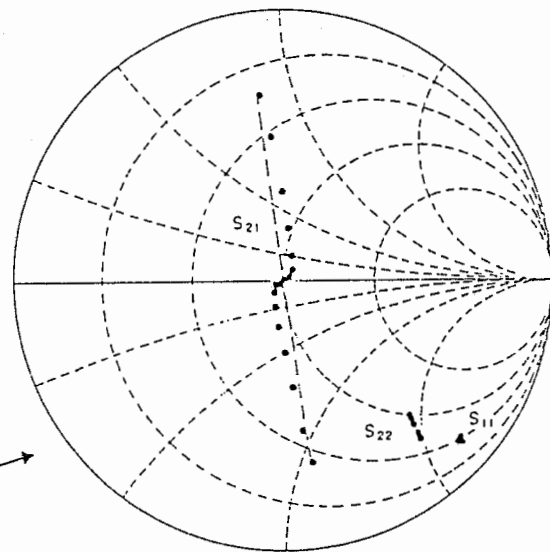


図3-9 平衡変調LUFETの特性

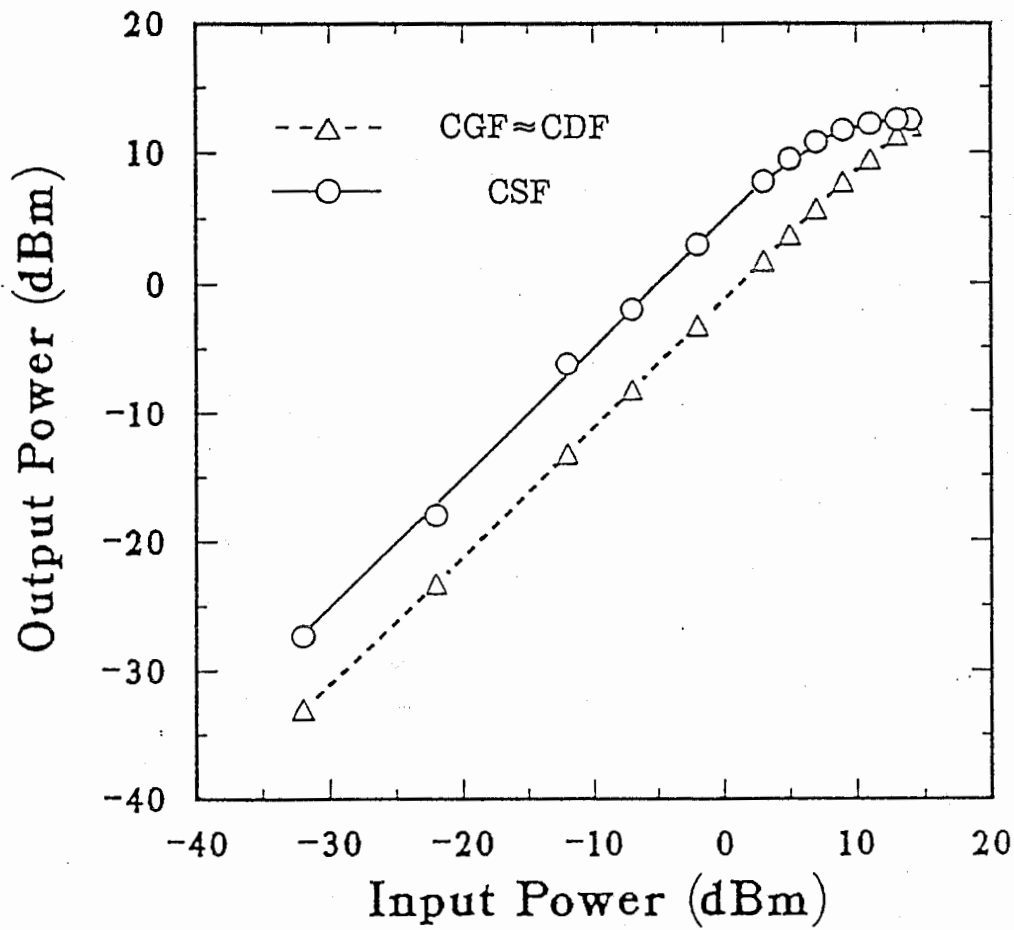


図3-10 単位LUFETの入出力電力特性($W_g=150\mu\text{m}$)

“Very Small Control Modules with Line Unified FET Configuration for Array Processing”

Shinji HARA and Tsuneo TOKUMITSU

ABSTRACT

Very small and broadband circuit function modules, which operate as signal pass switch, phase inverter, and balanced modulator, are proposed. They have the configuration of a Line Unified FETs (LUFETs)[1,2], and thereby realize a main circuit function in almost the same size as a conventional FET. One demonstrated balanced modulator LUFET can control signal gain from 0.7 to -0.7 continuously while isolation is more than 35dB, between 1GHz and 18GHz, has bias independent impedances, and a chip size of only 0.6mm × 0.5mm. They are valuable in constructing miniaturized phase shifters and highly integrated circuits for array processing.

1. Introduction

In a phased array antenna, many phase shifters are required and these must be very small[3,4]. Phase shifter components include: 1 × 2 and 2 × 1 signal pass switches and phase delay elements such as transmission lines or filters in a switched line phase shifter; 90 degree phase splitter which is a 90 degree hybrid or a combination of high pass and low pass filter, balanced modulators, and an in-phase combiner in an endless phase shifter; a phase inverter, variable attenuator, etc[5-9].

Applications of the signal control components now used in phase shifters will be extended further. In the future miniaturization of these components will be vital for high frequency signal processing in an adaptive array antenna[10] for high speed, intelligent microwave systems. In these system, many non-amplifier[11] circuits are required and they have to be very small. The main circuit functions required in such signal processing are multi-ports dividing/combining, signal pass switching, phase control, and level control.

This paper describes very small signal control modules with the a configuration of a Line Unified FET (LUFET) [1,2], and experiment results achieved for broad-band MMIC control modules covering up to the Ku band. In the LUFETs, the coplanar lines are effectively unified with the GaAs FET electrodes. As a result, GaAs FETs as three-port microwave "devices" can, by modifying the electrode allocations and electrical relationships among the unified coplanar lines, serve as active microwave "circuit function modules". LUFETs have the following features in almost the same size as a conventional FET: (i)ability to perform most- or all-fundamental circuit functions yet are almost the same size as a conventional FET, (ii) ultra-wideband operation due to the absence of frequency-dependent distributed lines. With a modular design using basic LUFETs such as divider/combiner LUFETs and magic-T LUFET, various miniaturized circuits are realized[1,12-14]. To extend the "LUFET family" and application of the LUFETs, some signal control LUFETs are proposed. The modules described in this paper are 1 × 2 or 2 × 1 switching LUFET, phase inverter LUFET, and balanced modulator LUFET. A combination of the balanced modulator LUFET and the other LUFETs will reduce a chip size of an endless phase shifter. A merit of a new circuit design based on the LUFETs to the conventional circuit design based on

microstrip lines, is also described. They are very useful not only for miniaturized phase shifters but also for a highly integrated array processing circuit such as for an adaptive array antenna.

2. Switching Divider/Combiner LUFET

Fig.1 shows a photograph of a chip for a fabricated in-phase switching divider LUFET and the equivalent circuit. $0.5\mu\text{m}$ gate length ion implanted FETs are used. Each FET has a $100\mu\text{m}$ gate width. The chip size is $0.6\text{mm}\times 0.5\text{mm}$ and the intrinsic part is $0.2\text{mm}\times 0.2\text{mm}$. Its configuration is identical with that of an in-phase divider LUFET [2]. This LUFET has a GaAs FET electrode allocation of drain-gate-source-gate-drain. The gate electrodes are connected through an air bridge on one side and a coplanar waveguide is formed in the gate-source-gate structure. There are two slot lines in the drain-gate structures, where the slotlines and coplanar waveguide are electrically isolated from one another due to the unilateral characteristics of the common gate GaAs FET. When the FET at port ② is in the on state, and the other at port ③ is in the off state, the input signal from port ① appears only at port ②. By the other way, signal appear only at port ③. The input impedance is approximately equal to the reciprocal of each GaAs FET transconductance g_m , up to frequencies approaching the GaAs FET cut-off frequency f_t . There are also ultra-wideband isolation characteristics from each output port to the input port, as well as between the two output ports, because of the unilateral characteristics of common gate GaAs FETs. Therefore, this LUFET has the following functions in FET size: signal pass switching, input-output isolation, output-output isolation, and input impedance matching. Fig.2 shows the measured performance of the in-phase switching divider LUFET. In the figure, subscripts on, off, and in represent, respectively, the output port is in the on state, the output port is in the off state, and the input port. Port ② when FET1 is in the on state is the equivalent of the port ③ when FET2 is in the on state, because the two output ports are symmetrical to the input port in the chip pattern. The on-off ratio is not good in the high frequency range but the isolation between the ports and input matching is realized in a very wide frequency range. From 1GHz to 18GHz, the port isolation is more than 15dB, insertion loss is almost 2dB, on/off ratio is more than 15dB, and return loss is more than 9dB. With regard to the return loss, the fabricated LUFET has almost $10\text{mS } g_m$. If $200\mu\text{m}$ gate width FETs are used, the return loss of the input port increases.

Fig.3 shows a chip photograph of a fabricated out-of-phase switching combiner LUFET and the equivalent circuit. Each FET has $100\mu\text{m}$ gate width. The chip size is $0.75\text{mm}\times 0.7\text{mm}$. Its configuration is identical with that of the out-of-phase combiner LUFET [2]. This LUFET has two FETs which have an electrode allocation of drain-gate-source(FET1) and source-gate-drain(FET2), where the gates are connected to each other. There are two slot lines in the source-gate structures as two input ports on the left side of the chip shown in Fig.3. At the right side of the figure, a slotline series T-junction as an out-of-phase combiner is formed with a conductive pad connecting the two gate electrodes and two drain electrodes, one on each side of the pad. When the FET at port ① is in the on state, and the other at port ② is in the off state, only the input signal from port ① appears at output port ③. By the other way, the signal only from the port ② appear at the output port ③. There are also ultra-wideband isolation characteristics from the output port to each input port, as well as between two input ports, because of the unilateral characteristics of common gate GaAs FETs. Fig.4 shows measured performance of the out-of-phase switching

combiner LUFET. In the figure, subscripts on, off, and out mean respectively the input port is in the on state, the input port is in the off state, and the output port. Port ① when FET1 is in the on state is the equivalent of port ② when the FET2 is in the on state, because two input ports are symmetrical to the output port in the chip pattern. From 1GHz to 18GHz, the isolation between the ports is more than 16dB, the insertion loss is almost 5dB, and the on-off ratio is more than 20dB. With regard to the return loss, this LUFET has a common gate configuration. The input matching is, therefore, obtained at the port with the on-state FET.

There are many variations in switching divider/combiner LUFETs, because the configuration of these LUFETs is identical with that of divider/combiner LUFETs[2]. Using these LUFETs in a switched line phase shifter will result in a size reduction. Broadband impedance matching is easily obtained particularly when an in-phase switching divider LUFET with a common gate configuration and an in-phase switching combiner LUFET with a common drain configuration are used. An RC filter [15] can be used as a phase delay element because the impedance between the divider LUFET and combiner LUFET is high, although it has a loss. The out-of-phase switching LUFET is useful when more than a 180 degree phase shift is required.

Furthermore, by using the dual gate FETs instead of FETs in common source configuration, the modules can operate as weighting combiners or dividers. It is very useful for signal processing such as for an adaptive array antenna.

3. Phase Inverter LUFET

Phase inverter LUFETs are realized by the in-phase combining of the output ports of out-of-phase divider LUFETs or the input ports of out-of-phase combiner LUFETs. Fig.5 shows a photograph of a chip of a fabricated phase inverter LUFET and equivalent circuit. Each FET has 200 μ m gate width. The chip size is 0.7mm \times 0.5mm. This pattern is constructed by combining two source electrodes of two output slot lines of an out-of-phase divider LUFET as the center conductor of the coplanar waveguide. This LUFET has a GaAs FET electrode allocation of source-gate-drain-gate-source. A slotline series T-junction as an out-of-phase power divider is formed in the gate-drain-gate structure. The common drain electrode is connected to the outer conductor of the coplanar waveguide by the air bridge. The input signal from port ① is divided out of phase by the slotline series T-junction formed by the gate-source-gate electrode and an anti-phase signal is input at each FET. When both FETs are in the on state, the signal does not appear at output port ② because the signals, one from each FET, are combined out-of-phase. When one FET is in the off state, the signal comes only from the other FET and a signal is outputs. Conversely, the out-of-phase signal is outputs. Because the two signal which input each FET are out of phase and the pattern is symmetrical. Furthermore, this LUFET has output matching characteristics due to the common drain configuration. Fig.6 shows the measured performance of this phase inverter LUFET. Between 2GHz and 17GHz, the insertion loss is 2dB, the isolation is more than 15dB, and the output return loss is more than 10dB. This LUFET will be used as a 180 degree phase shifter, a component of the phase shift keying modulator, etc.

4. Balanced Modulator LUFET

By using dual gate FETs instead of FETs in a phase inverter LUFET, the LUFET can operate as a balanced modulator which is different from a variable attenuator or variable amplifier. This means the output level is continuously controlled by reversing the phase. Fig.7 shows a photograph of a chip and the equivalent circuit of one example of balanced modulator LUFETs. This LUFET has a configuration identical with that in Fig.5, except that it uses dual gate FETs in common source configuration. This LUFET has a GaAs FET electrode allocation of drain-gates-source-gates-drain. Two 1st gates and source electrode form a slotline series T-junction as an out-of-phase divider. The source electrode is connected to the outer conductor of the coplanar waveguide by an air bridge. Two drains are connected at the inner electrode of the coplanar waveguide. Each 2nd gate is used to control the output signal level. Each output from each FET is controlled by the 2nd gate voltage from some level P_o to 0 and are out of phase with each other, because the input signal is divided and input to each gate-source by the slotline T-junction, out of phase. Therefore, the output signal can be continuously controlled from P_o to $-P_o$. The chip size is only $0.6\text{mm} \times 0.5\text{mm}$. The gate width of each FET is $150\mu\text{m}$.

Fig.8 shows the measured performance of this LUFET. Fig.8(a) shows variable gain characteristics. One 2nd gate bias is changed while the other 2nd gate bias is in the off state. Variable gain performance is obtained over a very broad band. Fig.8(b) shows how the gain and impedances are changed by the 2nd gate bias voltages at 10GHz. The gain S_{21} is controlled from 0.66 to -0.66, while the input and output impedances do not change. Isolation S_{12} is more than 35dB over all frequency points and at any bias point.

Fig.9 shows a photograph of a chip of an other example of a balanced modulator LUFETs. This LUFET has a GaAs FET electrode allocation of source-gates-drain-gates-source. A slotline T-junction as an out-of-phase divider is formed with a conductive pad connecting the two source electrodes and two 1st gates. Two source electrodes which have same potential by the conductive pad at the input port, and a drain construct the coplanar waveguide at the output port. The equivalent circuit of this LUFET is same with Fig.7(b). As with the LUFET shown in Fig.7, the output signal can be controlled from P_o to $-P_o$ continuously by the 2nd gate voltages. The chip size is $0.8\text{mm} \times 0.6\text{mm}$. The gate width of each FET is $150\mu\text{m}$.

Fig.10 shows measured performance of this LUFET. Fig.10(a) shows the variable gain characteristics of the output level. One gate bias is changed while the gate bias is in the off state. As with the former LUFET as shown in Fig.7, very broad band and flat gain control are realized in a very small size. Fig.10(b) shows how the gain and impedances are changed by the 2nd gate bias voltages at 10GHz. Gain S_{21} is controlled from 0.7 to -0.7, while the input and output impedances do not change. Isolation S_{12} is more than 35dB over all frequency points and at any bias point.

Because these LUFETs are very small and broadband, they are effectively used in a 360 degree continuous phase shifter as shown in Fig.11. Conventionally, this type of phase shifter is composed of a 90 degree hybrid, two balanced modulators, and an in-phase hybrid. Conventional hybrids based on passive transmission lines are very large in MMICs because they need several $1/4$ wavelength lines. Furthermore, it is very difficult to make a small balanced modulator in a conventional microstrip type MMIC[16]. For example, it will be composed of in-phase divider such as a Wilkinson divider, two variable amplifiers, and 180 degree hybrid such as a rat-race hybrid. Therefore, a conventional 360 degree continuous phase shifter needs many components, and therefore it is not small or simply configured. Some balanced circuits are realized in uniplanar MMIC form[17] where slotline and coplanar waveguides are combined on one side of the substrate by using an air bridge. In the

balanced modulator LUFET, slotlines and coplanar waveguides are effectively unified with the electrode allocation of the FET. Therefore, very broad band operation is realized in a very small size and simple configuration. The impedance of the balanced modulator is high. Therefore, a combiner LUFET with CDF configuration[2] will be used as a signal combiner. With regard to a 90 degree phase splitter, a circuit in which C-R high pass and R-C low pass filters are attached to two output ports of the CGF divider LUFET[2] will be used because the output impedance of the CGF and the input impedance of the balanced modulator LUFET are both high, although theoretically it has a 3dB loss.

In the Table 1, circuit elements which are used in a phase shifter are summarized. The new circuit based on the LUFETs is very small compared with conventional circuit based on microstrip lines. Furthermore, if miniaturized 90 degree phase divider module is realized, very small continuous phase shifter is realized by the modular design approach[18].

5. Conclusion

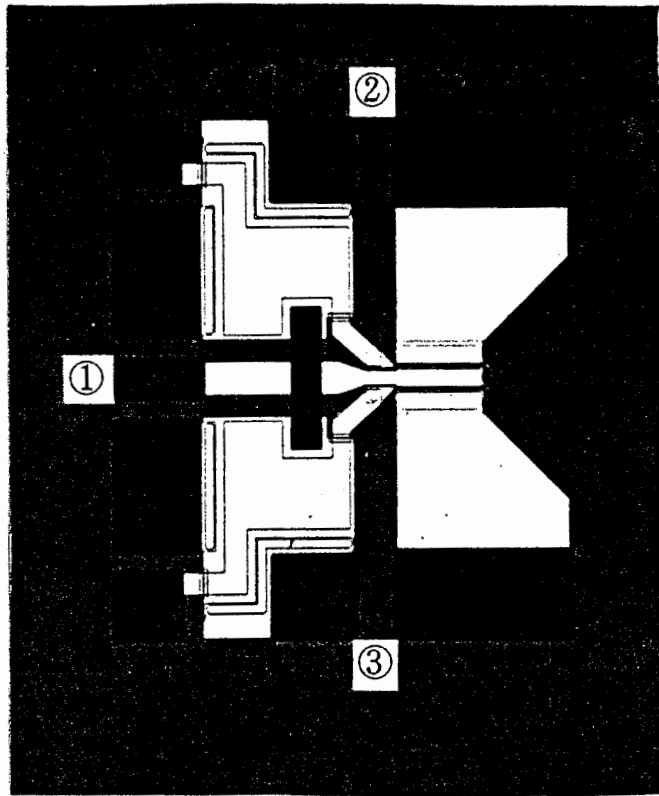
Very small and broadband circuit function modules are proposed and realized by using the idea of Line Unified FETs (LUFETs). They have functions such as signal pass switching, phase control, and level control in almost a conventional FET size up to the Ku band. These new family of LUFETs should prove valuable in realizing a miniaturized phase shifter and highly integrated signal processing circuit for an adaptive antenna.

ACKNOWLEDGMENT

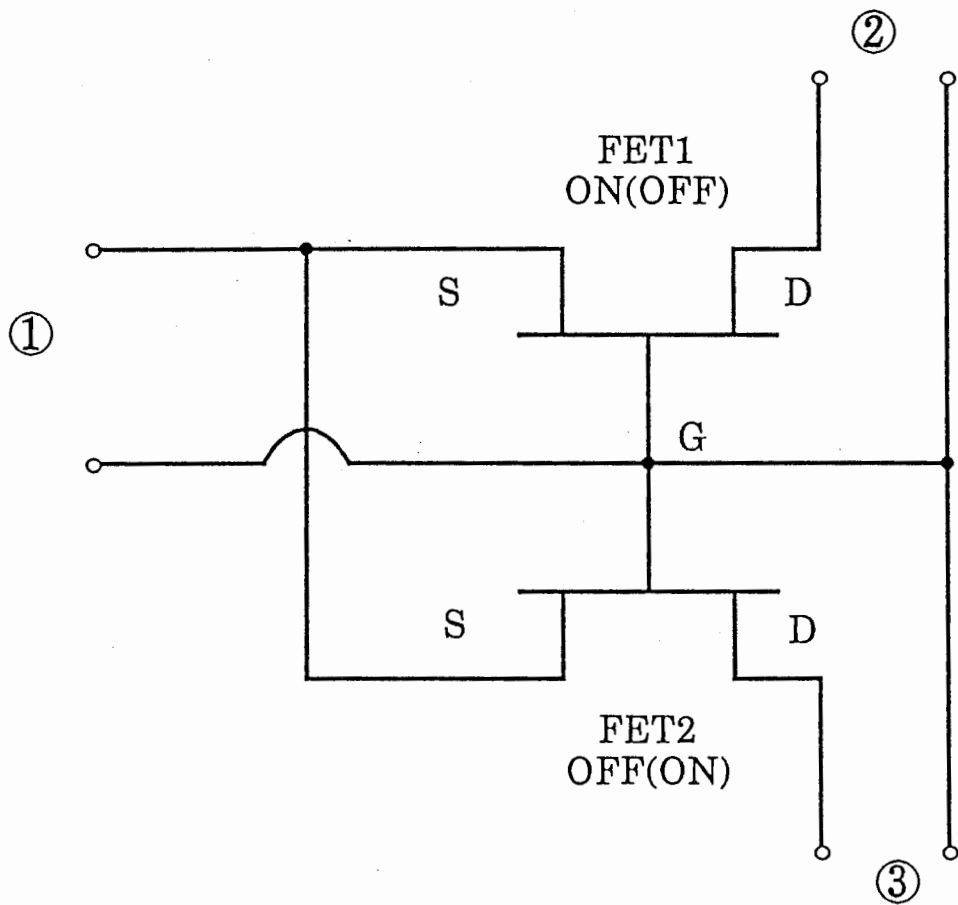
The authors would like to thank Dr. K. Habara of Advanced Telecommunication Research (ATR) Institute International and Dr. Y. Furuhashi of ATR Optical and Radio Communications Research Laboratories for their helpful discussions and suggestions throughout this work. They also thank T. Takenaka for his helpful assistance in MW measurements.

References:

- [1] T.Tokumitsu et al., "ACTIVE ISOLATOR, COMBINER, DIVIDER, AND MAGIC-T AS MINIATURIZED FUNCTION BLOCKS", in *1988 IEEE GaAs IC Symp. Dig.*, pp.273-276.
- [2] T.Tokumitsu et al., "Divider and Combiner Line Unified FETs as Basic Circuit Function Modules", *IEEE Trans. on Microwave Theory Tech.* (to be published)
- [3] R.C. Johnson et al., "*Antenna Engineering Handbook*" New York, McGraw-Hill,
- [4] J.F.White, "Diode Phase Shifters for Array Antennas", in *IEEE Trans. on Microwave Theory and Tech.*, vol.MTT-22, No.6, June 1974, pp.658-674.
- [5] L.Dunleavy, "GaAs MMICs perform in phase shifters", on *Microwave & RF*, April 1984, pp.49-52.
- [6] G.D.Lynes et al., "Design of a Broad-Band 4-Bit Loaded Switched-Line Phase Shifter", in *IEEE Trans. on Microwave Theory and Tech.*, vol.MTT-22, No.6, June 1974, pp.693-697.
- [7] P.Bauhahn et al., "30GHz Multi-Bit Monolithic Phase Shifters", in *1985 Microwave and Millimeter-wave Monolithic Circuit Symposium Dig.*, pp.4-7.
- [8] M.J.Schindler et al., "MONOLITHIC 6-18GHz 3 BIT PHASE SHIFTER", in *1985 IEEE GaAs IC Symp. Dig.*, pp.129-132.
- [9] P.Maloney et al., "Continuously Variable L-Band Monolithic Phase Shifters Using GaAs", in *1986 IEEE GaAs IC Symp. Dig.*, pp.78-81.
- [10] P.Mozingo et al. "*Introduction to Adaptive Arrays.*" NEW YORK: Wiley,1980.
- [11] "Exploring New and Novel Monolithic Microwave Integrated Circuits-Functionality Beyond Amplifiers", on p.23 in *Advanced Program of 1989 IEEE GaAs IC Symp.*
- [12] T.Tokumitsu et al., "Very Small, Ultra-Wideband MMIC Magic-T and Applications to Combiners and Dividers", in *IEEE Trans. on Microwave Theory Tech.*, vol.MTT-37, Dec. 1989.
- [13] T.Takenaka et al., "A MINIATURIZED, BROADBAND MMIC MIXER", in *1989 IEEE GaAs IC Symp. Dig.*
- [14] S.Hara et al., "Novel Unilateral Circuits for MMIC Circulator", in *IEEE Trans. on Microwave Theory Tech.* (to be published)
- [15] C.Belove et al., "*HANDBOOK OF MODERN ELECTRONICS AND ELECTRICAL ENGINEERING.*" JOHN WILEY & SONS, 1986.
- [16] P.J.Meier et al., "Integrated X-band sweeping super-heterodyne receiver", in *IEEE Trans. on Microwave Theory and Tech.*, vol.MTT-19, July 1971, pp.600-.
- [17] M.Muraguchi et al., "Uniplanar MMIC's and Their Applications", in *IEEE Trans. on Microwave Theory and Tech.*, vol.MTT-36, Dec. 1988, pp.1896-1901.
- [18] T.Tokumitsu et al., "An MMIC Design Concept Based on Fundamental Circuit-Function Modules", *National Convention Record*, Spring 1988, IEICE, SC-8-1.

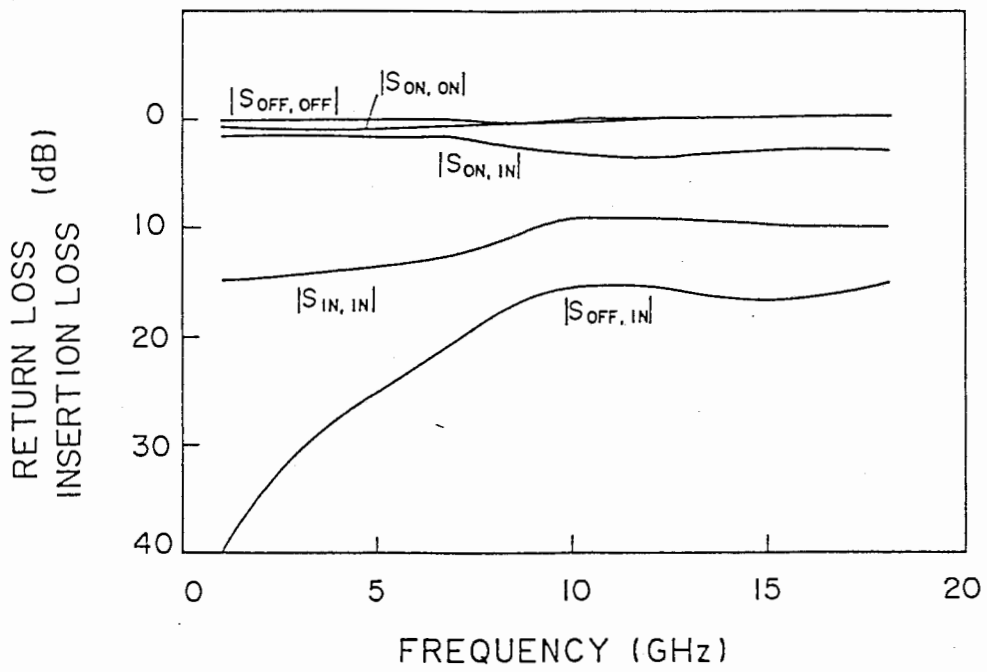


(a) photograph of the chip

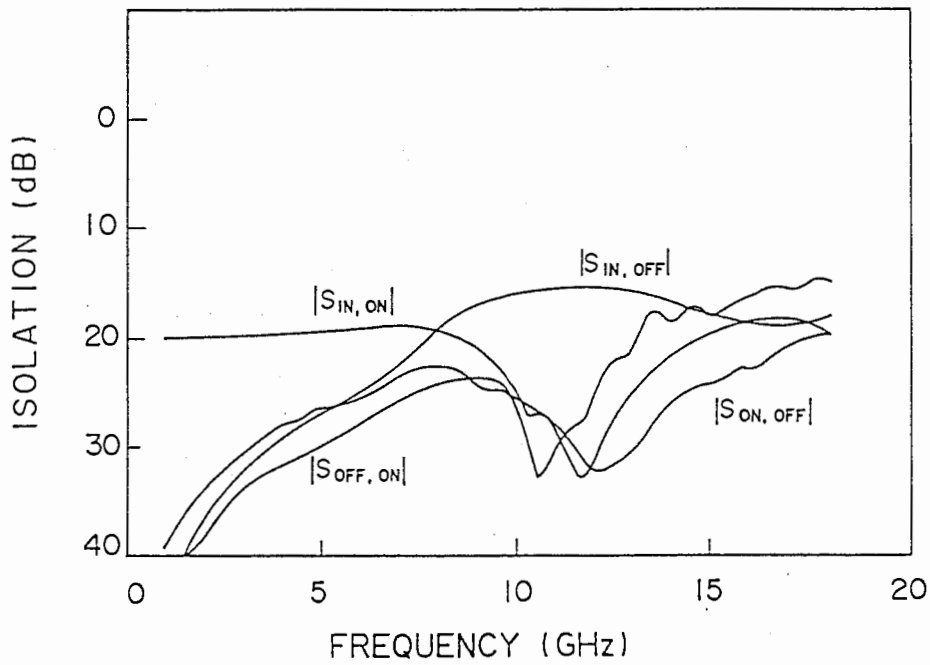


(b) equivalent circuit

Fig.1. The schematics of a fabricated in-phase switching divider LUFET.

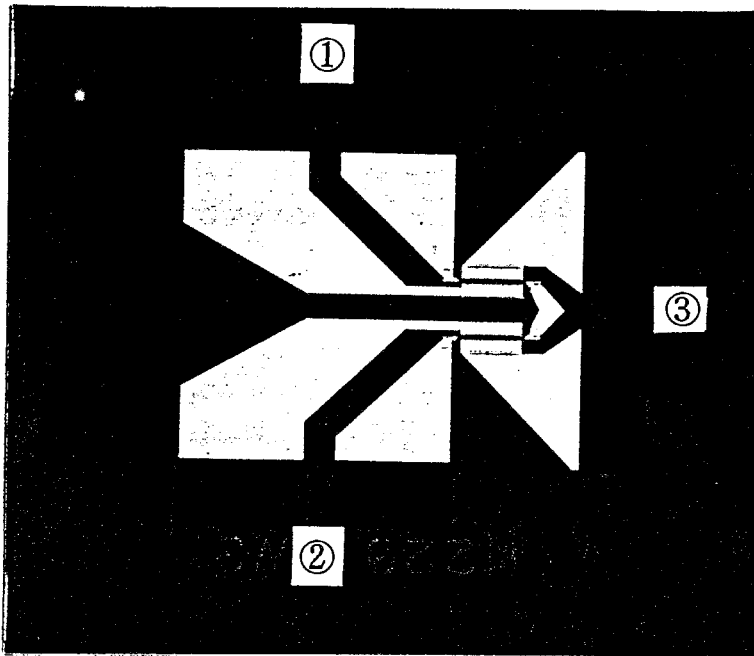


(a) return and insertion loss

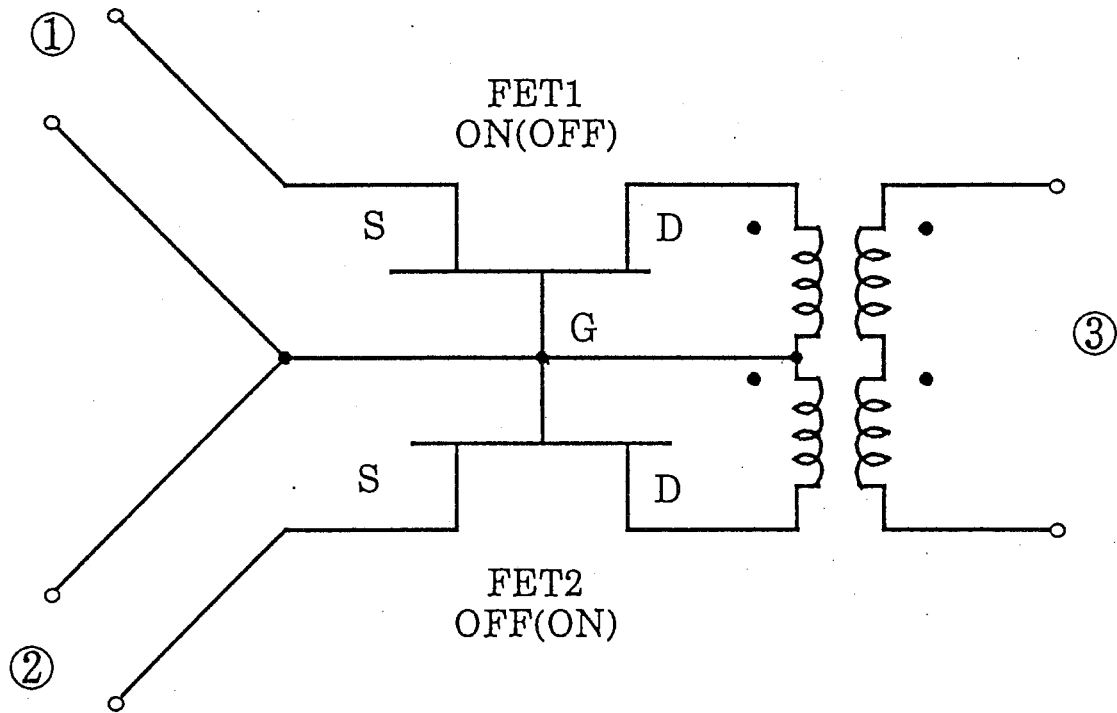


(b) isolation

Fig.2 Measured performance of in-phase switching divider LUFET.

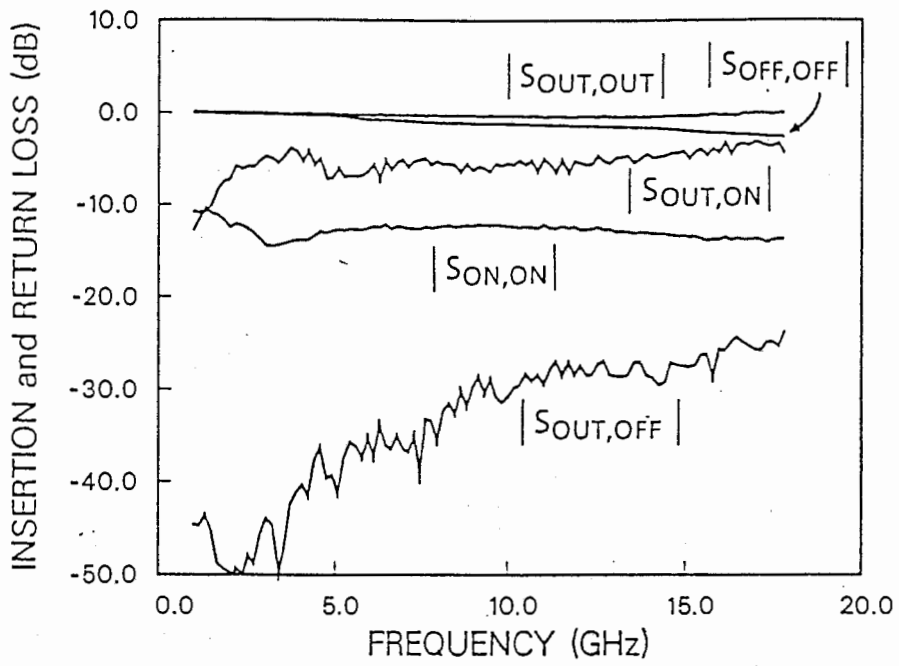


(a) photograph of the chip

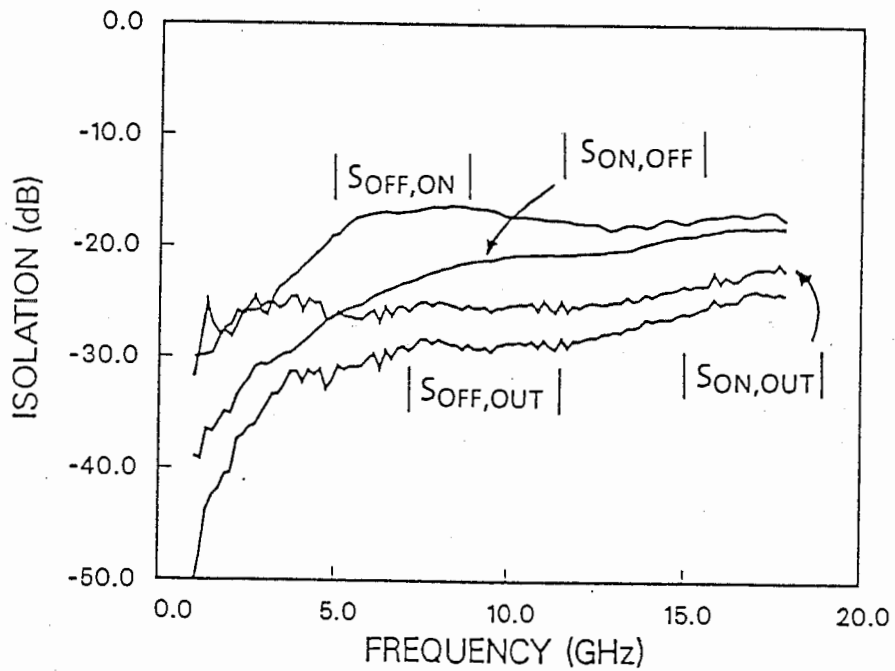


(b) equivalent circuit

Fig.3 The schematics of a fabricated out-of-phase switching combiner LUFET.

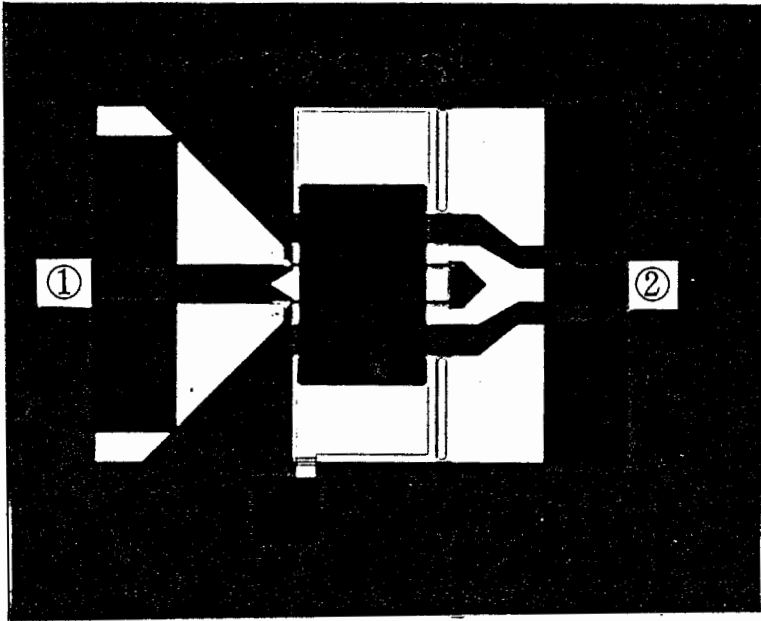


(a) return and insertion loss

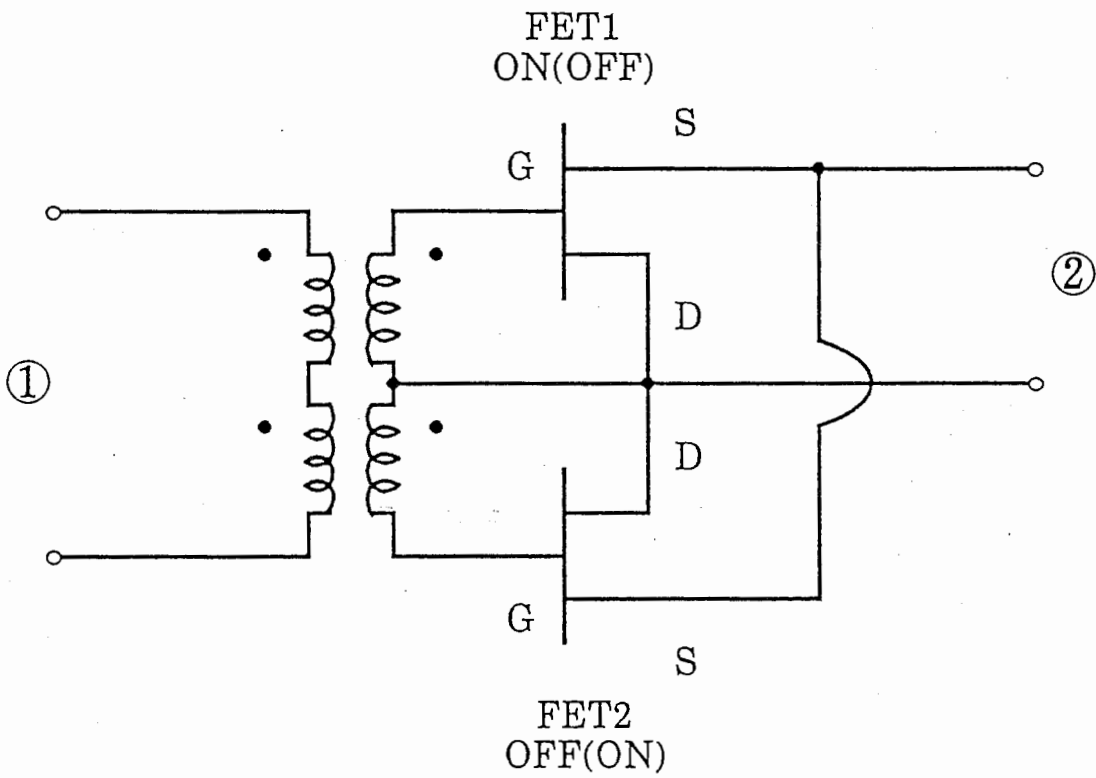


(b) isolation

Fig.4 Measured performance of out-of-phase switching combiner LUFET.



(a) photograph of the chip



(b) equivalent circuit

Fig.5 The schematics of a fabricated phase inverter LUFET.

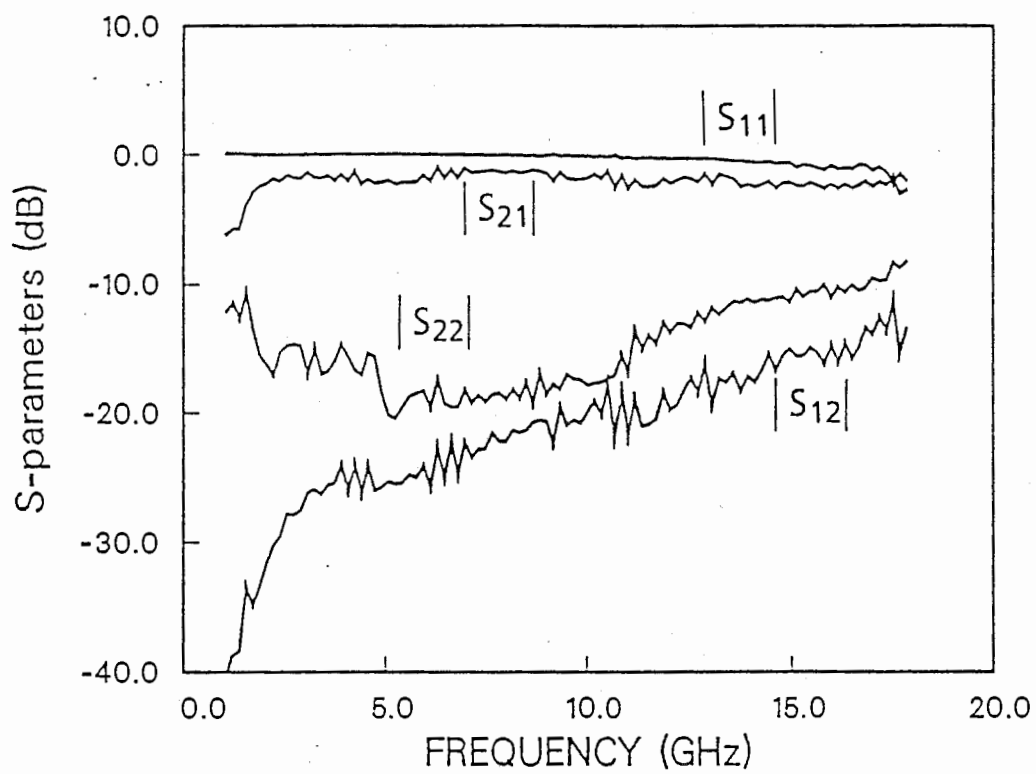
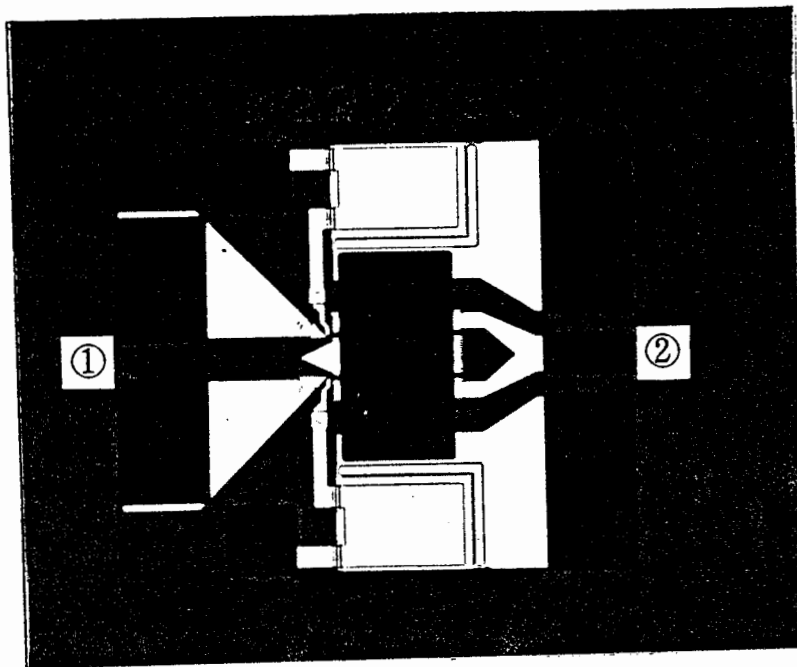
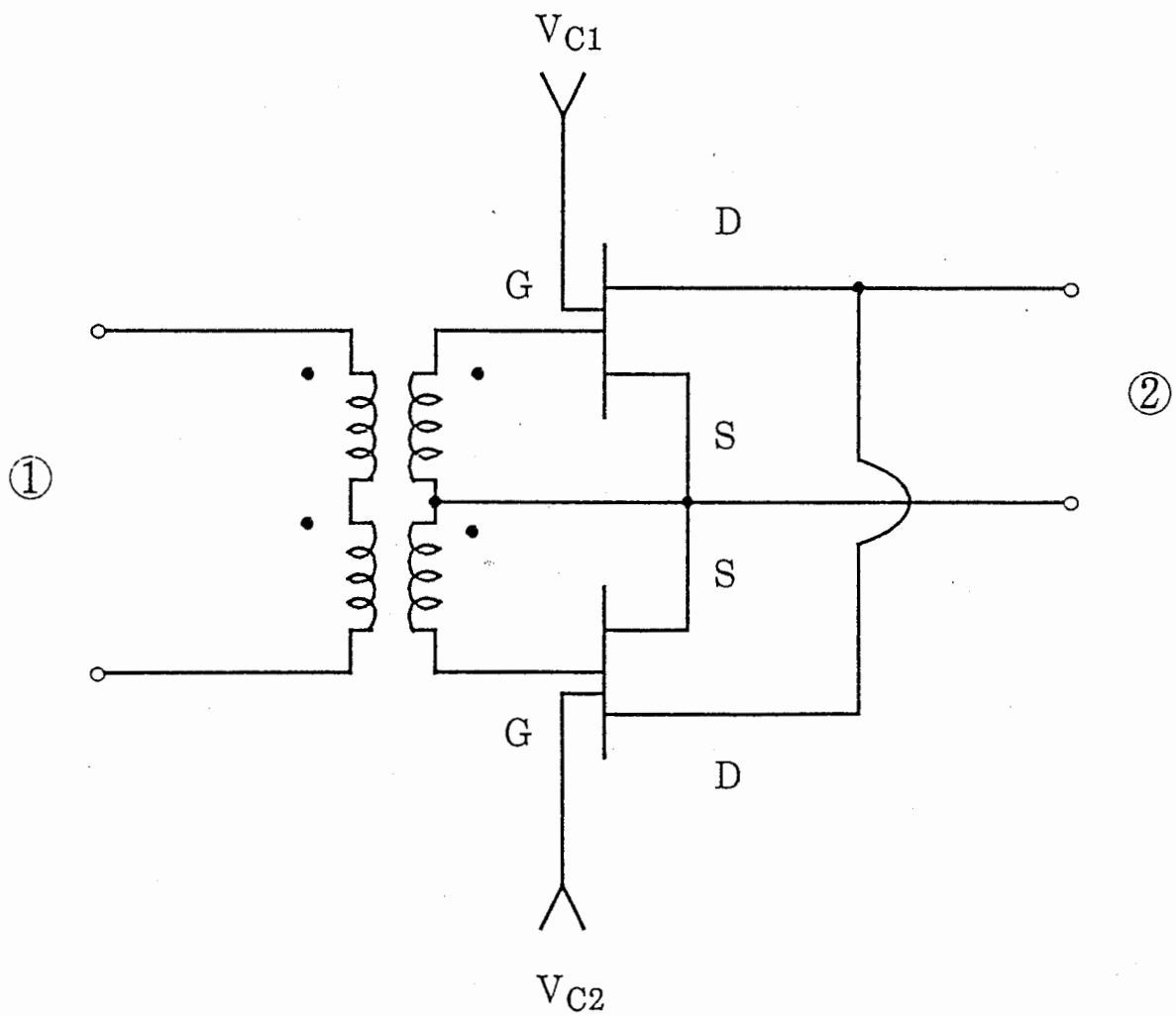


Fig.6 Measured performance of phase inverter LUFET.

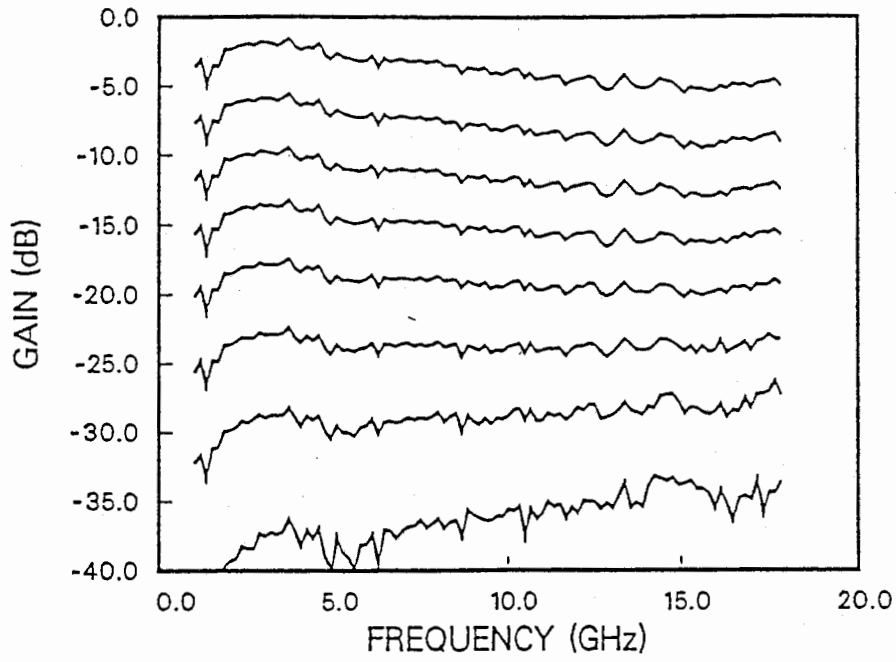


(a) photograph of the chip

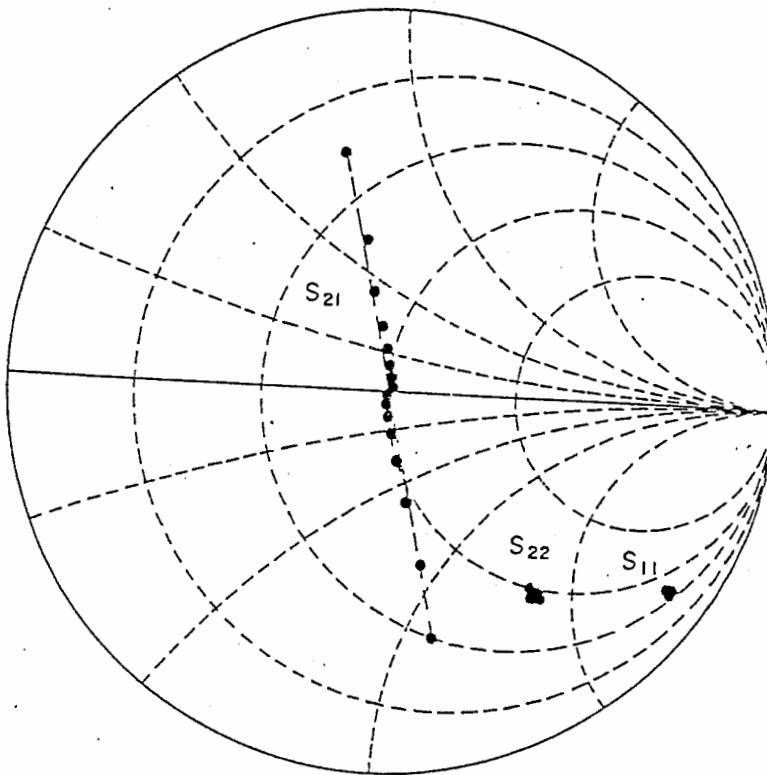


(b) equivalent circuit

Fig.7 Schematics of a fabricated balanced modulator LUFET.



(a) frequency characteristics of voltage control gain



(b) gain and impedance characteristics vs. control voltage at 10GHz

Fig.8 Measured performance of balanced modulator LUFET

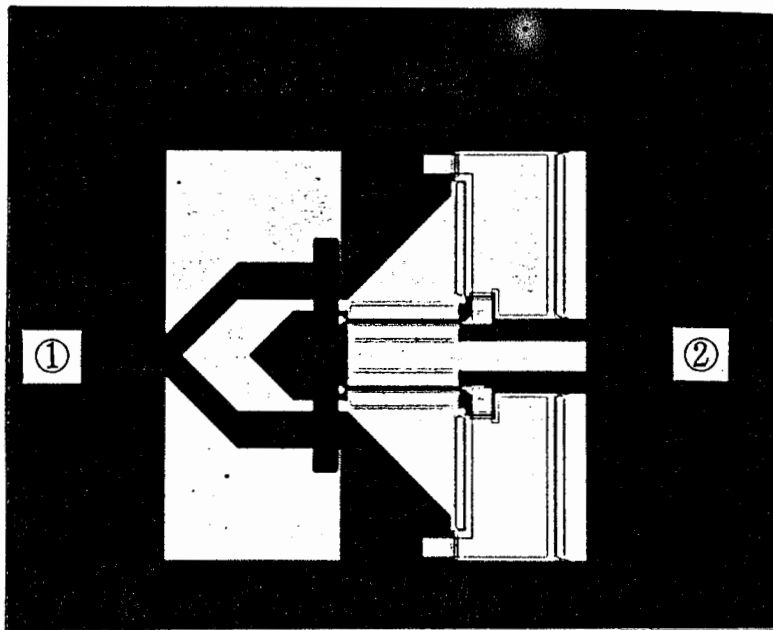
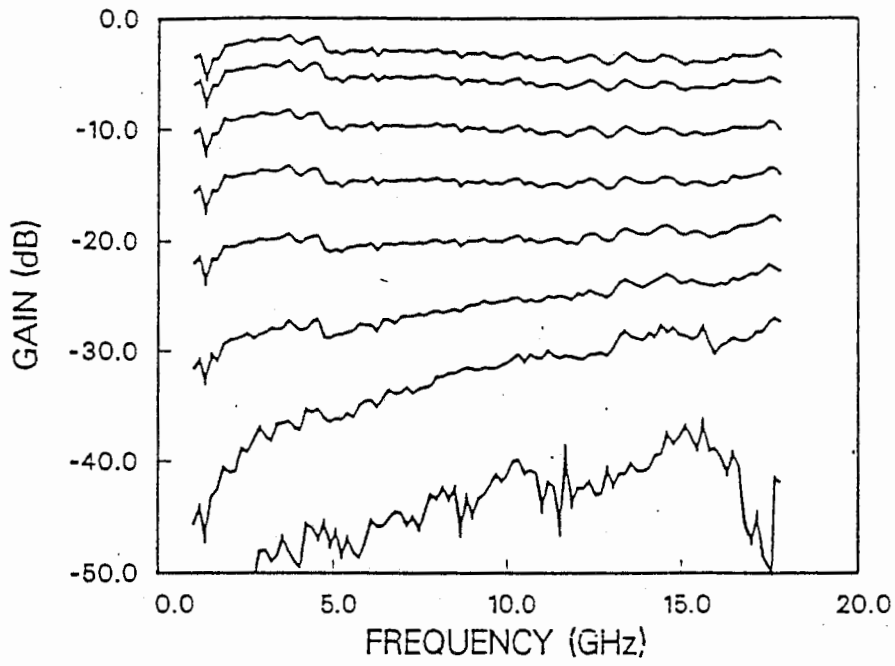
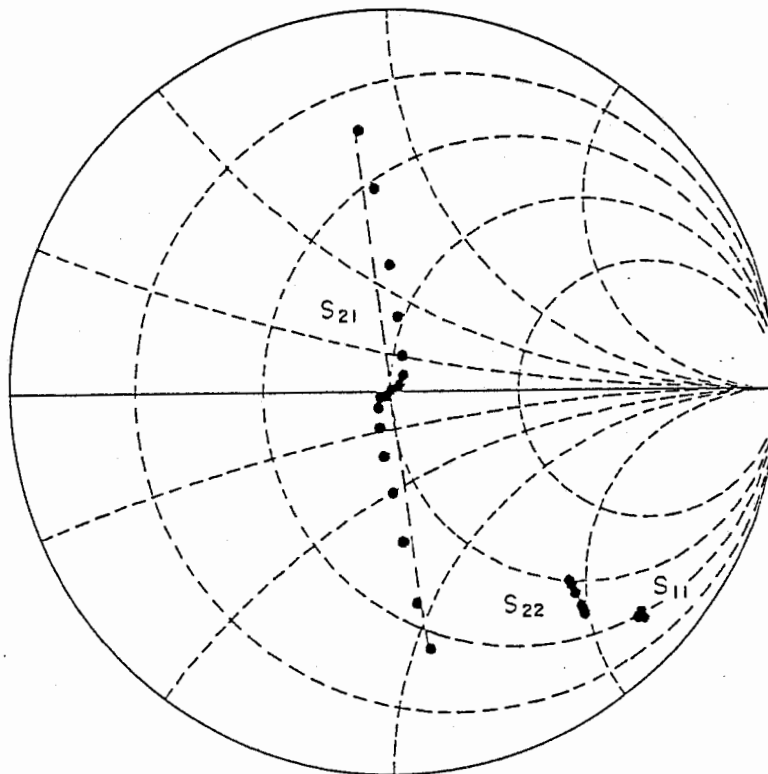


Fig.9 Photograph of a fabricated balanced modulator LUFET.



(a) frequency characteristics of voltage control gain .



(b) gain and impedance characteristics vs. control voltage at 10GHz

Fig.10 Measured performance of balanced modulator LUFET

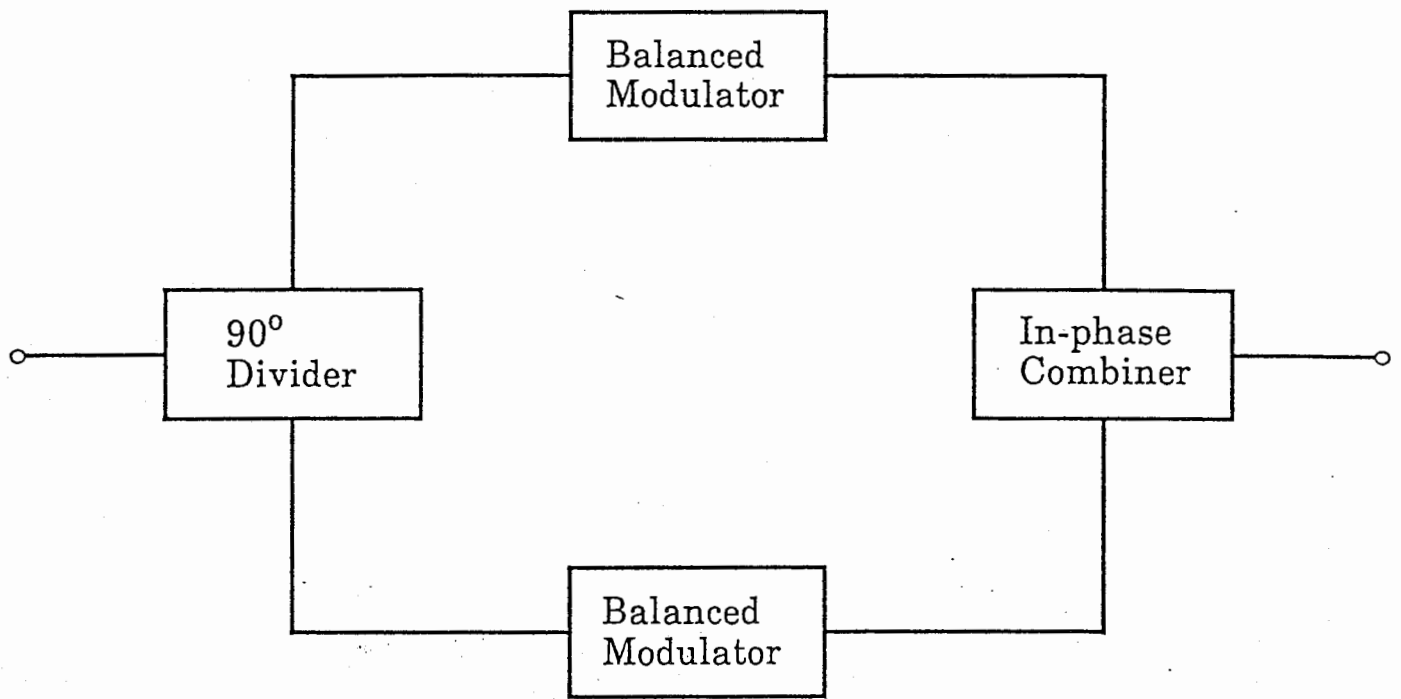


Fig.11 Block diagram of 360 degree continuous phase shifter.

	Conventional Circuit based on Microstrip Lines	New Circuit based on Line United FETs
90° Divider	Branch-Line Hybrid	In-Phase Divider LUFET(CGF) and R-C Filters
Balanced Modulator	Wilkinson Divider, Variable Amplifier and Rat-Race Hybrid	Balanced Modulator LUFET
In-Phase Combiner	Wilkinson Combiner	In-Phase Combiner LUFET(CDF)

Table.1 An example of microwave elements that used in a phase shifter.

第4章 受動素子の能動化

4-1. アクティブインダクタ

4-1-1. 抵抗帰還型アクティブインダクタ

4-1-2. FET帰還型アクティブインダクタ

4-1-3. カスコードFET帰還型アクティブインダクタ

以上の大部分については、論文として発行されている[1-9]ので、それらを参照していただきたい。ここでは、その後追実験したものや未発表の資料について記述することとする。

抵抗帰還型アクティブインダクタについては、63年度試作において簡易バイアスタイプでかつコンパクトに構成したものを試作した。そのチップ写真を図4-1に、特性を図4-2に示す。図より、エアーブリッジを接地導体の上を飛ばすことによって小型化をはかったタイプのもの(c,d)は、そうでないもの(a,b)に比べて共振周波数が低い。又、図4-3に62年度試作アクティブインダクタにおいて、帰還抵抗とFET間の接続長が、アクティブインダクタの特性に与える影響を示す。実線は測定値、一点鎖線は接続長を無視した場合のシミュレーション値、破線は接続長を考慮した場合のシミュレーション値を示す。接続長を無視した場合と、考慮した場合には、共振周波数が約5GHzも異なっている。アクティブインダクタにおいては、素子間の接続部での位相回りが共振周波数に非常に影響を与える。さらに、図4-4に基板裏面とのキャパシタンスの影響を示す。(b)は裏面との結合容量を無視した場合、(a)はそれを考慮した場合である。無視した場合には、アクティブインダクタに方向性はない($S_{11}=S_{22}$, $S_{21}=S_{12}$)が、考慮すると方向性を生じ、測定値と同じ傾向を示す。これらのことからアクティブインダクタのパターン設計をする際には、エレメント間のキャパシタ、インダクタを最小になるように設計することが非常に重要である。

図4-5は抵抗帰還型アクティブインダクタにおける入出力特性を示す。測定を行なった電力範囲内(~13dBm)では、線形に動作した。この結果は、論文中[9]に示した許容電力特性を求めた式と一致する。

図4-6にFET帰還型アクティブインダクタにおけるFETのゲート幅とインピーダンスの関係を示す(計算値)。(a)は、帰還FETのゲート幅のみを変えた場合で、論文[9]の図面と同一である。(b)は、両方のFETのゲート幅を変化させた場合である。これらの結果から次のことがいえる。すなわち、カスコードFETのゲート幅(g_m)で損失が決まり、帰還FETのゲート幅(g_m)でインダクタンスが決まる。

4-1-4. 可変インダクタ

抵抗帰還型アクティブインダクタの帰還抵抗を無バイアスのFETに置き換え、そのゲート電圧を制御することによって、可変インダクタが実現できる。図4-7に測定に用いたチップの写真とその等価回路を示す。このパターンは、本来FET帰還型アクティブインダクタのジャイレータとしての特性を測定するための物である。端子①を開放にすることにより、帰還FETが無バイアスとなり、 V_{g3} によって帰還抵抗値を変化させることができる。測定結果を図4-8に示す。図に示したように、10数倍のインダクタンス値の変化を得ることができる。さらにFET帰還アクティブインダクタにおいても、帰還FETをデュアルゲートFETに置き換えることによって、低損失な可変インダクタが実現できると思われる。回路は試作していないが、デュアルゲートFETの測定結果(M153B)を帰還部に挿入してシミュレーションすることによって、可変特性を計算することができる。

4-1-5. アクティブインダクタの応用

(1)能動フィルタへの応用

アクティブインダクタは、アクティブジャイレータにおいて、入力端に容量を付加することにより[実際にはFETのゲート・ソース間浮遊容量 C_{gs} を用いている]、他端から見た時にインピーダンスが反転して、インダクタに見えることを用いている。ジャイレータを用いることにより、回路網の変換ができ、フィルタ回路におけるインダクタのキャパシタへの置き換え、直列素子の並列素子への置き換え等が可能になり、スパイラルインダクタを用いない能動フィルタの実現が期待できる。本アクティブインダクタは、能動フィルタ実現へむけての最有力候補といえる[10]。

(2)可変インダクタの応用

可変インダクタの応用としては、移相器等の従来可変容量ダイオードが用いられていた分野がまず考えられる[11]。一般にバラクタダイオードの可変範囲は数十%からせいぜい2倍程度であるから、この可変インダクタの広範囲なインダクタンス可変特性は、各種の応用に有効であると考えられる。その外、帯域可変増幅器[11]や可変フィルタが有力な応用範囲であろう。又、例えば測定器等に用いられている広帯域発振器においては、ゲートにインダクタを装加したFETによる負性抵抗と、電圧可変の共振器であるYIGによって実現されているが、YIGの周波数に対するインピーダンス軌跡と、負性抵抗の軌跡とが逆向きであり、広帯域に最大Qの場所で発振させることが難しく、中心周波数から離れるに従って、位相雑音が増加する等の問題があった。FETのゲート部分に可変インダクタを用いることによって、負性抵抗の最大点を、常にYIGのインピーダンス軌跡に追従させ、広帯域にわたって低位相雑音の発振器がえられる可能性がある。これについては、TEGとして、M299を作成したが、これはアクティブインダクタとして抵抗帰還を用いているため損失が多く、負性抵抗は生じない。

(3)カスコードFET帰還アクティブインダクタの発振器への応用

カスコードFET帰還アクティブインダクタにおいては、負性抵抗とインダクタの並列回路に抵抗を並列に付加して、無損失のインダクタを実現している。ここで、並列容量を付加することにより、発振器として動作できると考えられる。可変の負性抵抗特性の基礎検討をするためのTEGとして、並列抵抗をつけない形のカスコードFET帰還アクティブインダクタ(M303OSC)を試作してあったので、この回路を用いて発振実験を行なった。まず、M303OSCのチップ写真を図4-9に、負性抵抗特性を図4-10に示す。約6GHz~15GHzの間で負性抵抗を生じ、その最大値は -116Ω (at 10.5GHz)であった。

当初、チップに直接プローブを当て、プローブ先端の浮遊容量によって発振を起こすことを狙ったが、うまくいかなかった。これは、直接プローブを当てると、 50Ω の抵抗を並列に接続したことになり、負荷Qが小さくなりすぎるからである。そこで、プローブヘッドをパッドからわずかに浮かし、小さな直列容量を介して、チップとプローブを結合させることにより、実験を試みた。この場合、アクティブインダクタから付加側をみると、微小なCと 50Ω の抵抗 Z_0 の直列接続となっている。これを並列接続の C_s と R_s に変換すると、

$$R_s = \frac{1 + \omega^2 C^2 Z_0^2}{\omega^2 C^2 Z_0} \quad (4-1)$$

$$C_s = \frac{C}{1 + \omega^2 C^2 Z_0^2} \quad (4-2)$$

となる。ここで例えば、Cが 0.1pF 程度とすると、対象とする周波数範囲では、 $1 \gg (\omega C Z_0)^2$ であるから、 R_s と C_s は次式で近似される。

$$R_s \approx \frac{1}{\omega^2 C^2 Z_0} \quad (4-3)$$

$$C_g \approx C$$

(4-4)

よって、負荷はQ値の高いキャパシタCとなり、結合度は小さいものの負荷Qは極めて高くなる。

図4-11(a,b)に発振スペクトルを示す。スペクトル純度は悪いものの発振が確認された。発振出力が小さいのは、微小なCで結合させているためである。又、スペクトル純度が悪いのは以下の理由であろう。すなわち、プローブヘッドをチップから浮かせ、その間隔によって結合容量が決まるという機械的にかつ微妙な条件で発振が行なわれており、このプローブヘッドとチップとの間隔は、クリーンルームの空調の送風や吸着用の真空ポンプの振動によって、絶えず小さく変動している。これらの振動によって結合度と容量が変化するので、発振スペクトルはAM変調とFM変調を同時に受けたような形になっている。図4-11(b)のスペクトラムはまさにそれを示している。図4-11(c)は、発振のふらつきを示している。これは、スペクトラムアナライザの[maxhold]の機能を用いて記録したものであり、約30MHzの中心周波数のふらつきが観測された。これは、結合Cの変化が、機械的振動によるもので、Cの変化スピードが比較的遅いことを示している。図4-11(d)はカスコードFETのバイアスを変化させることによる発振周波数の可変特性である。この図はスペクトラムアナライザの[maxhold]の機能を用いて、バイアスを変化させ、その発振スペクトルの周波数と出力の軌跡をとったものである。7.27GHz~7.59GHzの可変特性が得られた。

以上のことから、無抵抗のカスコードFET帰還アクティブインダクタに並列に容量を付加し、それをバッファアンプで受けることにより、スペクトル純度が良く、出力も中程度の発振器が実現できると思われる。しかも、この発振器においては、以下の様な特徴を有すると思われる。

- a. 共振器として、伝送線路や誘電体を用いずに、FETとキャパシタのみで実現できるため非常に小型化がはかれる。
- b. カスコードFETのバイアスを変化させることによる可変インダクタ特性により世界で初めての可変インダクタを用いたVCOが実現できる。
- c. 線形シミュレーションから求められるインダクタンス値と外づけの並列容量値から容易に発振周波数を決定できる可能性がある。

4-1-6. 今後の課題

フィルタ等への応用を考えた場合、能動素子であるから電力消費が必ず行なわれ、かつFETからのノイズの発生も欠点となる。しかしながら、回路の小型化、高集積化を考えた場合には能動フィルタは非常に有効な手段であり、今後、フィルタ全体でみたときの低電力化、低損失化をはかると共に、各種シミュレーション、試作を通じて従来のフィルタとの得失を明確にし、適用範囲を見極める必要がある。又、逆にフィルタ部の特性劣化を補うシステム設計についても考慮していく必要がある。又、低損失アクティブインダクタにおいては、バイアス供給用回路によって、低損失性がそこなわれており、この点の改良が必要であろう。アクティブインダクタを直列に用いた時のバイアス供給も課題となる。IF段等の比較的低い周波数の広帯域MMICアンプ等においては、あまり雑音に対する特性は厳しくなく、かつ低い周波数においてはスパイラルインダクタが非常に大きな面積を有するので、アクティブインダクタの適用に有利であろう。

4-2. アクティブサーキュレータ

4-2-1. アクティブサーキュレータ

MMIC化が切望されていて、未だ実現されていない物の一つに、サーキュレータがある。サーキュレータの動作は文献[12]の様にアンプと方向性結合器の組み合わせで実現できる

が、この場合、方向性結合器のサイズが大きく、又、帯域が狭いために、実際的には、MMIC化が困難である。又、従来のアクティブサーキュレータの提案はサーキュレータの機能をそのまま実現しようとしていた[12-14]が、ここでは、実際の回路応用上のサーキュレータの動作としては、 $S_{13}=1$ よりも、 $S_{13}=0$ の方が良いことに着目し、かつ、逆相/同相の組み合わせで小型化を可能とした、アクティブサーキュレータについて述べる。これについても論文誌に投稿中であるので、そのコピーを綴じる。論文誌に投稿した原稿に載せていない資料の一部をつぎに載せる。

図4-12は、マジックT LUFETの出力段にCDFを接続することにより、準サーキュレータを実現したものである。図4-13は、測定値を示す。1-18GHzにおいて、挿入損失約5dBを得た。図4-14はM216のNFの測定値を示す。M216においては伝送損失が6dBあるので、実質的なNFは、1dB程度である。

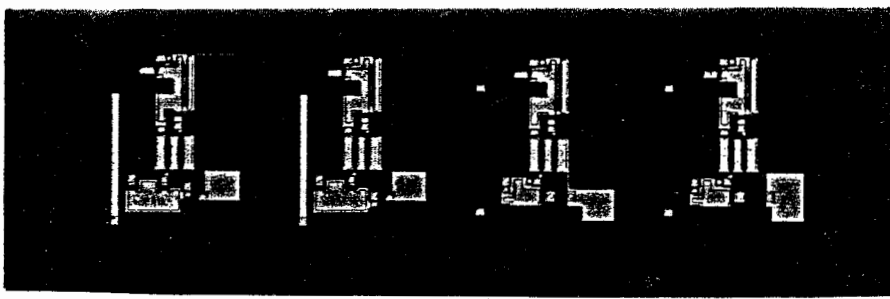
4-2-2. 今後の課題

Quasi-Circulator-Moduleにおいては、能動素子を用いており、又、原理的にも3dBの損失がある。このため、許容電力、ノイズ、消費電力、損失等が課題となっている。ここで、広帯域性を犠牲にすれば、損失は解決できる。又、アクティブマッチング技術を用いているため、インピーダンス系を 50Ω ではなくうまく選んでやれば、許容電力も増す。

実用性のあるMMICサーキュレータの実現は、非常にインパクトのある仕事であり、今後も検討を続ける必要がある。

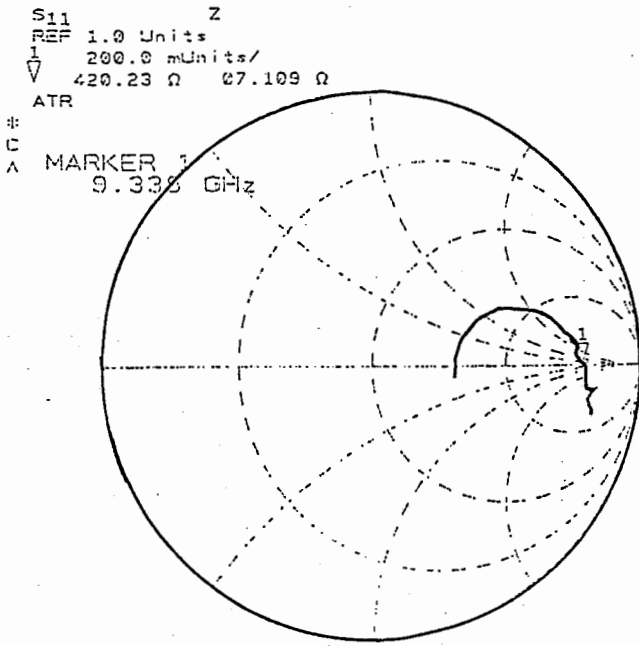
[参考文献]

- (1) 徳満 他「MMIC化に適したアクティブインダクタの一構成法」昭和62年信学総全大、No.760.
- (2) 原 他「アクティブインダクタによるMMIC広帯域増幅器の小型化」昭和63年信学総全大、No.C-649.
- (3) S.Hara et al., "Broad Band Monolithic Microwave Active Inductor and Application to a Miniaturized Wide Band Amplifier," in *IEEE 1988 MMIC Symp. Dig.*, VII-4.
- (4) 徳満 他「アクティブインダクタの信号電力依存性」昭和63年信学会秋季全国大会、No.C-352.
- (5) 第2章の文献(5)と同じ.
- (6) 原 他「MMICアクティブインダクタの低損失化」1989年春季信学全大、No.C-704.
- (7) 原 他「低損失アクティブインダクタの構成と特性」信学技報、MW89-11.
- (8) S.Hara et al., "Lossless, Broadband Monolithic Microwave Active Inductors," in *1989 IEEE MTT-S Dig.*, pp.955-958.
- (9) S.Hara et al., "Lossless, Broadband Monolithic Microwave Active Inductors," in *IEEE Trans. on Microwave Theory and Tech.*, MTT-37, Dec., 1989.
- (10) S.E.Sussman-fort, "Design Concepts for Microwave GaAs FET Active Filters," in *IEEE Trans. on Microwave Theory and Tech.*, MTT-37, pp.1418-1424, Sep., 1989.
- (11) E.M.Bastida et al., "GaAs Monolithic Microwave Integrated Circuits using Broadband Tunable Active Inductors," in *EuMC Dig.*, pp.1282-1287, 1989.
- (12) Y. Naito et al., "A NEW TYPE OF ELECTRONIC CIRCULATOR AT 800MHz BAND", in *Proc. 10th European Microwave Conf.*, 1980, pp.502-506.
- (13) I.J.Bahl, "THE DESIGN OF A 6-PORT ACTIVE CIRCULATOR", in *1988 IEEE MTT-S Int. Microwave Symp. Dig.*, pp.1011-1014.
- (14) M.A.Smith, "GaAs MONOLITHIC IMPLEMENTATION OF ACTIVE CIRCULATORS", in *1988 IEEE MTT-S Int. Microwave Symp. Dig.*, pp.1015-1016.

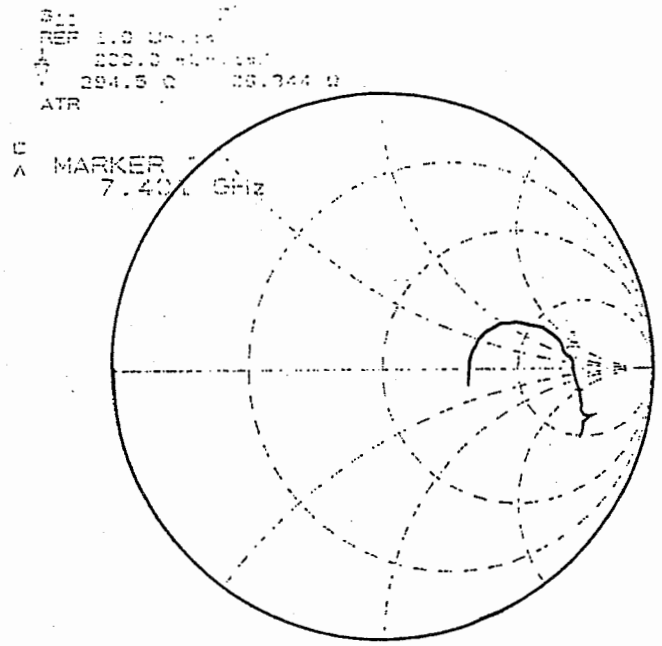


(a) (b) (c) (d)
 $R_f =$ 600 1000 600 1000

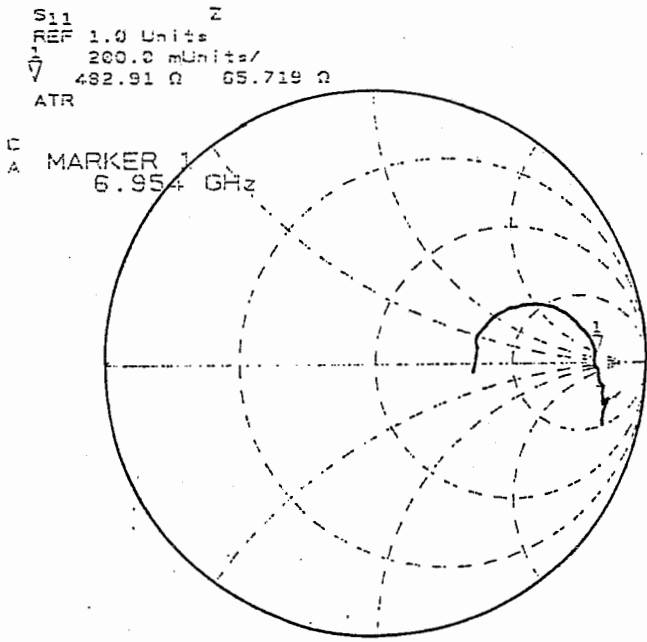
図4-1 アクティブインダクタのチップ写真



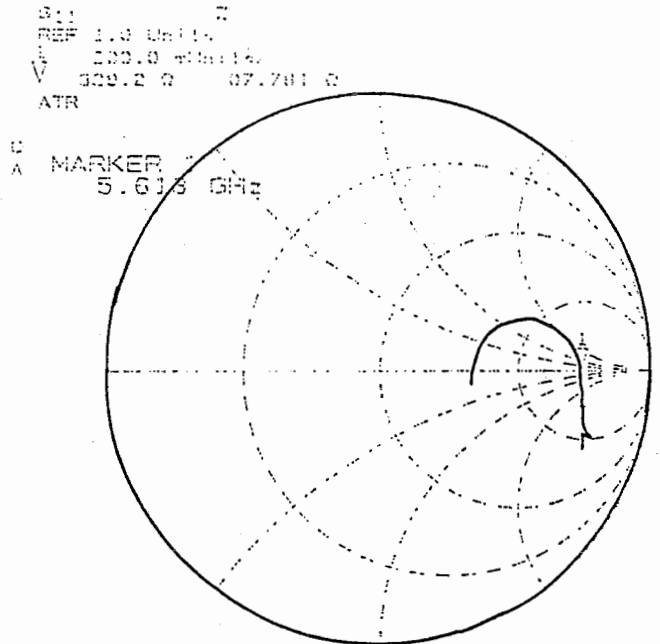
(a)



(c)



(b)



(d)

図4-2 アクティブインダクタのインピーダンス特性($F=0.1\sim 15\text{GHz}$)

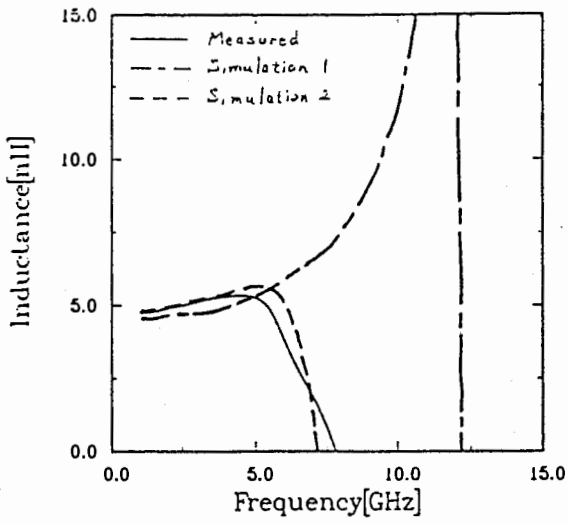


図4-3 素子間結合長の影響

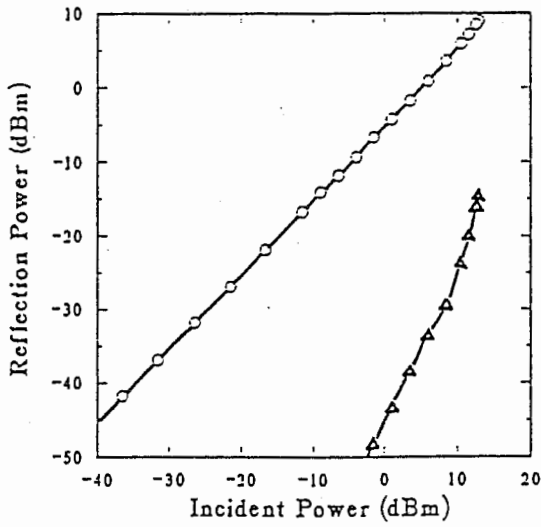
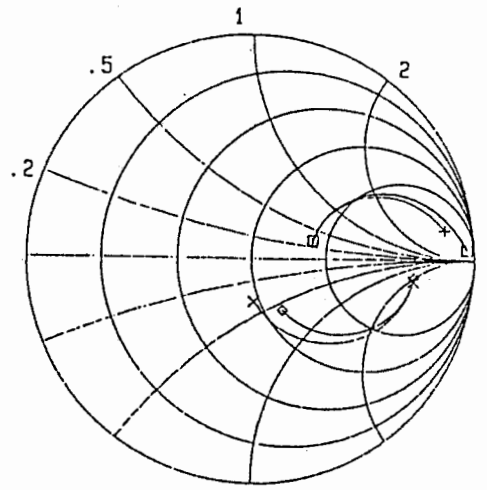
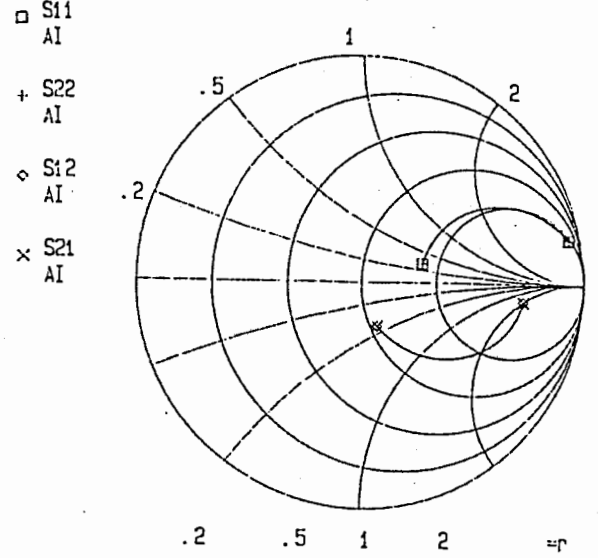


図4-5 抵抗帰還アクティブインダクタの電力特性

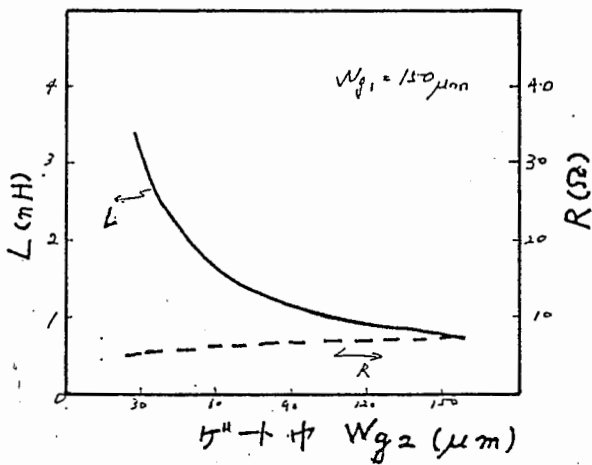


(a) 容量を考慮した場合

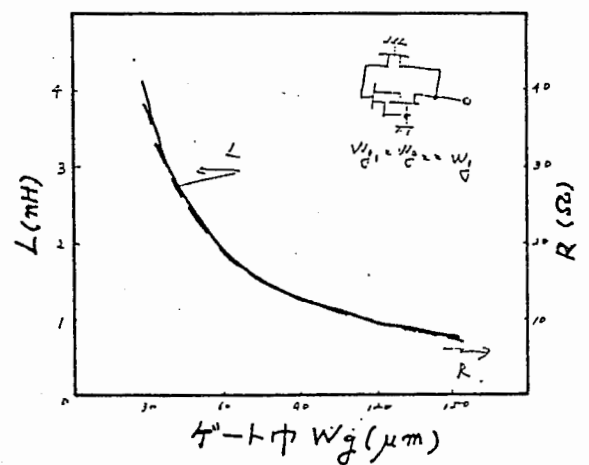


(b) 容量を無視した場合

図4-4 基板裏面との容量の影響

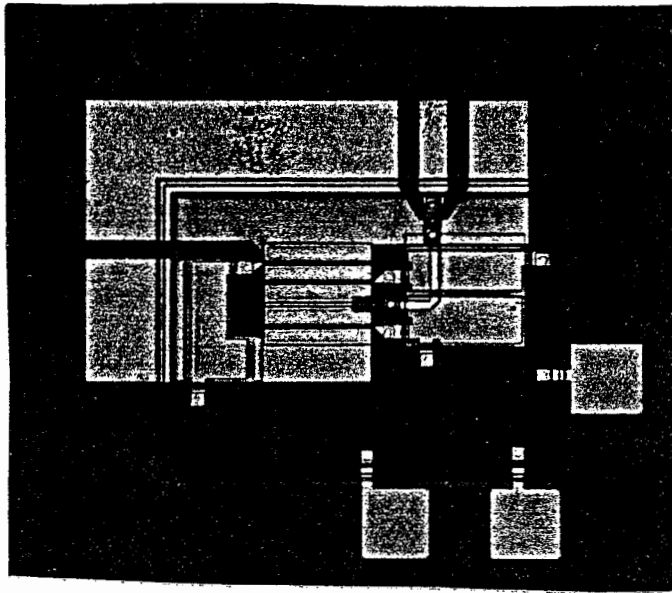


(a) 帰還部のみ変化

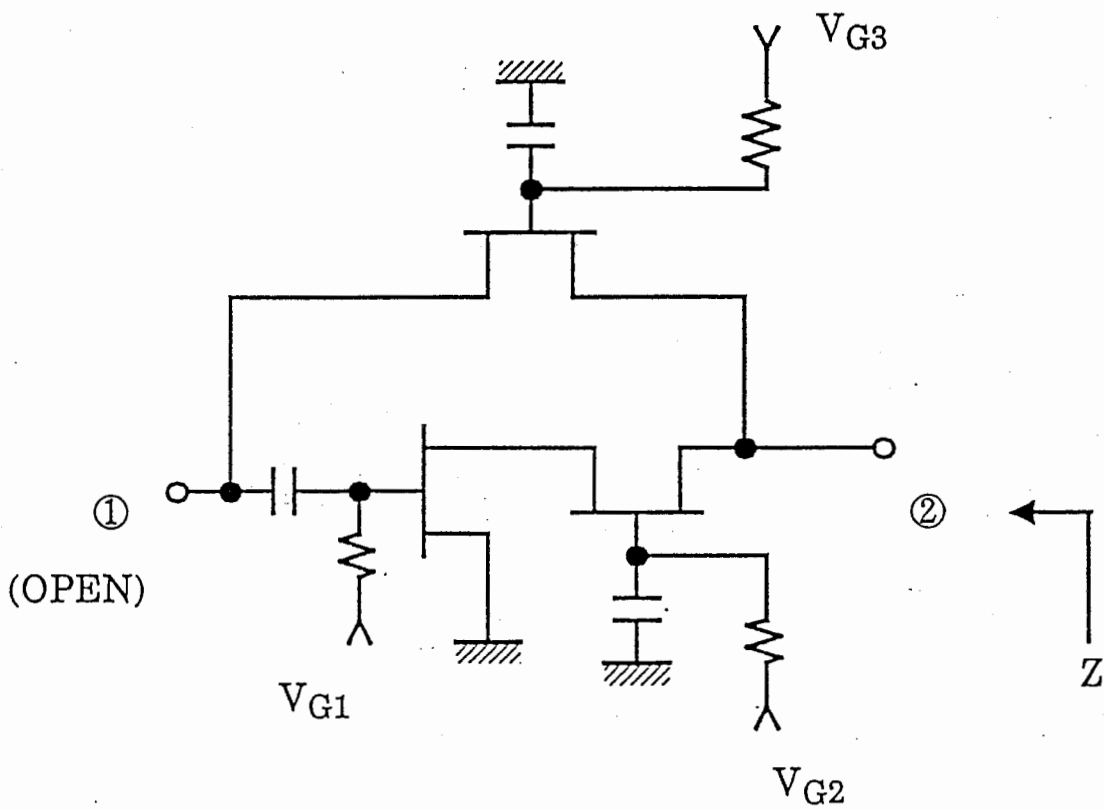


(b) 両方変化

図4-6 FET帰還アクティブインダクタのインピーダンスのゲート幅依存性



(a) チップ写真



(b) 等価回路

図4-7 可変インダクタのチップ写真と等価回路

V_{g3}	0-0.1V	R	6%増加
		L	108%増加(約2倍)
	0-0.2V	R	22%増加
		L	319%増加(約3倍)
	0-0.4V	R	167%増加(約1.5倍)
		L	1390%増加(約14倍)

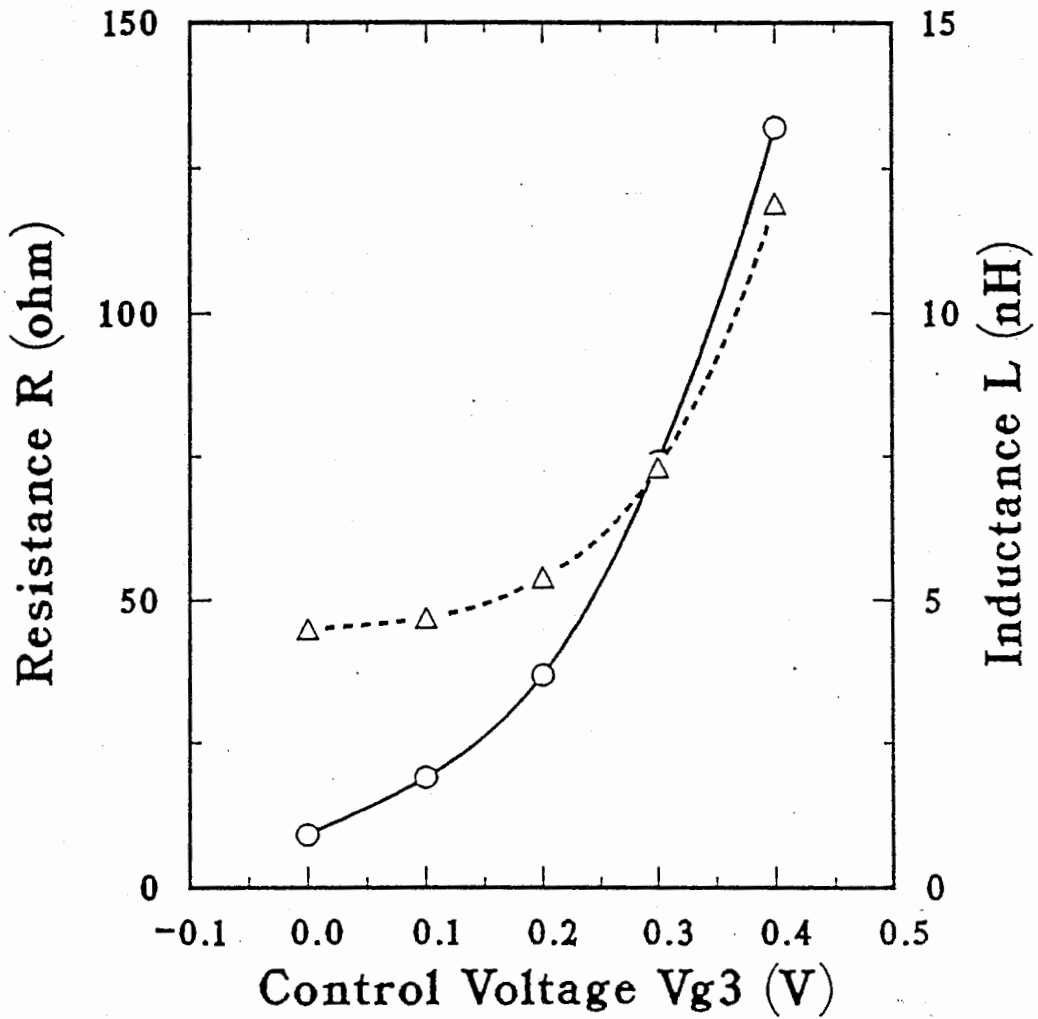
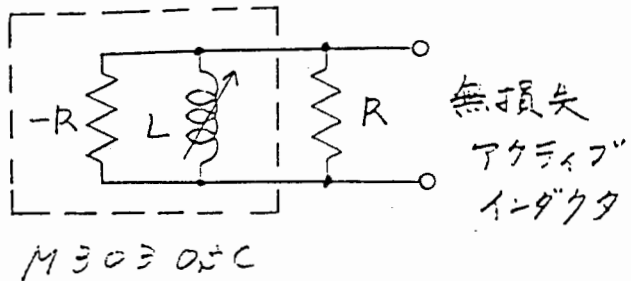
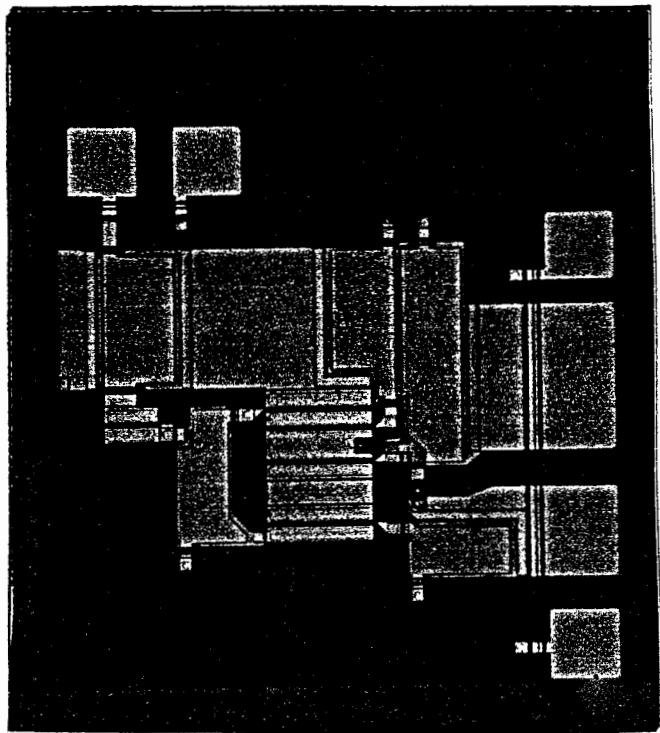
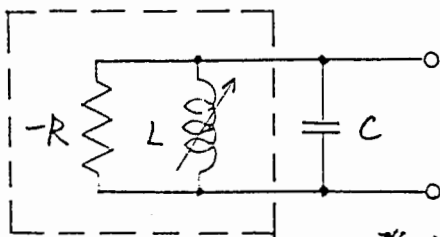


図4-8 可変インダクタ特性($f=1\text{GHz}$)



M303OSC



発振器

$$f_0 = \frac{1}{2\pi\sqrt{LC}}$$

?

図4-9 負性インピーダンスチップの写真と発振の原理

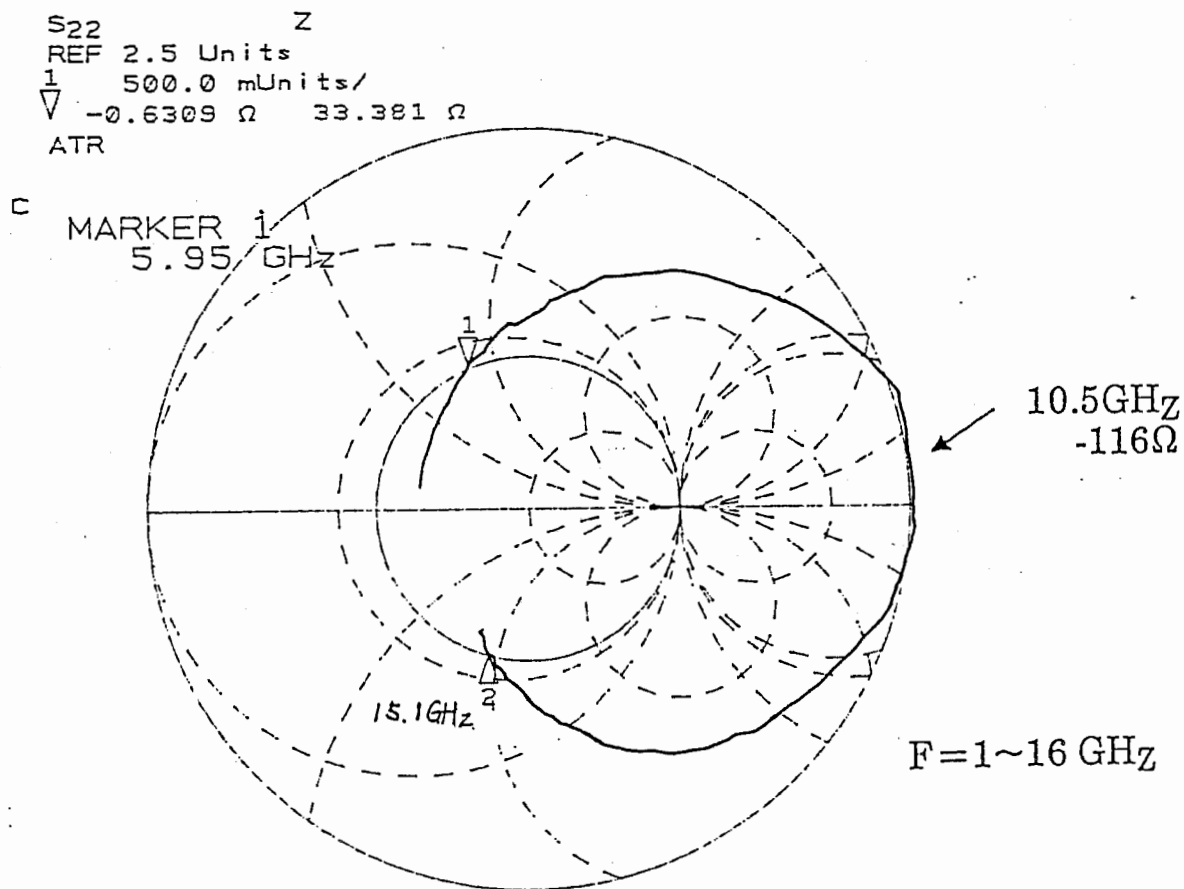


図4-10 M303OSCの負性インピーダンス特性

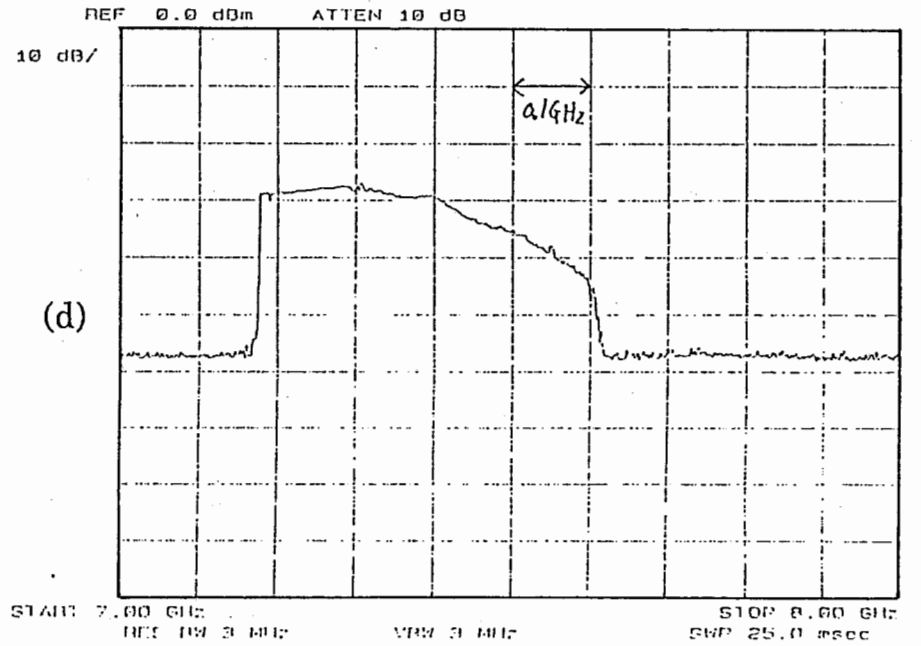
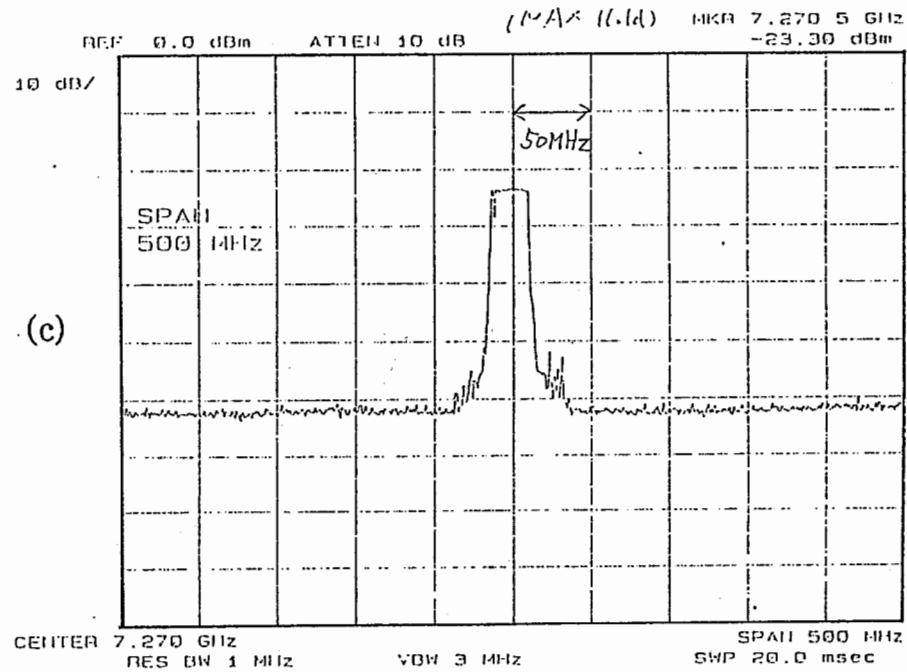
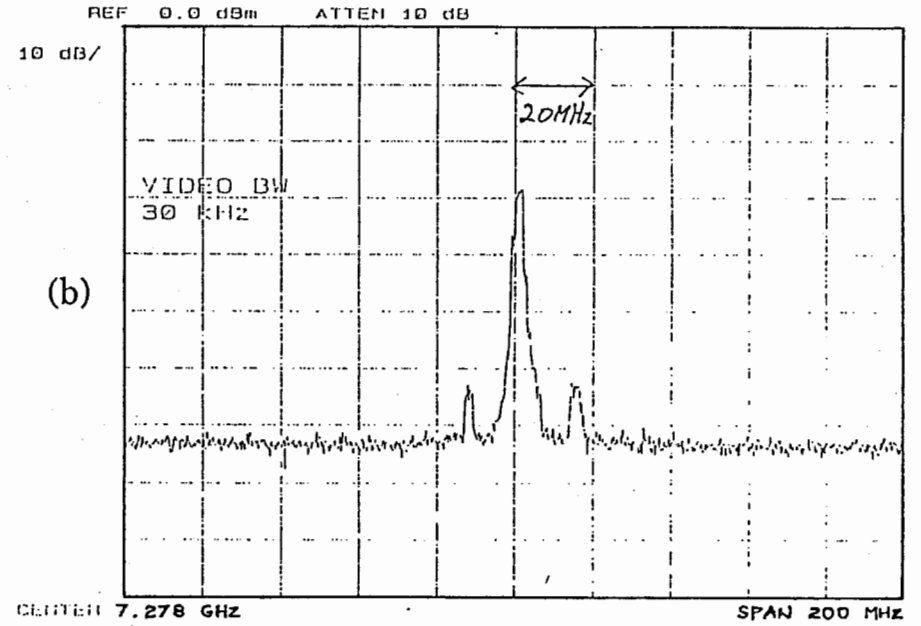
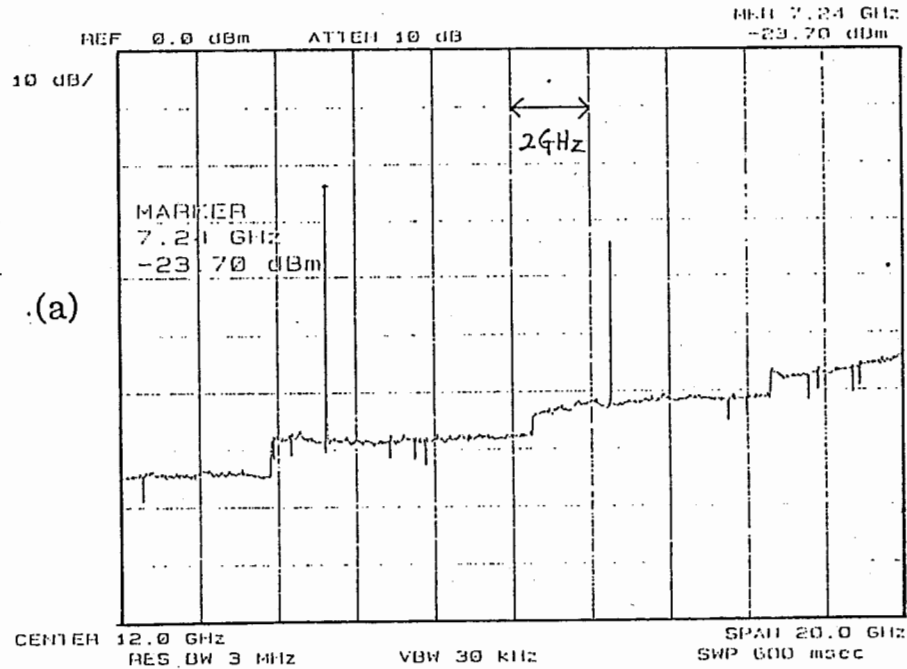


図4-11 発振スペクトル

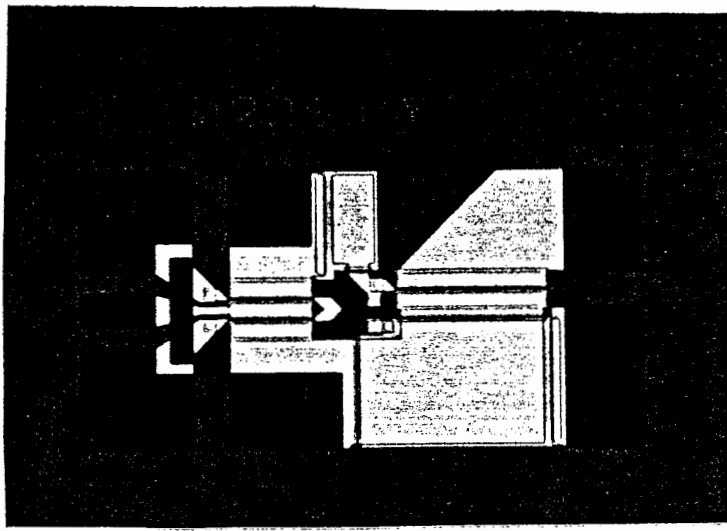


図4-12 準サーキュレータのチップ写真

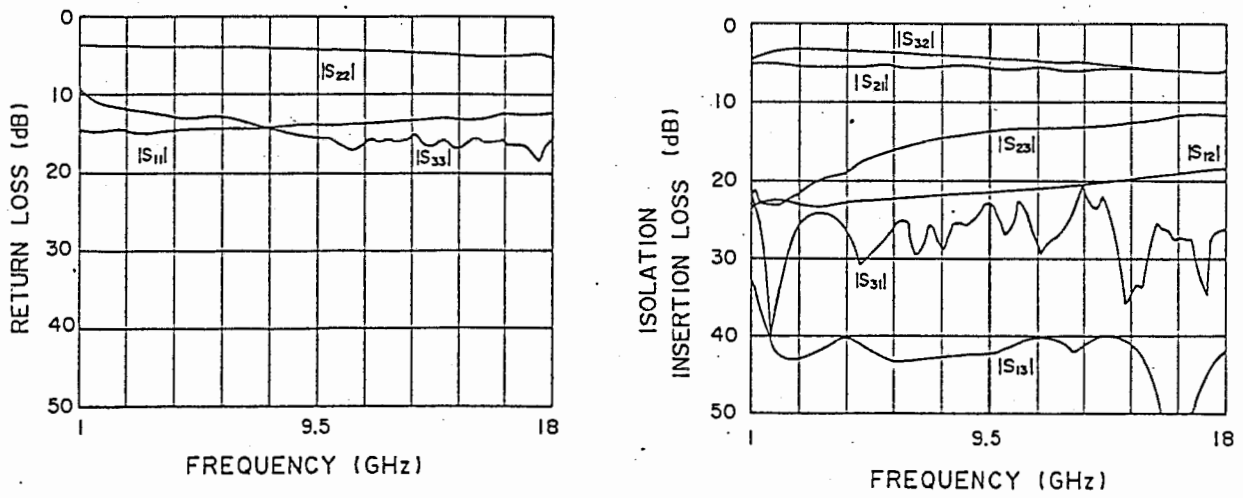


図4-13 M229の特性

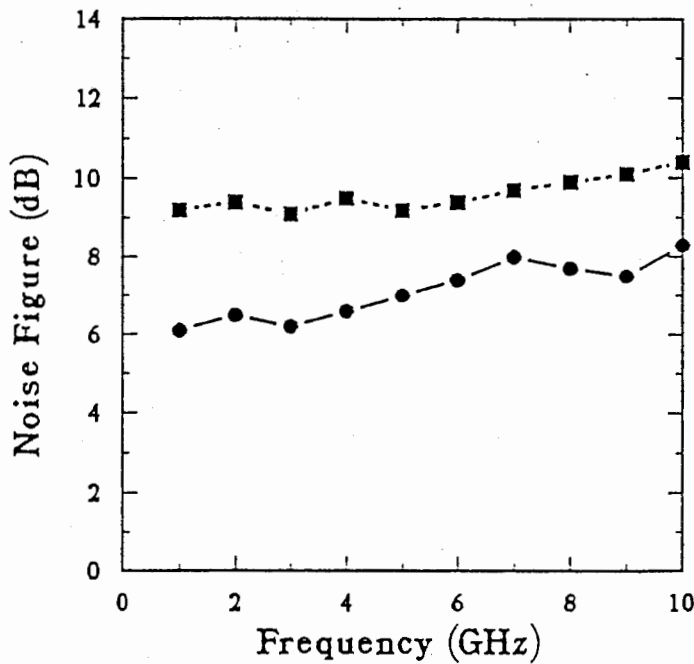


図4-14 M216のNF

“Novel Unilateral Circuits for MMIC Circulator”

Shinji HARA, Tsuneo TOKUMITSU, and Masayoshi AIKAWA

ABSTRACT

Novel 3-port unilateral circuit modules, which have elemental functions required in a circulator, are proposed. The proposed modules are composed of an active out-of-phase divider and an active in-phase combiner, or an active in-phase divider and an active out-of-phase combiner. The modules have many variations and all are very small and operate over a very wide frequency range. These modules can be used in MMIC like a circulator and as one of key components for very high frequency signal processing.

1. INTRODUCTION

In many microwave systems, circulators are used to separate incident and reflected waves. Conventional ferrite circulators do not lend themselves to monolithic IC processes. Recently, several microwave active circulators have been proposed [1-3]. They are classified into two groups. One type [1,2], which was implemented in hybrid microwave IC form, uses amplifiers as isolators and power dividers or directional couplers with 2 isolated ports. Therefore, this type of active circulator is still too large for MMIC. The other type [3], which was implemented in MMIC form, simply replaced transistors with microwave GaAs FETs in the differential amplifier type electronic circulator proposed by Tanaka et al.[4]. Therefore, it is not suitable for high frequency operation. The reported maximum frequency of this type is 2.1GHz [3].

Applications of directional components such as circulators will be further extended because, in the future, many non-amplifier MMICs [5] such as multi-ports dividers/combiners, switching matrixes, phase shifters, and directional couplers will be required for high frequency signal processing such purpose as adaptive array antenna [6] and neural networks for array processing. Furthermore, they must be very small because it requires many components in such an application.

In this paper, we propose a circuit, which we call a quasi-circulator, that can replace a conventional circulator even though it is not a complete circulator. Examples of novel 3-port unilateral circuit modules, which are the main part of the quasi-circulator and which we call quasi-circulator modules, are presented to realize very wideband circulators in MMIC form without using ferrite material and external magnets. Furthermore, they are expected to be key components for high frequency signal processing because they are very small and have a wideband. Two types of quasi-circulator modules that have very broad band operation up to X or Ku band are demonstrated. A quasi-circulator is also demonstrated. Finally, it is shown how an active circulator is realized by quasi-circulator modules.

2. OPERATION OF A CIRCULATOR AND QUASI-CIRCULATOR

An ideal circulator's S parameters are expressed as follows:

We use circulators for separation of incident waves and reflected waves. Fig.1 shows an example of how a circulator is used. It is a reflection type phase shifter. Solid arrows

$$S = \begin{pmatrix} 0 & 0 & 1 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{pmatrix} \quad (1)$$

represent incident signal flow and dashed arrows represent reflected signal flow. At port ② of the circulator, a diode is a serially connected that is switched on or off by control voltage V_c , and an open stub of length L . The signal from the input port is supplied to port ② through a circulator. The signal is reflected at the diode when the diode is in the off state, and reflected at the diode when the open end of the stub is in the on state. The reflected signal is output only from port ③ by the circulator operation. Therefore, this circuit operates as a phase shifter which has a phase shift of $4\pi L/\lambda_0$. In this operation, it is important that the signal flows from port ① to ②, and ② to ③, but does not flow from ① to ③. Furthermore, to avoid leakage of the reflected signal to the input port, the signal should not flow from port ③ to ①. In this application, the circulator should not be a complete circulator that operates as indicated in eq.(1). This applies to almost all applications of circulators. We define a quasi-circulator as $S_{13}=0$ in eq.(1). S parameters of an ideal quasi-circulator are expressed as follows:

$$S = \begin{pmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{pmatrix} \quad (2)$$

3. BASIC CONFIGURATION OF A QUASI-CIRCULATOR MODULE

In the quasi-circulator defined above, elemental operation for such separation between an incident wave and reflected wave is $S_{21}=S_{32}=1$, and $S_{31}=0$. Therefore, we introduce the idea of a quasi-circulator module(QCM) as a basic unit which operates as the main part of the function block or as a complete function block for such signal separation. Fig.2 shows basic configurations of the proposed QCM. In Fig.2(a), a unilateral out-of-phase divider and a unilateral in-phase combiner are connected. Port ② is branched from one of the connected lines, while shunt impedance Z_0 is connected to the other. The QCM realizes an isolation between ports ① and ③ due to the orthogonal mode effect. A signal from port ① is divided out of phase. The two signals to the in-phase combiner are out of phase, and equal in magnitude because the impedance of port ② and Z_0 are equal. Therefore, the incident signal does not appear at port ③. On the other hand, S_{12} , S_{23} , and S_{13} are zero because of the unilateral characteristics of the divider and combiner. In Fig.2(b), a unilateral in-phase divider and a unilateral out-of-phase combiner are connected. A signal from port ① is divided in phase. The two signals to the out-of-phase combiner are in phase, and equal in magnitude because the impedance at port ② and Z_0 are equal. Therefore, the incident signal does not appear at port ③. On the other hand, S_{12} , S_{23} , and S_{13} are zero because of the unilateral characteristics of the divider and combiner. Therefore, these QCMs have the elemental functions required of a circulator.

4. IMPLEMENTATION OF GaAs MMIC QUASI-CIRCULATOR MODULES

Two types of quasi-circulator modules(QCMs) are fabricated in GaAs MMIC form, with the configuration shown in Fig.2(a). Fig.3 shows the circuit configuration of one example of an active quasi-circulator module. In this case, a phase difference between the FET drain and source is used as a unilateral out-of-phase divider, and an FET-sized power combiner module (combiner LUFET) [7,8] is used as a unilateral in-phase combiner. Fig.4 shows a photograph of the fabricated GaAs monolithic IC chip. This chip is designed so that it has a 50Ω impedance at port ② and $S_{21}=S_{32}$. $0.5\mu\text{m}$ gate length ion implanted FETs are used. FET1 has a $150\mu\text{m}$ gate width and FET2 and 3 both have an $80\mu\text{m}$ gate width. The chip size is only $0.6\text{mm}\times 0.5\text{mm}$. Fig.5 shows measured performance of the fabricated QCM. The insertion gain and directivity between 1GHz and 10GHz are: $S_{21}=S_{32}=-4.5\text{dB}\pm 0.5\text{dB}$; $S_{31}<-15\text{dB}$; S_{12} and $S_{23}<-20\text{dB}$; $S_{13}<-32\text{dB}$. The return loss at port ② is larger than 11dB in that frequency range. In this module, the isolation of S_{31} is not good in high frequency range, because the out-of-phase performance of FET1 degrades in high frequency range due to the parasitic capacitances. When the condition $S_{21}=S_{32}$ is ignored, the return loss at port ② can be better and insertion losses can be smaller. The lower frequency range can be extended by using larger coupling capacitors.

Fig.6 shows a photograph of the other fabricated GaAs monolithic QCM and Fig.7 shows an equivalent circuit configuration of this module. In this QCM, a combination of a Common Drain FET (CDF) and slot line T-junction is used as a unilateral out-of-phase divider. Therefore, the two output signals from the divider are exactly out-of-phase in a much higher frequency range than that of the QCM shown in Fig.3, and the isolation of S_{31} is better than that of the circuit shown in Fig.3. CDF has a $240\mu\text{m}$ gate width and FET2 and 3 both have a $90\mu\text{m}$ gate width. The divider and combiner are connected by a thin film microstrip line[9]. The chip size is $1\text{mm}\times 0.4\text{mm}$. Fig.8 shows the measured performance of the fabricated QCM. The following result is obtained between 1GHz and 18GHz: $S_{21}=-5.4\text{dB}\pm 1.6\text{dB}$; $S_{32}=-2.7\text{dB}\pm 0.3\text{dB}$; $S_{31}<-18\text{dB}$; $S_{23}<-18\text{dB}$; $S_{13}<-32\text{dB}$; $S_{12}<-14\text{dB}$; and $S_{22}<-12\text{dB}$.

An out-of-phase divider LUFET[8], which is realized by effectively unifying slotline series T-junction to the FET's electrode allocation, can also be used as an unilateral out-of-phase divider. As shown in Fig.2, the basic units of the QCM are a unilateral out-of-phase divider, a unilateral in-phase combiner, a unilateral in-phase divider, and a unilateral out-of-phase combiner. Therefore, various combinations of the divider and combiner LUFETs result in various types of QCMs, which are very small and wideband due to the small and wideband characteristics of the LUFETs[7,8]. The basic operation of the quasi-circulator is that the signal flows from port ① to ② and ② to ③ but does not flow from port ② to ①, ③ to ②, ③ to ①, or ① to ③. The port impedances and insertion gains from port ① to ② and ② to ③ are different among the applications. Therefore, which kind of LUFETs are used in a QCM and how wide their gate width are, determined by the required performance; return loss, insertion gain, directivity, etc.

5. IMPLEMENTATION OF GaAs MMIC QUASI-CIRCULATOR

A photograph of the fabricated quasi-circulator is shown in Fig.9. This quasi-circulator has a configuration in which a Common Gate FET (CGF) and a Common Drain FET (CDF) are attached, for input port ① and output port ③ active matching, to the QCM which has the

circuit configuration shown in Fig.3. The circuit is designed so that $S_{21} = S_{32}$. If the QCM shown in Fig.4 is used in this circuit, S_{21} become larger than S_{32} . Therefore, the gate width of FET1 has to be smaller than that of the QCM shown in Fig.4 to be $S_{21} = S_{32}$. FET1 has a $70\mu\text{m}$ gate width and FET2 and 3 both have a $75\mu\text{m}$ gate width. The gate width of the input matching CGF is $160\mu\text{m}$ and that of the output matching CDF is $180\mu\text{m}$. Two spiral inductors are used for broadband operation. The chip size is $1.5\text{mm} \times 0.6\text{mm}$. The chip size can be made smaller by using active inductors[10] instead of spiral inductors. Fig.10 shows measured and predicted performances of the fabricated quasi-circulator. Solid lines represent measured values and dashed lines represent predicted values. Measured transmission characteristics are somewhat degraded at higher frequencies compared to the predicted value. That is because of the mis-modeling of spiral inductors. Between 0.1GHz and 10GHz, the insertion loss from port ① to ② is less than 7dB and from port ② to ③ it is less than 6dB. The return loss at each port is higher than 13dB except at very low frequency points. Isolation between port ① and ③ is higher than 16dB except at very low frequency points, and the other isolations are higher than 32dB. To our knowledge, this is the first time that separating the input and output signals in broadband microwave frequency range has been achieved by MMICs. The performance is very good for a small, broad band, and non-amplifier MMIC quasi-circulator. The insertion loss of S_{21} can be smaller when the design condition $S_{21} = S_{32}$ is ignored, because the gate width of FET1 is very small to be $S_{21} = S_{32}$. As mentioned in Fig.5, the out-of-phase performance of FET1 is not so good. The isolation of S_{31} is better and the band width is larger, when the other QCM as shown in Fig.7 or the out-of-phase divider LUFETs[8] is used.

Fig.11 shows the input-output characteristics of the fabricated quasi-circulator. White circles represent the output power versus input power from port ① to ②, and black circles do so from port ② to ③. The input frequency is 3GHz. The 1dB compression point is -2dBm at port ① and +8dBm at port ②. The handling power is determined by the gate width of FETs in the QCM. Therefore, when the design condition $S_{21} = S_{32}$ is ignored, the handling power can be larger, especially at port ①, because wider gate width FET can be used in the QCM. The QCMs and quasi-circulator shown in this paper are designed so that $S_{21} = S_{32}$. However, there are many parameters for designing, besides equality of transmission (i.e. $S_{21} = S_{32}$): the insertion losses, return losses, and isolations. As mentioned above, one performance can be better when the other is worse. There is a tradeoff studying which parameter is more important in an application.

6. MMIC ACTIVE CIRCULATOR USING QCMs

As mentioned above, almost all applications of a circulator can be performed by a quasi-circulator. Furthermore, conventional circulator operation can be also obtained by using quasi-circulator modules(QCMs). Fig.12 shows how a 3-port circulator is constructed using 3 QCMs. The performance of this circulator between ports is the same when the same QCMs are used, because ports ① and ③ of the QCM are connected to the other QCMs and insertion loss is determined by $S_{21} \times S_{32}$ of the QCM. Therefore, ports ① and ③ of the QCM do not have to be equal to Z_0 of the external circuit impedance, and S_{21} of the QCM does not have to be equal to S_{32} of the QCM. Fig.13 shows simulated result of an active circulator configured as shown in Fig.12 with QCMs as shown in Fig.3. Each inter-stage circuit is a simple resistor and inductor circuit. By using those QCMs, the following results will be obtained between 1GHz and 6GHz: 5dB insertion loss, more than 20dB directivity, and more than

13dB return loss. With regard to the insertion loss, it will be 9dB or more if the QCMs shown in Fig.4 are used, because it is designed so that $S_{21} = S_{32} = -4.5\text{dB}$. However, in this case, the condition $S_{21} = S_{32}$ is ignored and the loss is smaller than 9dB. The port ① and ③ of this QCM are high impedances. Therefore, common source FET can be used as the inter-stage circuit and the circulator can have the insertion gain, because it has a similar configuration to the simple active matching amplifier[11], from one port of the circulator to the other. Furthermore, various active circulators with different band width or performance can be obtained by using various types of QCMs.

7. CONCLUSION

Very small and wideband MMIC quasi-circulator modules (QCMs) have been proposed and demonstrated. They are very small, operate in wide frequency range, and have many variations. A quasi-circulator, which can replace a circulator, is also demonstrated by using a QCM in MMIC form. Furthermore, an MMIC circulator can easily be made up of QCMs. The proposed MMIC QCMs should prove valuable in designing smaller and unique microwave circuits[5], and for high frequency signal processing[6]. They are also one step toward a full MMIC system.

Furthermore, the proposed active circulator is one result of the modular design approach[12-14] toward miniaturized, broadband MMICs, which we have been advocating: the circulator is realized by combining QCMs, and the QCM is realized by combining LUFETs which are the most basic circuit-function modules.

ACKNOWLEDGMENT

The authors would like to thank Dr. K. Habara of Advanced Telecommunication Research (ATR) Institute International and Dr. Y. Furuhashi of ATR Optical and Radio Communications Research Laboratories for their helpful discussions and suggestions throughout this work. They also thank T. Takenaka for his helpful assistance in MW measurements.

References:

- [1] Y. Naito et al., "A NEW TYPE OF ELECTRONIC CIRCULATOR AT 800MHz BAND", in *Proc. 10th European Microwave Conf.*, 1980, pp.502-506.
- [2] I.J.Bahl, "THE DESIGN OF A 6-PORT ACTIVE CIRCULATOR", in *1988 IEEE MTT-S Int. Microwave Symp. Dig.*, pp.1011-1014.
- [3] M.A.Smith, "GaAs MONOLITHIC IMPLEMENTATION OF ACTIVE CIRCULATORS", in *1988 IEEE MTT-S Int. Microwave Symp. Dig.*, pp.1015-1016.
- [4] S.Tanaka et al., "Active Circulators - The Realization of Circulators Using Transistors", *Proc. IEEE*, vol.53, No.3, pp.260-267, Mar. 1965.
- [5] "Exploring New and Novel Monolithic Microwave Integrated Circuits - Functionality Beyond Amplifiers", on p.23 in *Advanced Program of 1989 IEEE GaAs IC Symp.*
- [6] P.Mozingo et al. "Introduction to Adaptive Arrays." New York : Wiley, 1980.
- [7] T.Tokumitsu et al., "ACTIVE ISOLATOR, COMBINER, DIVIDER, AND MAGIC-T AS MINIATURIZED FUNCTION BLOCKS", in *1988 IEEE GaAs IC Symp. Dig.*, pp.273-276.
- [8] T.Tokumitsu et al., "Divider and Combiner Line Unified FETs as basic circuit function modules", *IEEE Trans. Microwave Theory Tech.*(to be published)
- [9] T.Hiraoka et al., "Very Small Wide Band MMIC Magic-T Using Microstrip Lines On a Thin Dielectric Film", *IEEE Trans. Microwave Theory Tech.*, vol.MTT-37, Oct. 1989. (will be published)
- [10] S.Hara et al., "Broad-Band Monolithic Microwave Active Inductor and Its Application to Miniaturized Wide-Band Amplifiers", *IEEE Trans. Microwave Theory Tech.*, vol.MTT-36, pp.1920-1924, Dec. 1988.
- [11] K.B.Niclas, "Multi-Octave Performance of Single-Ended Microwave Solid-State Amplifiers", *IEEE Trans. Microwave Theory Tech.*, vol.MTT-32, pp.896-908, Aug. 1984.
- [12] T.Tokumitsu et al., "An MMIC Design Concept Based on Fundamental Circuit-Function Modules", *National Convention Record, Spring 1988, IEICE*, SC-8-1.
- [13] T.Takenaka et al., "A MINIATURIZED, BROADBAND MMIC MIXER", in *1989 IEEE GaAs IC Symp. Dig.* (will be published)
- [14] T.Tokumitsu et al., "Very Small, Ultra-Wideband MMIC Magic-T and Applications to Combiners and Dividers", *IEEE Trans. Microwave Theory Tech.*, vol.MTT-37, Dec. 1989(will be published).

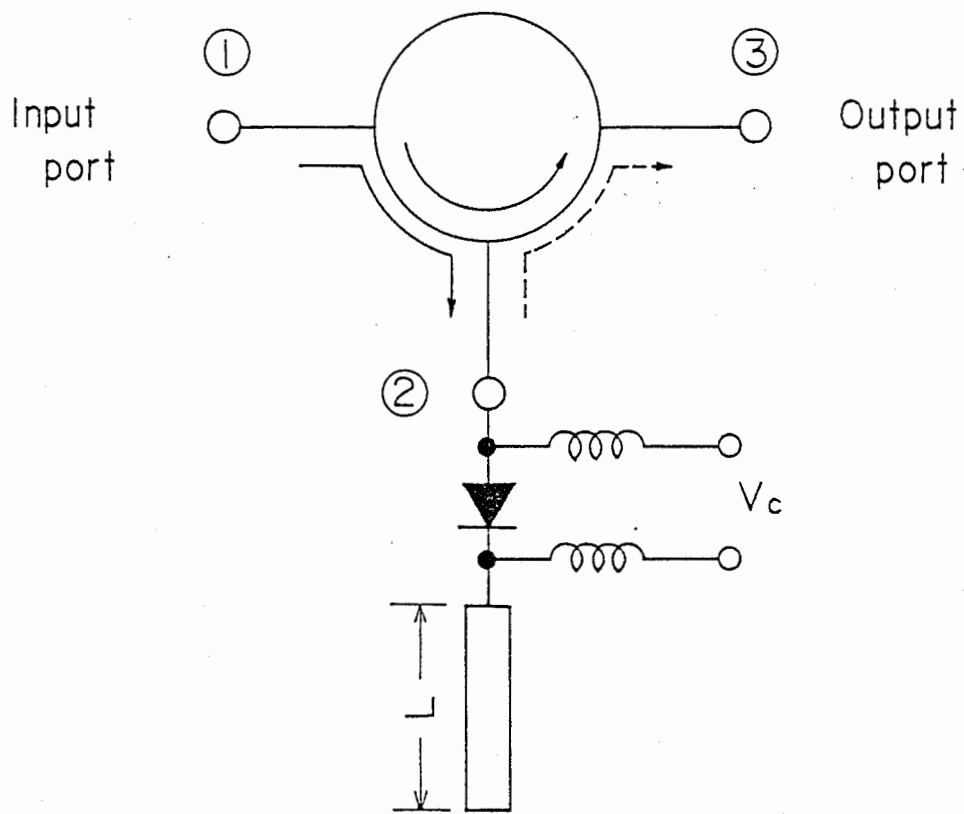
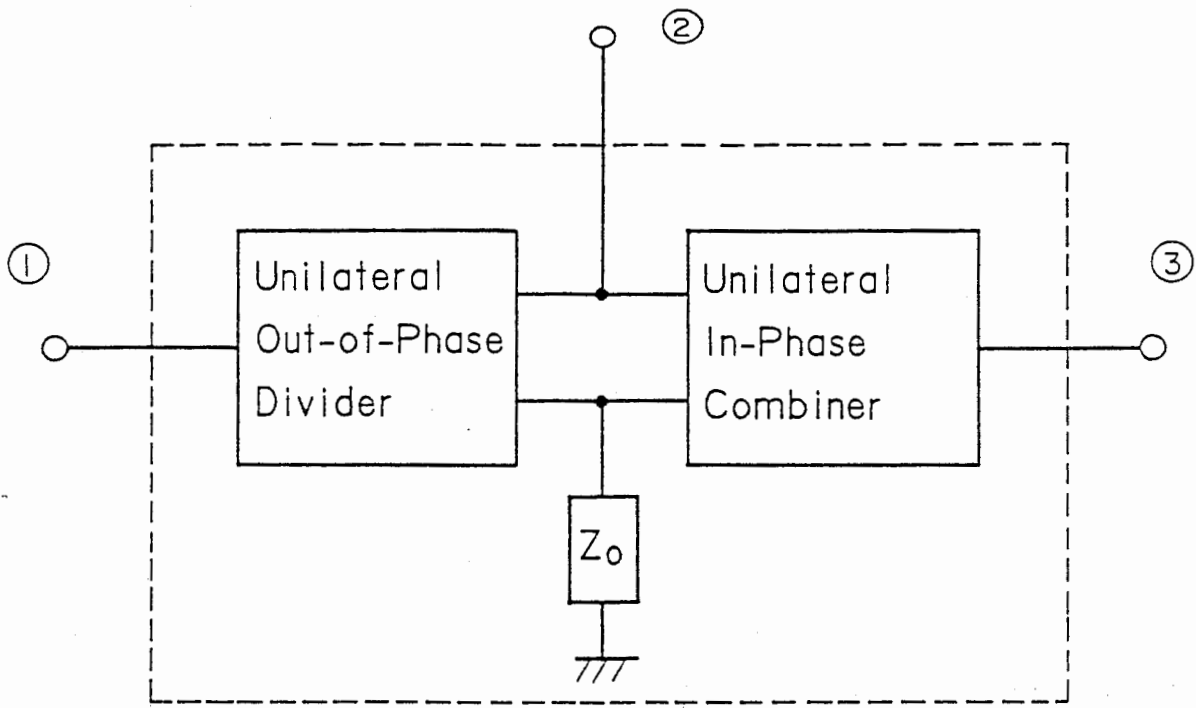
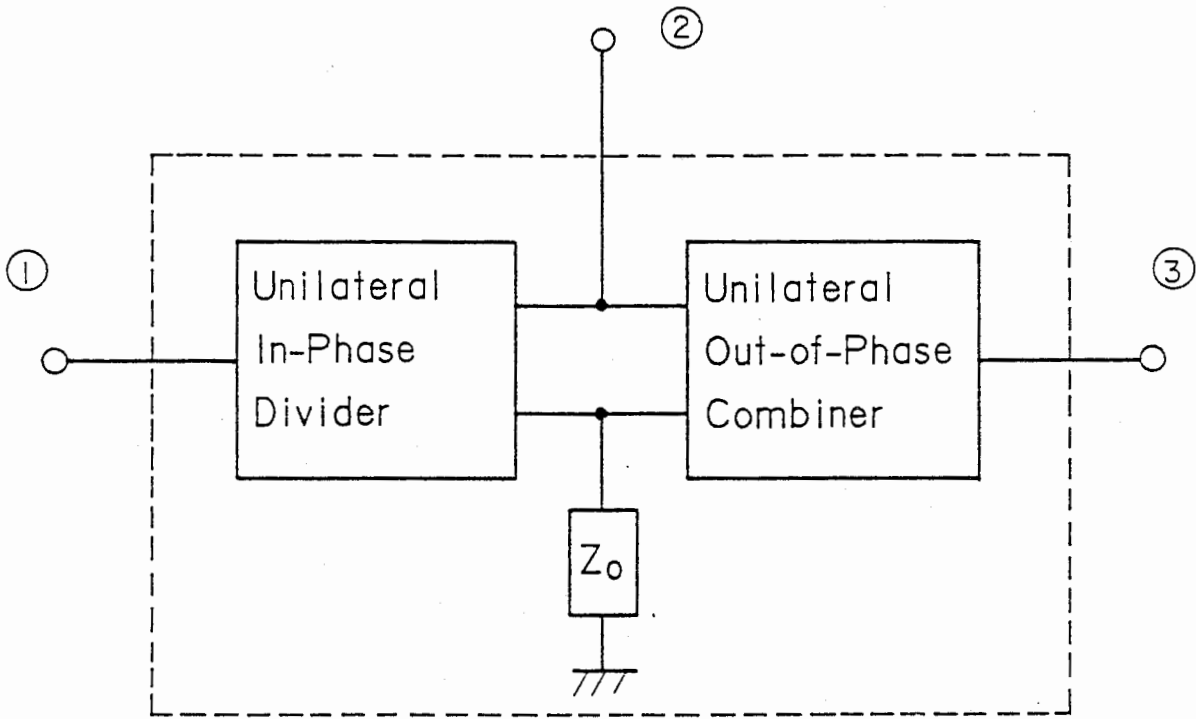


Fig.1 Circulator application (reflection type phase shifter).



(a)



(b)

Fig.2 Basic diagram of quasi-circulator modules.

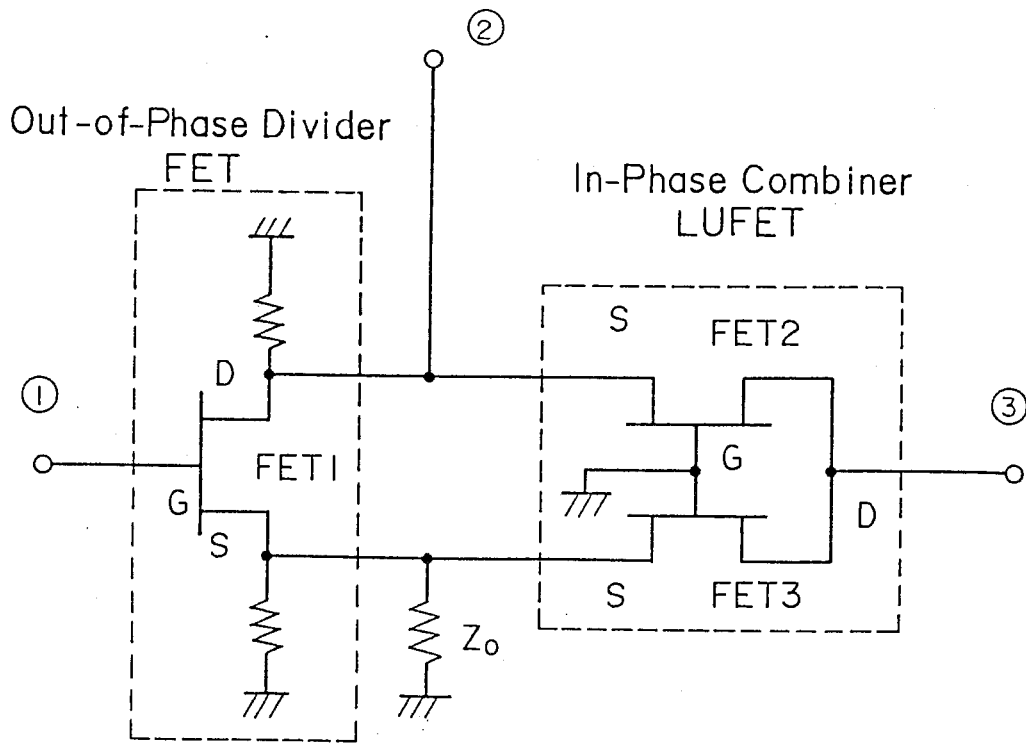


Fig.3 Circuit configuration of a quasi-circulator module.

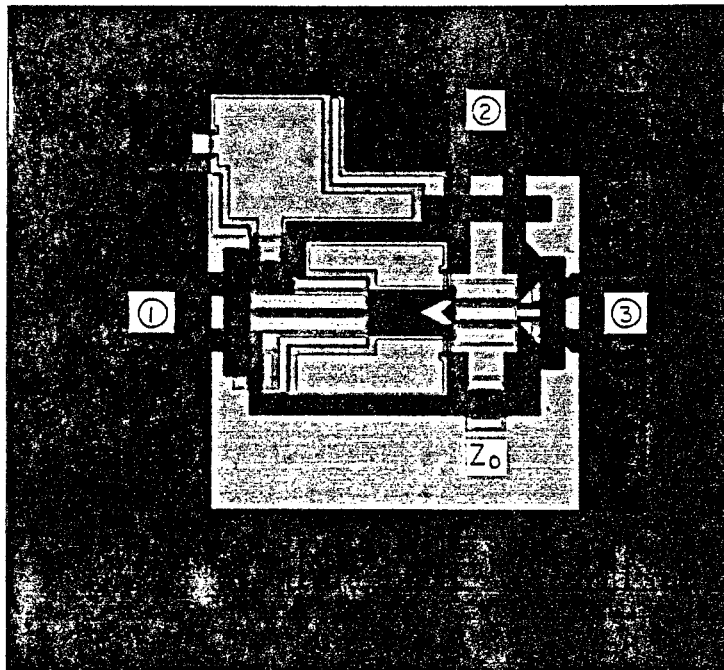


Fig.4 Photograph of a typical quasi-circulator module.

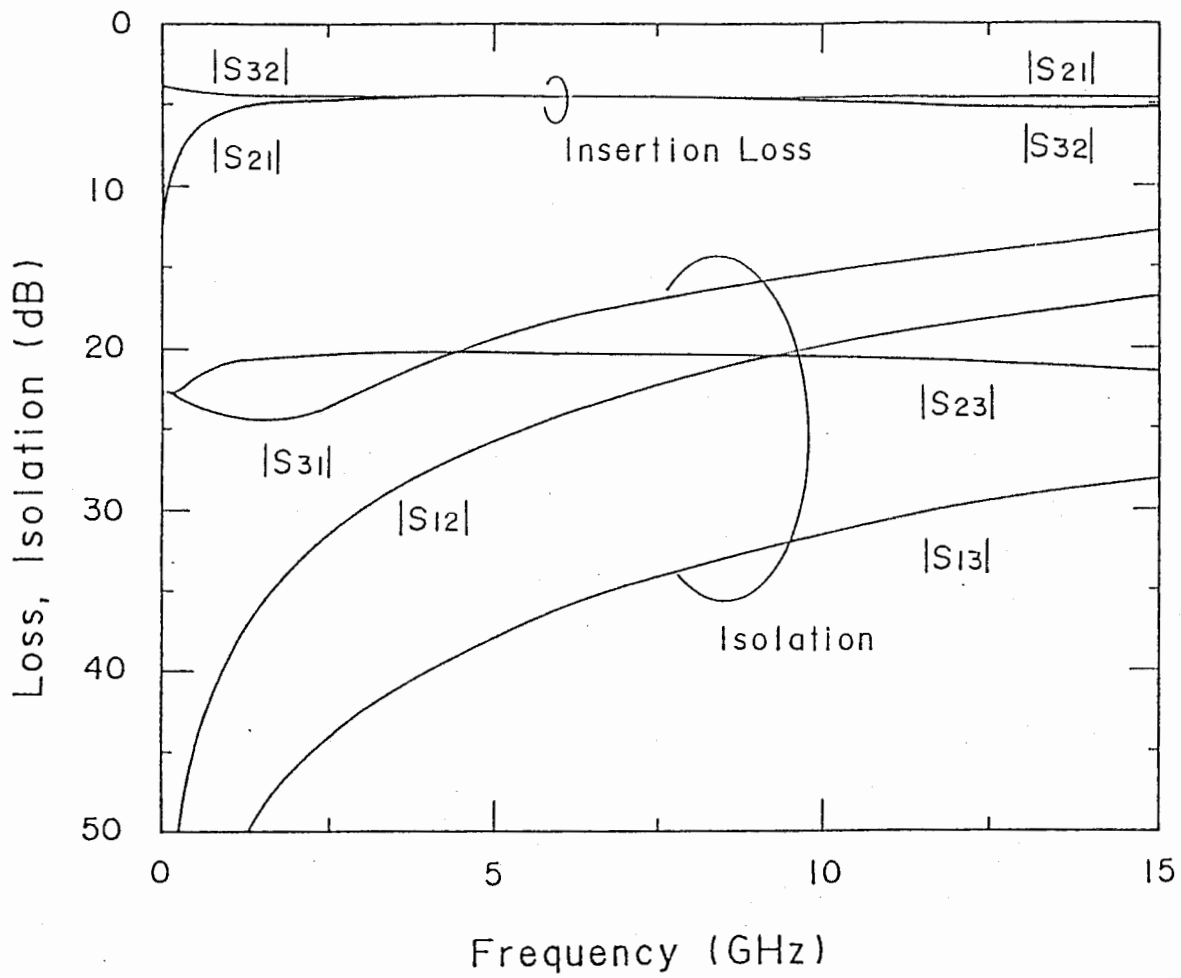


Fig.5 Frequency characteristics of the quasi-circulator module.

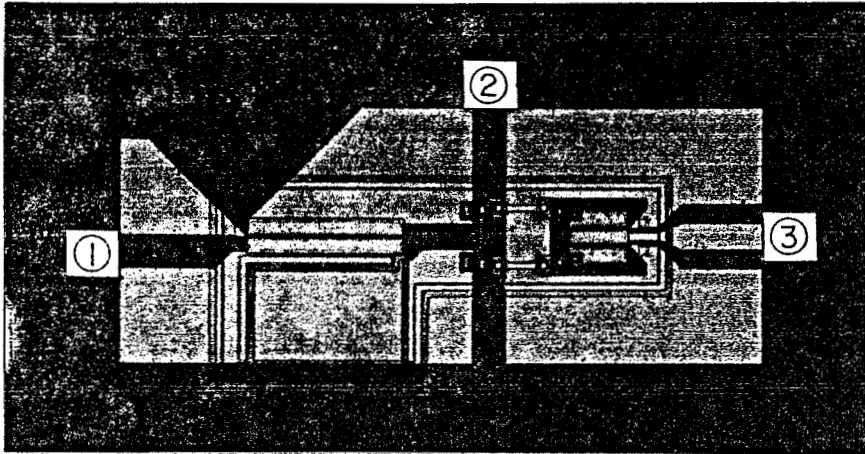


Fig.6 Photograph of a typical quasi-circulator module.

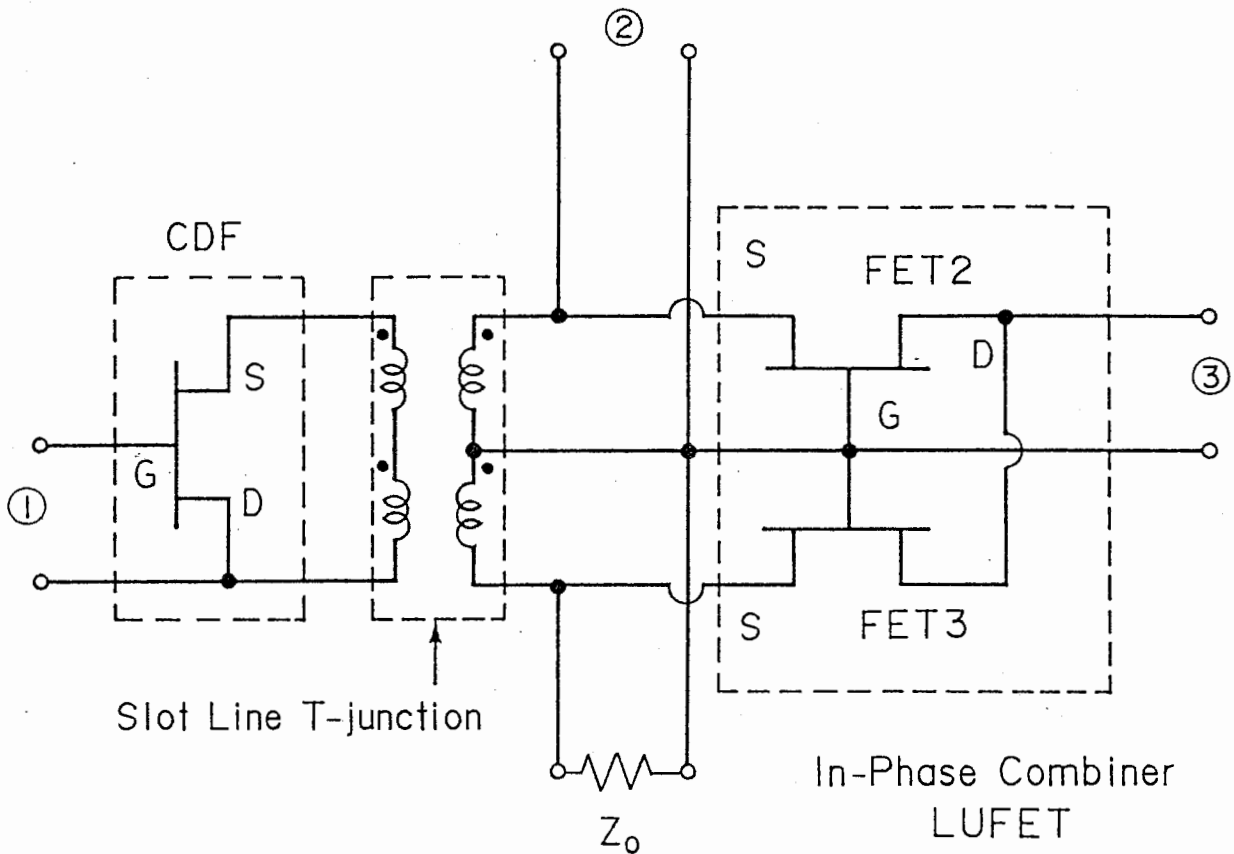


Fig.7 Equivalent circuit of quasi-circulator module.

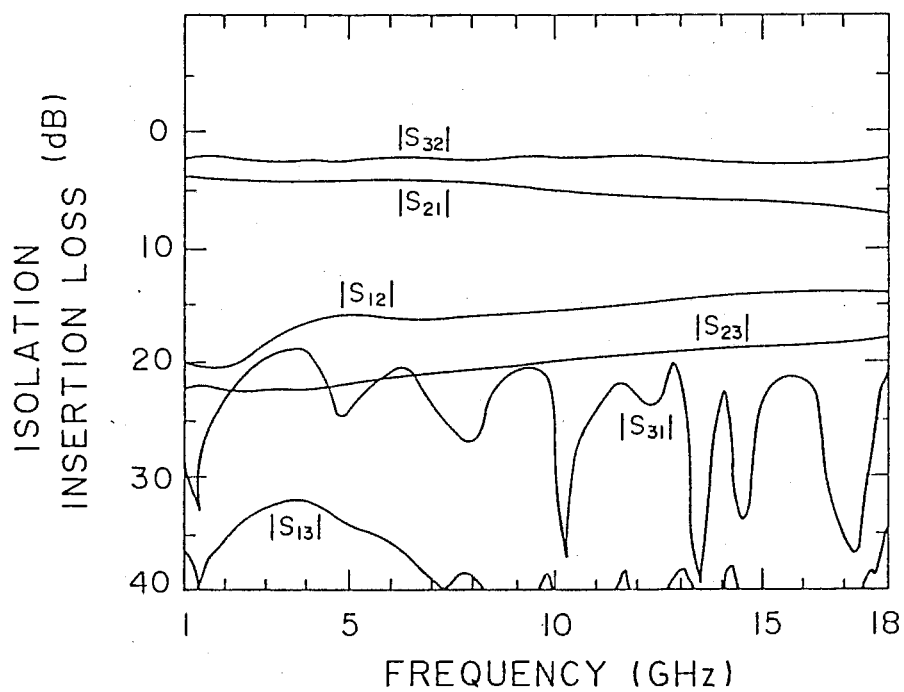
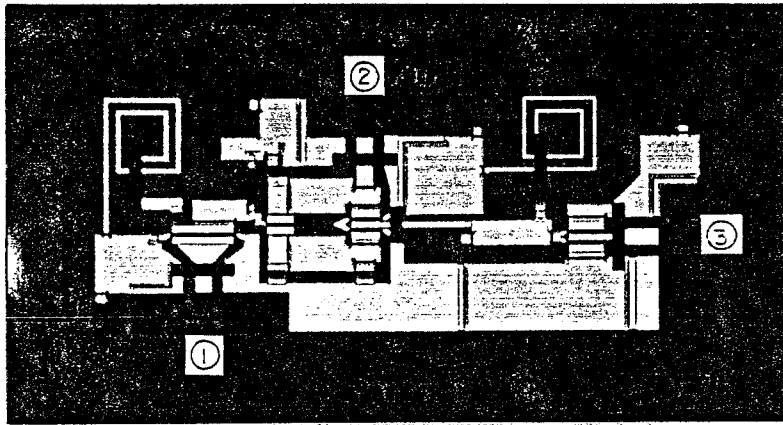
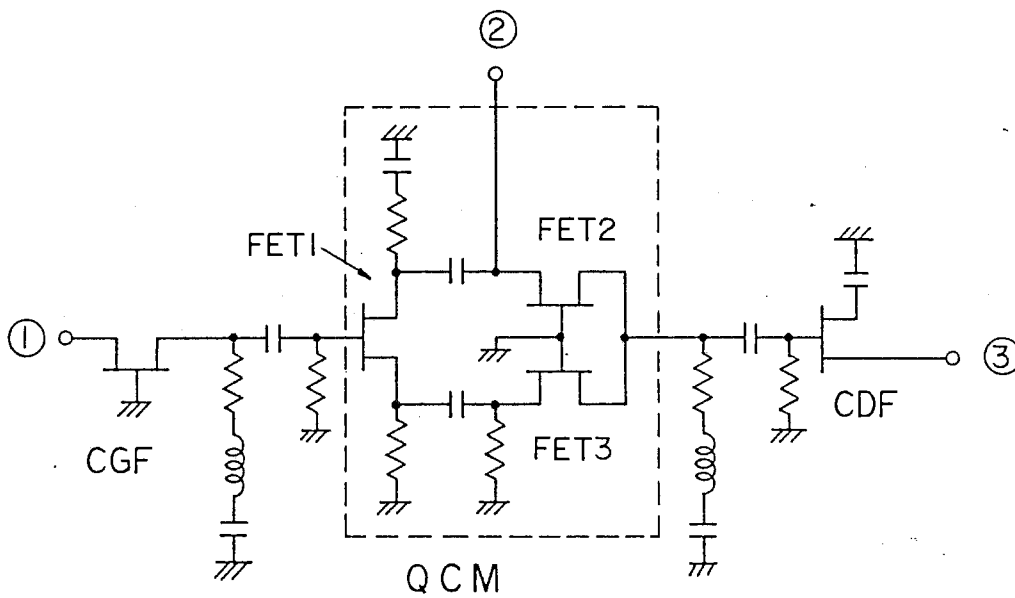


Fig.8 Frequency characteristics of the quasi-circulator module.



(a) Photograph of the chip



(b) Circuit configuration

Fig.9 Schematics of the fabricated MMIC quasi-circulator.

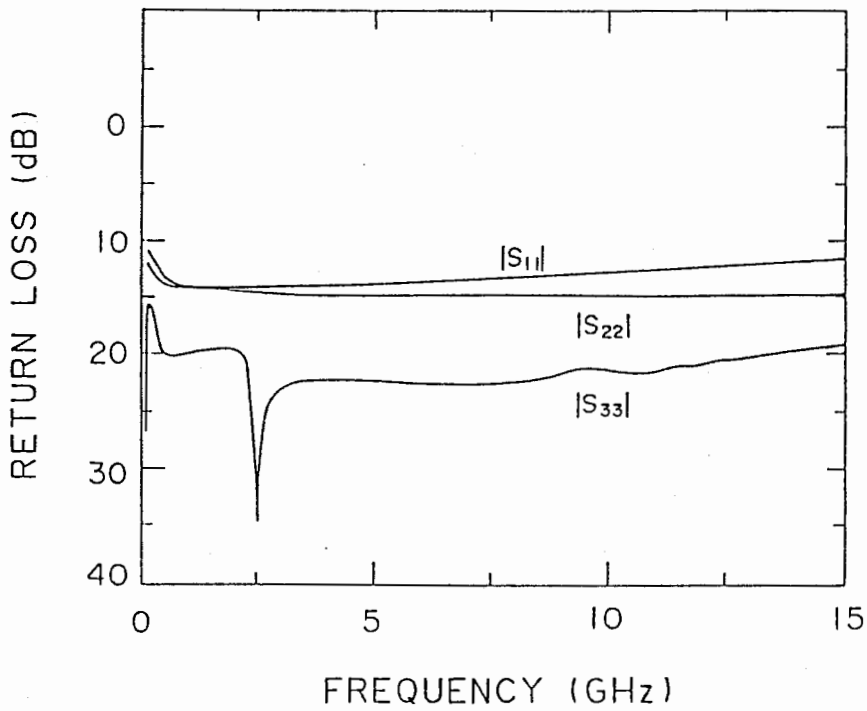
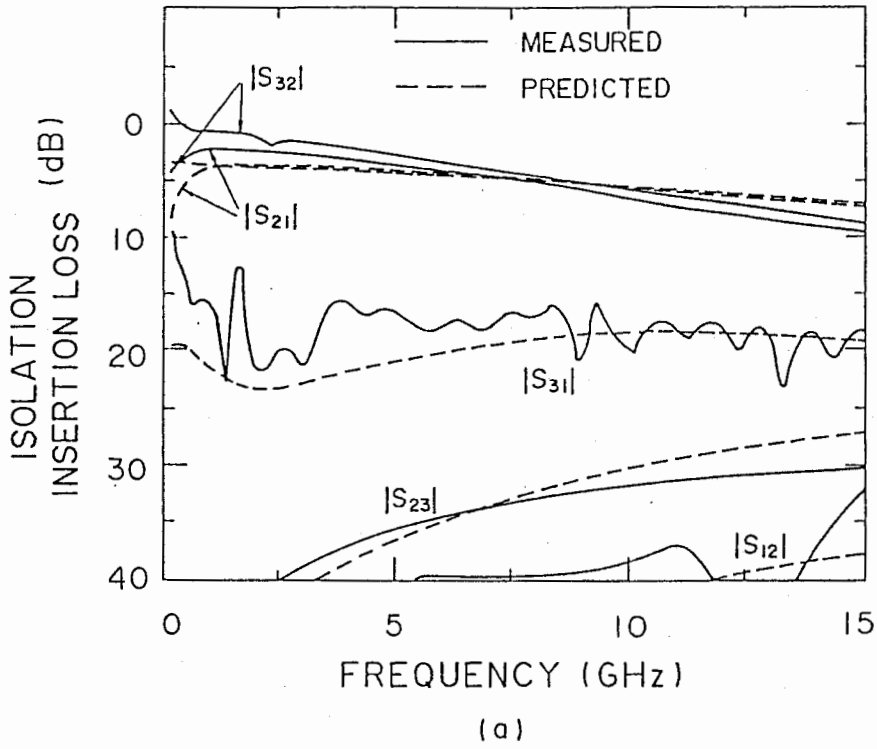


Fig.10 Frequency characteristics of the quasi-circulator.

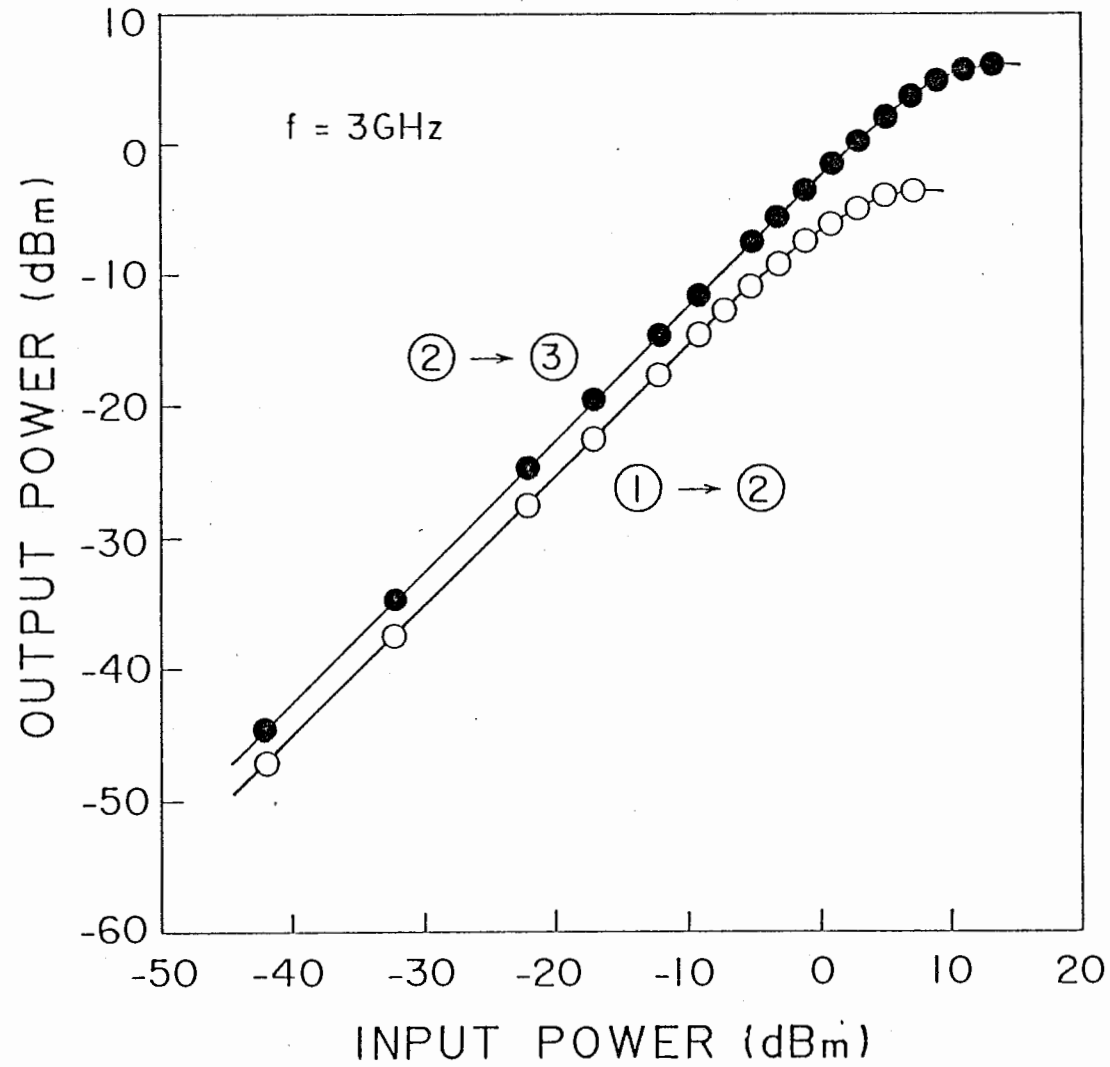


Fig.11 Handling power characteristics of the quasi-circulator.

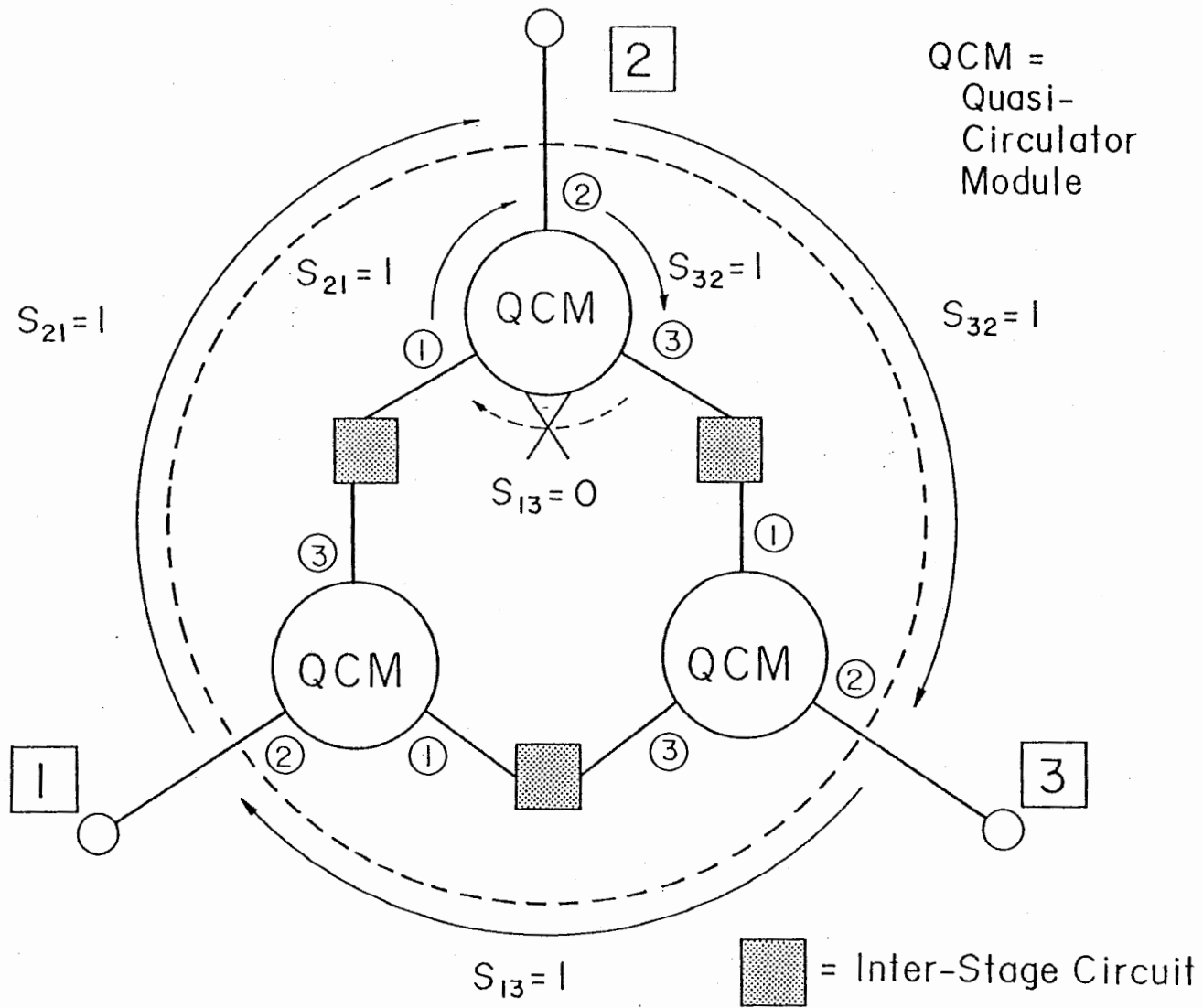


Fig.12 Diagram of circulator composed of quasi-circulator modules.

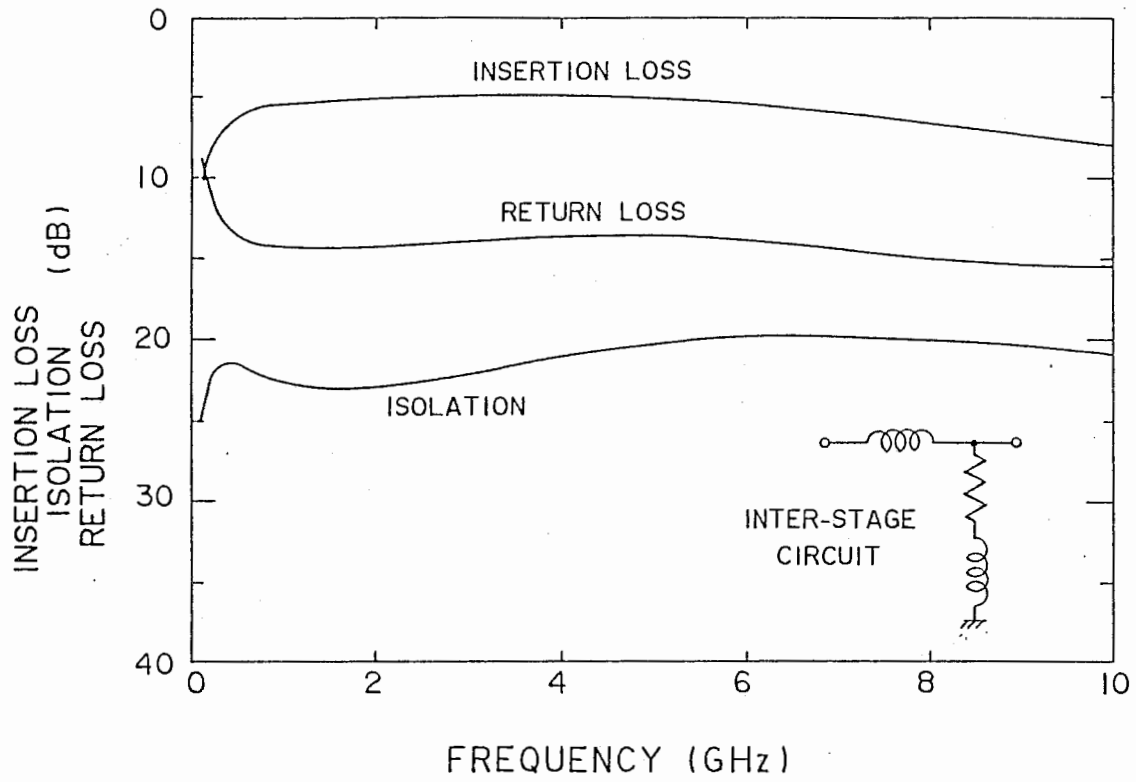


Fig.13 Simulated performance of active circulator using 3 QCMs and simple inter-stage circuits.

第5章 多層化受動モジュール

5-1. 多層化を用いたトランスフォーマー

多層化構成を用いることによりスパイラルインダクタを上下面で結合させ、トランスを構成することができると考えられる。図5-1にその構成図を示す。図5-2にその測定結果を示す。この特性を解析するには、以下の方法が考えられる。一つ目は、スパイラルインダクタを構成する要素を線路に分割し、ある線路に対して上下左右の線路とをペアにしてそれを結合線路とみなし、それらの結合として、解析する手法であり、この手法は、多くのスパイラルインダクタの解析に用いられている[1]。但し、本構成の場合には、従来の様な一平面構成と異なり、上下面の結合も考慮する必要があるため、若干の工夫を要すると思われる。2つめの解析手法としては、3次元の電磁場の解析が可能な、空間回路網法[2]が考えられる。ATRにおいては、角田研究員により、空間回路網法を用いた電磁場解析ツールが開発されており、金属パタンからそのSパラメータも計算できるようになっており、アンテナの解析等に利用されている[3]。この手法は、多層化MMICの解析に強力なツールとなると思われるが、本パタンは、最小の寸法が $3\mu\text{m}$ 、最大の寸法が $300\mu\text{m}$ となっている。今、解析領域を $45\mu\text{m}\times 600\mu\text{m}\times 600\mu\text{m}$ とすると、空間回路網法では、最小の寸法以下の解析領域で分割する必要があるため、領域数が最低でも 6×10^5 必要となり、メモリが70M程度必要となり、現在のところATRにおいては解析はできない。多層化を用いたトランスフォーマーについては、他の研究機関でも開発がすすめられており[4,5]、その動向に注意する必要がある。

5-2 多層化を活かした結合線路

多層化MMICの構成を用いれば、位相速度補償を行なった結合線路[6]の様なアース面にスリットを設けた構成の結合線路や、上下面の結合を用いたブロードサイドカップルの結合線路[7]が得られる。その他種々のバリエーションが考えられる。ここではいくつかの結合線路を試作したので、その結果を報告する。

図5-3に今回試作した結合線路の断面図を示す。全ての結合線路は、線路幅 $4\mu\text{m}$ 、金属厚 $1\mu\text{m}$ の金を用いている。又、結合長はすべて 2.2mm で、各々の一端を接地した2ポートの構成となっている。M281,283,284は、エッジカップルドマイクロストリップラインである。M281は通常のエッジカップルドマイクロストリップライン[7]である。M283は、地板にスリットを設けて位相補償を行なった結合線路[6]である。M284は、M281において、上層の金属を保持するのに最低限必要な、誘電体のみを残し、他を除去することによって、偶モードのインピーダンスを増加させ、結合度を増加させたものである。ここで、理想的には、金属の直下のみに誘電体が存在するのが望ましいが、プロセスの制約上階段状にしてある。すなわち、各誘電体層のエッジは、エッチング時に下の誘電体層のエッジと $10\mu\text{m}$ のスペースを必要とし、金属-誘電体間では $2\mu\text{m}$ のスペースを必要とする。但し、M284においては、金属自体をマスクにし、誘電体のエッチングを試みた。M285は、上下面の結合を用いたbroadside coupled line(BCL)である。(d-1)は通常の本BCLである。ここで、多層化MMICにおけるBCLにおいては、中間層の誘電体厚を変化させることにより、奇モードのインピーダンスを広い範囲で変化できるので、広い範囲の結合度を容易に得ることができる。しかしながら、今回の試作においては、各層とも $3\mu\text{m}$ という制限があったために、通常の本BCLでは密結合の方向性結合器が得られない。そこで、M283と同様に、(d-2,3)は上下面にスリットを設けて偶モードのインピーダンスを増加させたタイプのものである。こ

で、上側の接地板の外側は空気であるのにたいし下側の接地板の外側は GaAs基板となっており、構造が対称ではない。このため、(d-2)のように上下のスリットが同じ幅の場合には、上下ストリップの持つ容量が等しくなく、偶モード、奇モードの定義は用いることができない。そこで(d-3)においては、それらの容量が等しくなるように、上側のスリットを狭くしてある。但し、これらの寸法は解析して得られたものではなく、非常におおまかであり、試作後の電磁界解析のためのTEGとして試作したものである。

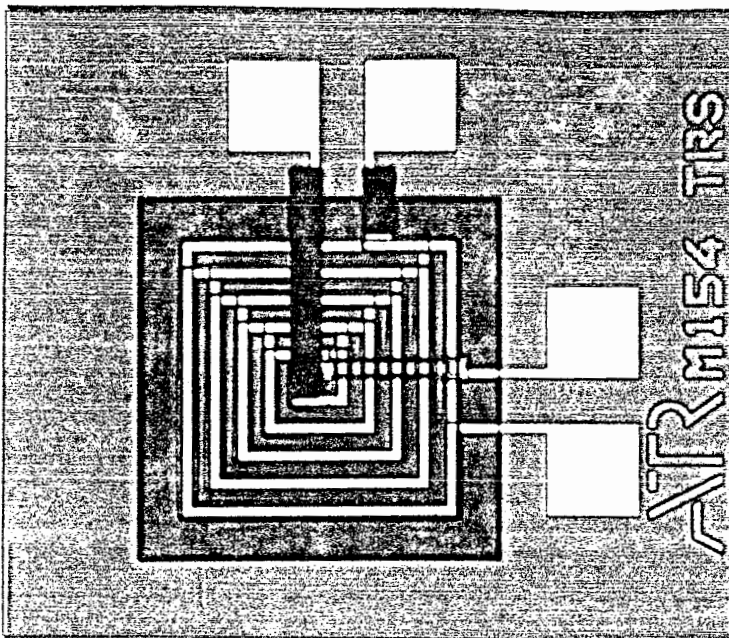
図5-4~8にチップ写真と測定結果を示す。M284においては、最上部の金属をマスクとして誘電体のエッチングを行なったために、金属がかなりのダメージを受けている。これらの解析については、行なうことができなかったため、そのアプローチ法のみについて記述する。M281,283,284,285-1については市販のFEMプログラム[8]や、角田研究員によるFEMプログラム[9]により、偶モード、奇モードのインピーダンスを計算し、それを用いて市販の回路解析シミュレータにより、結合線路の特性を求めることができる。又、M281,M285-1についてはLinecalc等の市販のマイクロ波線路解析ソフトウェアで計算することができる。M285-2,3についても、2次元のFEMプログラム[9,10]で基本的に解析できるが、前述のとおり、偶モード、奇モードの定義ができないため、容量行列が計算できる様にプログラムを一部追加し、容量行列から結合線路のYパラメータを計算できるようにする必要がある。

5-3. 今後の課題

多層化MMICの概念を用いることによって、従来の線路とは異なる新らしい種々の線路が考えられる[11]。これまでは、主として薄膜マイクロストリップによるMMICの小型化に重点がおかれてきたが、今後は、それを一層すすめるとともに、新しい伝送線路や、結合線路の提案を通じて新しい機能の実現を行なう必要がある。

[参考文献]

- (1) D.Lang, "Broadband Model Predicts S-parameters of Spiral Inductors," in *Microwave&RF*, Jan., pp.107-111, 1988.
- (2) 山下監修「電磁界問題の近代解法」第5章、電子情報通信学会.
- (3) 岩崎 他「トリプレート型スロット結合マイクロストリップアンテナの励振電界分布」1989秋季信学全大、B-48.
- (4) M.Geen et al., "Miniature Multilayer Spiral Inductors for GaAs MMICs," in *1989 IEEE GaAs IC Symp. Dig.*, pp.303-306, 1989.
- (5) private communication from Mr.Schindler of Raytheon.
- (6) 宮内 他「通信用マイクロ波回路」p.57、電子情報通信学会.
- (7) "LineCalc" manual, EEsof.
- (8) 加川 他「Basicによる電気-電子有限要素法」科学技術出版社.
- (9) 角田 他「有限要素法を用いた導波路の電磁界解析プログラムマニュアル」ATRテクニカルレポート、TR-O-0008.
- (10) 第2章の文献(4)と同じ.



膜厚 3 μ m
 W=10 μ m
 S=20 μ m
 A=300 μ m

図5-1 多層化トランスフォーマのチップ写真

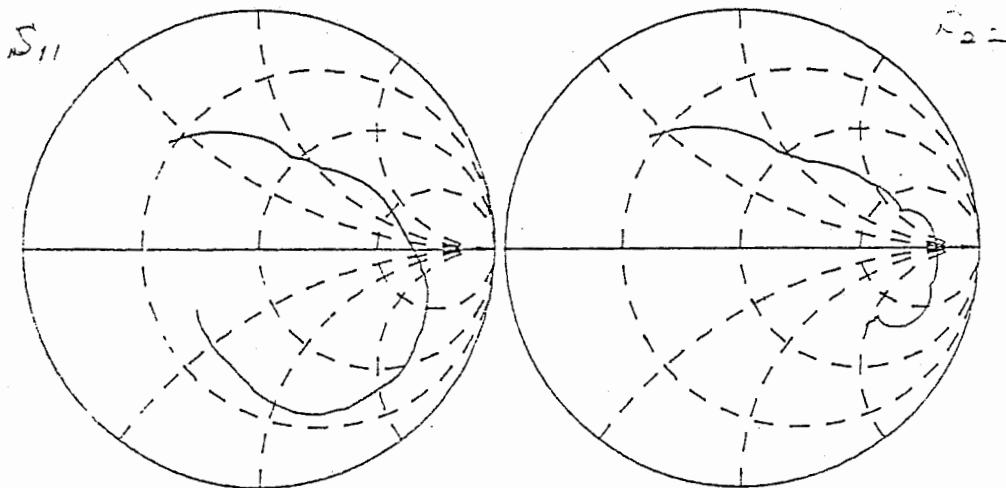
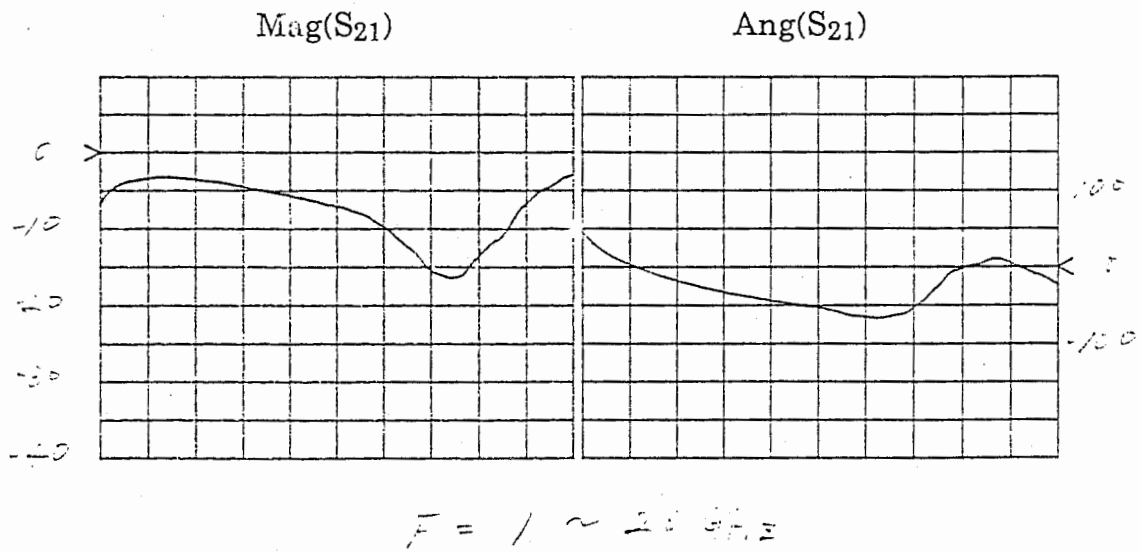
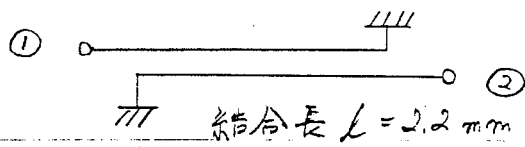
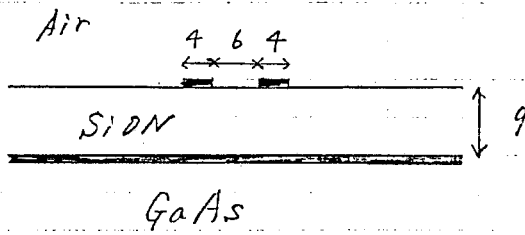


図5-2 多層化トランスフォーマの特性

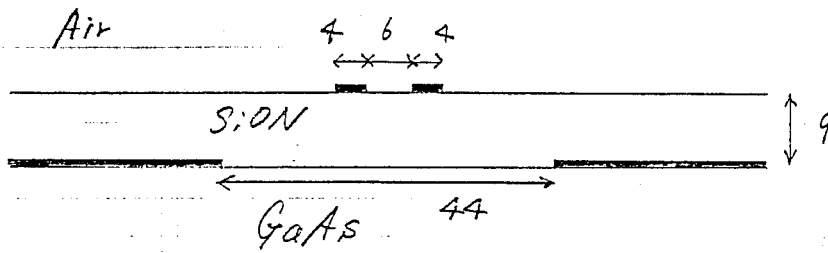


単位 μm

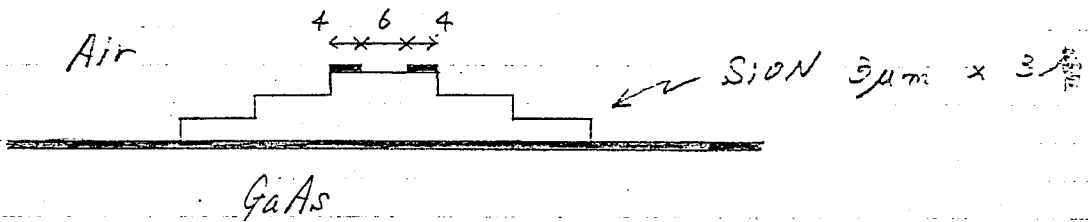
金属厚 Au $1 \mu\text{m}$



(a) M281 CLIN

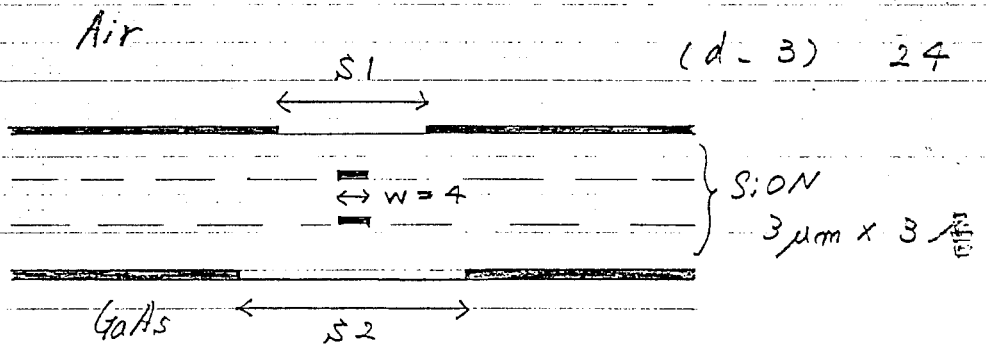


(b) M283 CLIN



(c) M284 CLIN

	s_1	s_2
(d-1)	0	0
(d-2)	32	32
(d-3)	24	44



(d) M285 CLIN

図5-3 各種結合線路の断面図

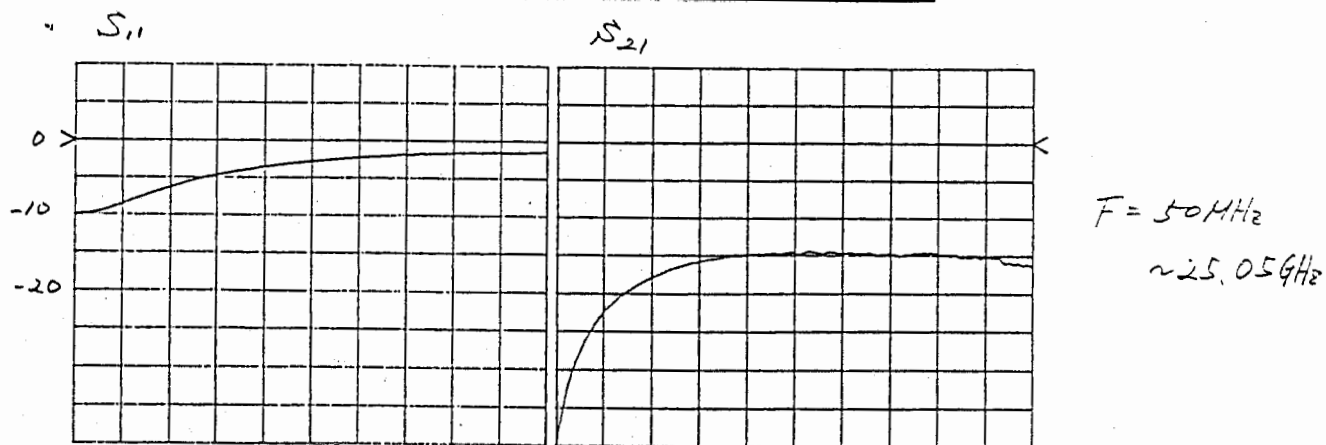
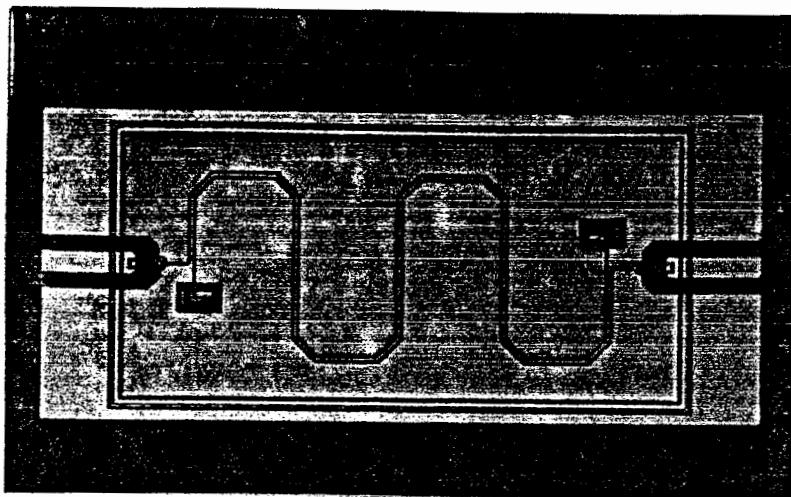


図5-4 M281のチップ写真と特性

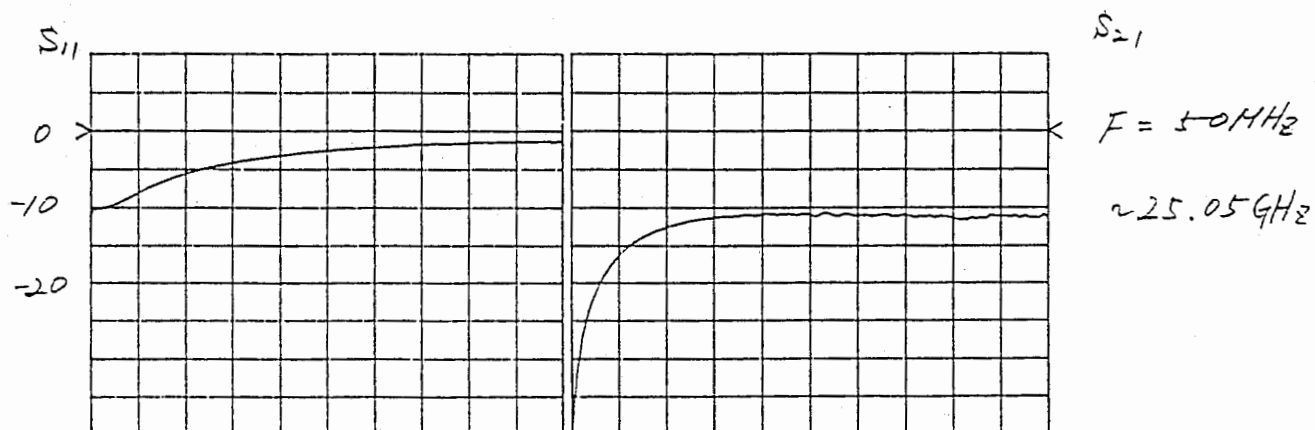
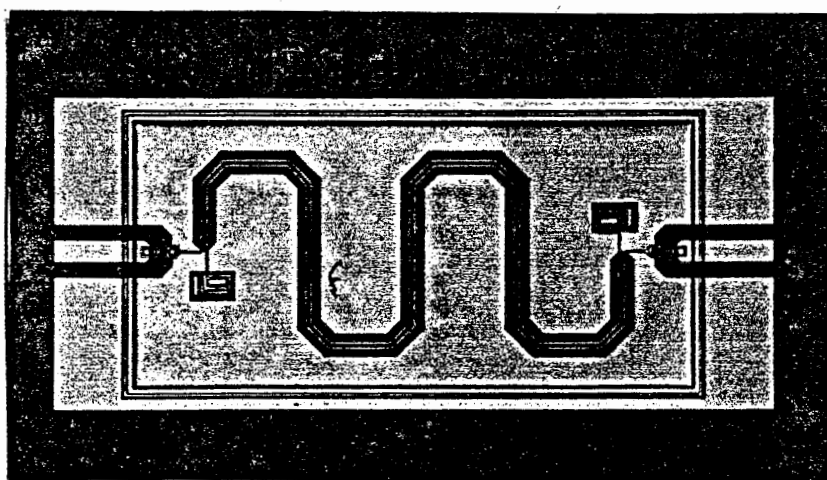
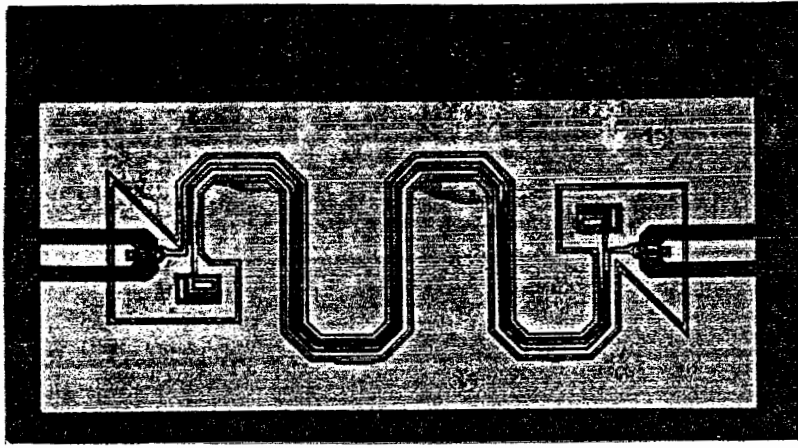
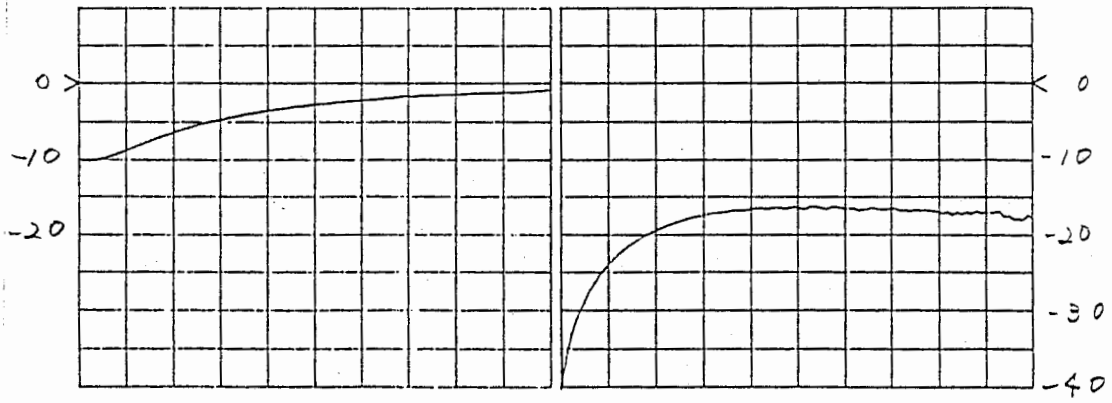


図5-5 M283のチップ写真と特性



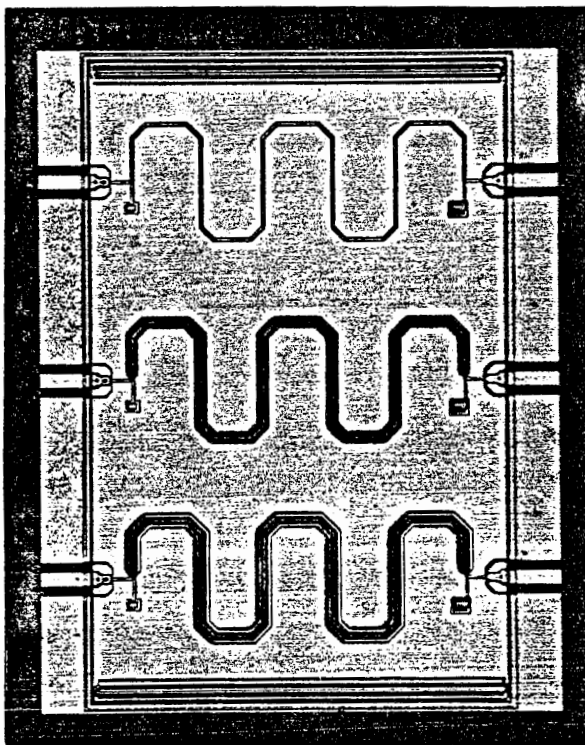
S_{11}

S_{21}



$$F = 50\text{MHz} \sim 25.05\text{GHz}$$

図5-6 M284のチップ写真と特性

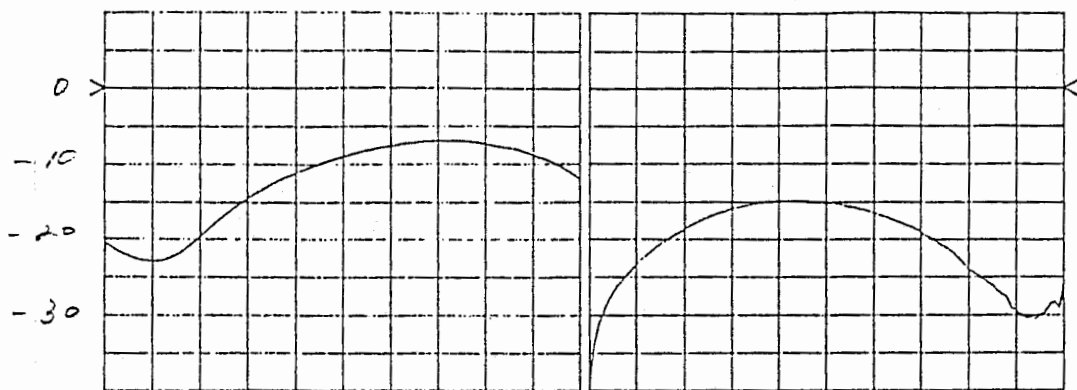


(1)

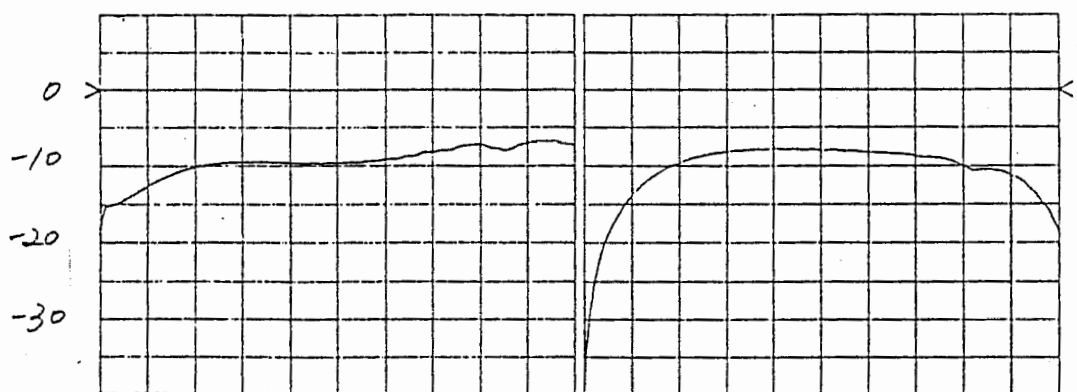
(2)

(3)

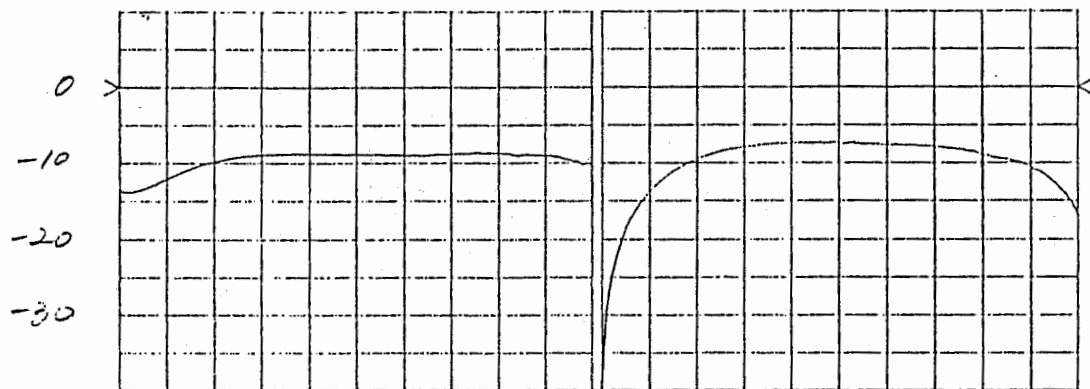
図5-7 M285のチップ写真

S_{11} S_{21} 

(1)



(2)



(3)

図5-8 M285の特性

$F=50\text{MHz} - 25.05\text{GHz}$

第6章 モジュール化設計法

ATRにおいては、「モジュール化設計法」の提案を行っている[1]。それを受けて、63年度はLUFETを組み合わせて、超小型回路を実現するモジュール化設計の具体化を行った。ここでは、合成LUFETと広帯域増幅器を組み合わせた超小型広帯域ミキサと、合成LUFETと分配LUFETを組み合わせた帰還型の広帯域アイソレータについて述べる。

6-1 ミキサ

超小型・広帯域コンバイナにおいて、入力部のCGFの一方のFETを非線形動作させることによって、広帯域なミキサが実現できる[2]。しかも、その変換損の周波数特性は、コンバイナとして動作させた時の周波数特性と相似で、約7dB小さいことが示された[2]。ここでは、アクティブマッチングアンプにアクティブインダクタを用いた超小型・広帯域アンプ[3]の入力部のCGFを、合成LUFET(CGF)に置き換え、その一方のFETを非線形動作させることによって、より変換損失の少ない広帯域ミキサを実現した。さらに、出力段を低域通過特性とすることにより、ローカル漏洩抑圧特性の優れたミキサを試作した。図6-1にその基本回路図を示す。

[設計手法]

基本的な設計手法を述べる。ミキサの変換損失 L_c は、文献[4]で示した様に、(6-1)式で示される。

$$L_c \approx \frac{Z_L(\omega) I_{dss}}{2V_p^2} |v_{LO}| \quad (6-1)$$

ここで、 V_p はFETのピンチオフ電圧、 I_{dss} は飽和ドレイン電流、 v_{LO} はローカル信号電圧である。 $Z_L(\omega)$ はコンバイナのドレイン端子から負荷側をみたインピーダンスである。コンバイナの利得は $g_m Z_L(\omega)$ であらわされるので、変換損の周波数特性は合成LUFETのドレイン側の負荷の周波数特性で決定され、しかもその特性は、コンバイナの特性と比例する。ミキサは本来非線形回路であるから、非線形解析をして特性を求める必要があるが、ここでは線形シュミレータを用いて設計する。超小型・広帯域アンプ[3]においては、帯域はCGFとCSFの段間回路によって決定され、出力側の回路は主として出力のインピーダンス整合を受け持っている。すなわち、入力端子からCSFのゲート端子までの周波数特性がコンバイナ、アンプの周波数特性を決定する。図6-2は、図6-1(a)の入力端子からCSFのゲート端子までの小信号伝送特性(V_g/V_{in})と、入力端から出力端への伝送特性を示す。図6-2より、コンバイナとしての伝送特性とCSFのゲート端までの伝送特性が比例することがわかる。また、ミキサの変換損の周波数特性はゲートまでの伝送特性で決定されるので、ローカル漏洩を抑えるための回路として後段にローパスフィルタを用いる際には、(V_g/V_{in})が広帯域、 S_{31} がローパス特性とすれば良い。

[試作回路]

上記の設計手法を用いて以下の回路を試作した。

○M210MIX

この回路は、図6-1(a)に示したタイプの回路構成により、増幅器モジュール[3]の入力部CGFを合成LUFETに置き換えたものである。ここで、合成LUFETに置き換えることにより、CGFが2個つくことになり、浮遊容量が増加する。このため、段間の回路定数を若干変更した。図6-3にチップ写真とシミュレーション結果を示す。図6-4に測定結果を示す。小信号での測定結果はシミュレーションと良くあっており、また、変換損(L_c)も伝送特性(S_{31})と比例した結果を示している。

○M209AMP

この回路は、M210MIXの回路において入力部の合成LUFETをCGFに置き換えたものである。ここで、他のパラメータは変更しなかった。これは、入力部のCGFの個数によって(浮遊容量によって)、伝送特性がどの様になるかをみるために試作したものである。図6-5にチップ写真と測定結果を示す。

○M211MIX

この回路は、M210MIXにおいて出力段のR-L回路をやめ、CSFにCDFを直結したものである。これにより、簡単な回路構成によって出力整合がとれるとともに、CDFの浮遊容量により高域での減衰がおきるため、ローカル信号抑圧の効果が期待できる。浮遊容量のみでは、十分な減衰が得られないため、CDFのゲート・ドレイン間にキャパシタを付加して、高域での減衰量をかせいでいる。設計はTouchstoneにおいて、CSFのゲート部分に入力インピーダンス無限大のプローブをあてる一すなわちVCVS(Voltage Controlled Voltage Source)を用いる一ことにより、 (V_g/V_{in}) も計算できる様にし、 (V_g/V_{in}) が広帯域、伝送特性はローパス特性となる様に、同時に最適化した。図6-6にチップ写真とシミュレーション結果を示す。また図6-7に小信号での測定結果を示す。

○M212MIX

この回路は、M211MIXにおいてCSFとCDFの段間にLCの定K型ローパスフィルタを挿入したもので、ローカル信号の漏洩をさらに抑えたものである。設計の手法は、M211MIXと同じである。この構成においては以下の2点により、簡単な一段構成で急峻なローパス特性を得ている。まず、フィルタの負荷がCDFとなっており、 50Ω の場合に比べてQ値が高いため急峻な特性が得られる[5]。さらに、回路中で用いられるスパイラルインダクタは線路間の結合により実際の等価回路としては、LCの並列回路となっており、ローパスフィルタは極を有する誘導M型フィルタになっていると考えられる。図6-8にチップ写真とシミュレーション結果を示す。また図6-9に小信号での測定結果および変換損、ローカル抑圧特性を示す。

○M202MIX

この回路は、M212MIXにおいて、合成LUFETとCSFの段間の回路において、アクティブインダクタを除去した構成となっている。広帯域化のための段間回路において、直列のLは浮遊容量と共振し、高域でのピーキングにより高域補償を行なう。その際、ピーキング位置を高域にもってくるほど、中域での“くぼみ”が大きくなる。この中域での“くぼみ”を補償するためにシャント接続のL—ここではアクティブインダクターが用いられている(図6-10参照)。今、広帯域ミキサーを考えなければ、中域での“くぼみ”の存在は問題ではなく、アクティブインダクタは不要となる。ここでは、衛星放送に対応し、12GHz帯で変換損が小さくなる様に設計を行なった。図6-11にチップ写真とシミュレーション結果を示す。また図6-12に小信号特性および変換損(L_c)、ローカル抑圧(L_s)の測定結果を示す。

以上の回路のうち、M211とM212については竹中研究技術員によって詳しくまとめられ、学会発表を行なったので、その資料[6]を参考にさせていただきたい。

6-2. 帰還型アイソレータ

CGFとCDFを組合せ、段間に帯域補償回路を設けることによって、広帯域なアクティブアイソレータが実現できる[7]。ここでは、図6-13に示した様に、合成LUFETと分配LUFETを接続し、各々の1端子を帰還回路に用いる。このようにすることによって、入出力整合を保ったまま、帰還によって広帯域特性が得られ、しかも帰還回路にキャパシタを用いるため、小型化がはかれると考えた。当初、バイアス回路を考慮せずに検討をおこなった際には、所望の特性が得られていたが、バイアス回路を考慮すると所望の特性をえることができなくなった。これは、ゲート・ソース間の電圧を与えるための抵抗により、単位回路の利得がなくなり、帰還をかけるとその分損失が増してしまっただからである。また、本回路は正帰還回路であり、発振の問題等があり、あまり良い回路とはいえないが、モ

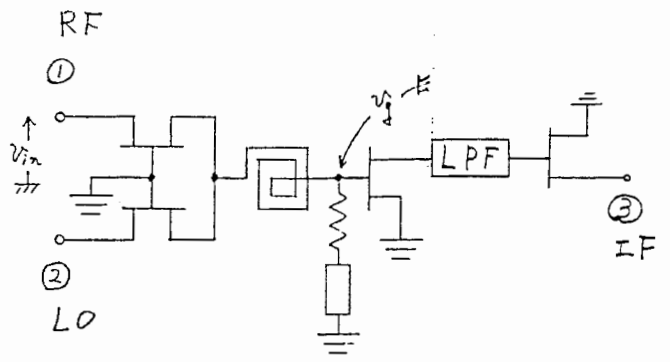
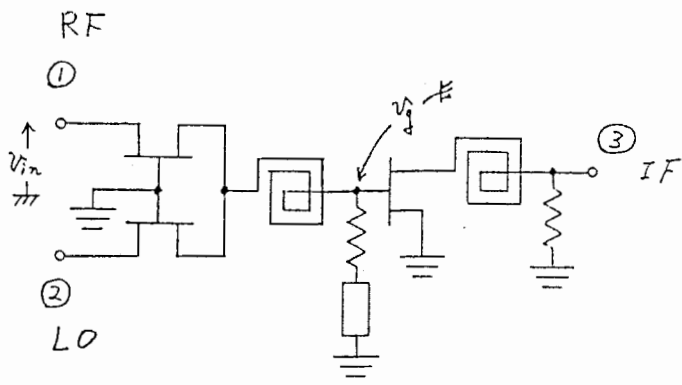
ジュールの組合せの例として試作を行なった。ここで、負荷抵抗による利得の減少を抑えるために負荷抵抗を大きくし、その結果生じるソースの電位上昇にあわせて、ゲートにも電位をかさ上げすることによって利得低下を逃れた。ただし、この結果消費電力はかなり大きくなっている。図6-14にチップ写真とシミュレーション結果を示す。また図6-15に測定結果を示す。また、回路中に用いたインターデジタル型のキャパシタが回路設計に用いたSuper Compactのモデルとあうかどうかを検証した結果、よい一致をみた。

6-3. 今後の課題

これまでの提案・試作は主として単位モジュールであったが、今後はモジュールをいかに組み合わせて大規模な回路を小型に実現するかを示す必要がある。特に、モジュール単体はそれぞれ超小型・広帯域であるが、モジュールを組み合わせた場合には、広帯域化のために段間にいくつかのスパイラルインダクタが必要になったりして必ずしも超小型・広帯域とならない場合がある。また、スロットラインを用いたモジュールにおいては、モジュールを組み合わせた場合に、不要な信号経路を生じ、所望の特性や機能が実現できない場合も予想される。今後、これらの問題を解決していく必要がある。また、将来の大規模なMMICを想定した場合、回路図をどう記述するかが問題となる。デジタル回路と同様に各モジュールをシンボル化して用いるのがひとつのやりかただと考えられる。このシンボル化は徳満主任研究員によって示された[8]。

[参考文献]

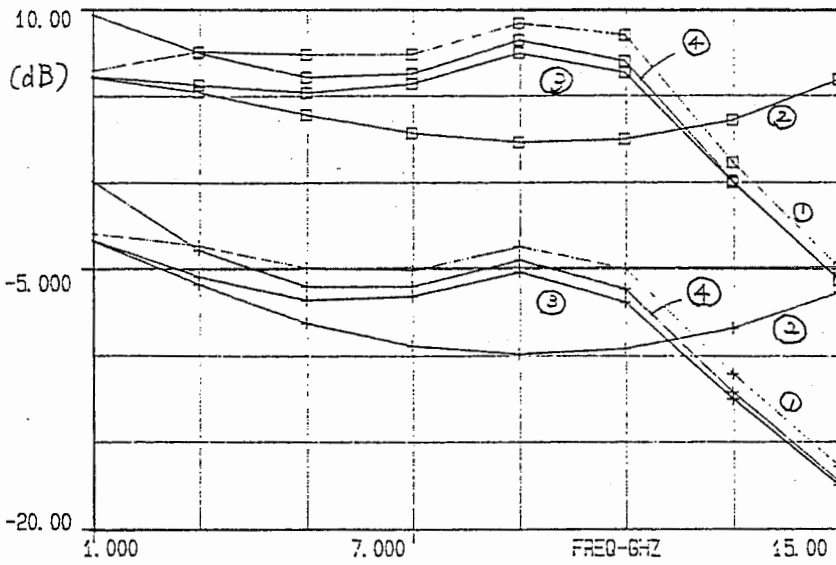
- (1) 第2章の文献(8)と同じ
- (2) 竹中 他「LUFET MMICによる広帯域ミキサの検討」昭和62年信学部門別全大、223.
- (3) 第2章の文献(5)と同じ
- (4) 竹中 他「信号合成LUFETを用いた広帯域MMICミキサの周波数特性」昭和63年信学会秋季全国大会、C-348.
- (5) C.Bowick, "RF Circuit Design," SAMA, pp.31-43.
- (6) T.Takenaka et al., "A Miniaturized, Broadband MMIC Mixer," in *IEEE 1989 GaAs IC Symp. Dig.*, pp.193-196, 1989.
- (7) 原 他「MMIC化に適したアクティブアイソレータの検討」昭和62年信学全大、759.
- (8) 徳満 他「線路一体化(LUFET)マジックTとその応用」信学技報、MW89-34,1989.



(a) アクティブマッチングアンプの変形

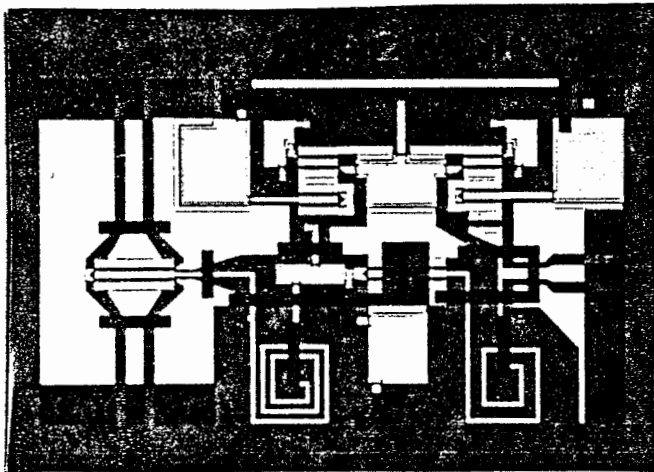
(b) ローカル抑圧タイプ

図6-1 広帯域ミキサの回路図

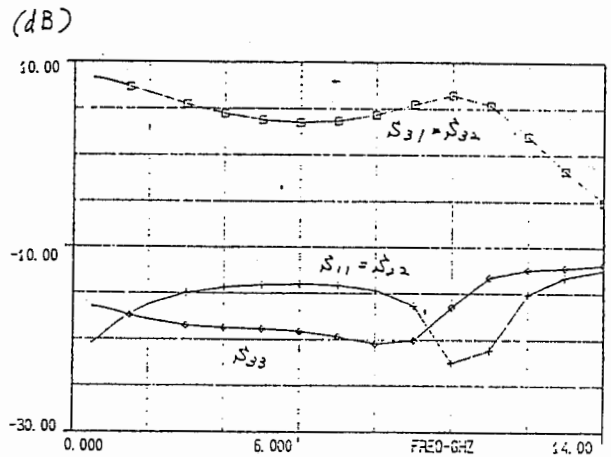


\square S_{31}
 $+$ V_g/V_{in}
 同じ番号が同じパラメータ
 に対応する。

図6-2 帯域を変化させた際の S_{31} と V_g/V_{in} の比較

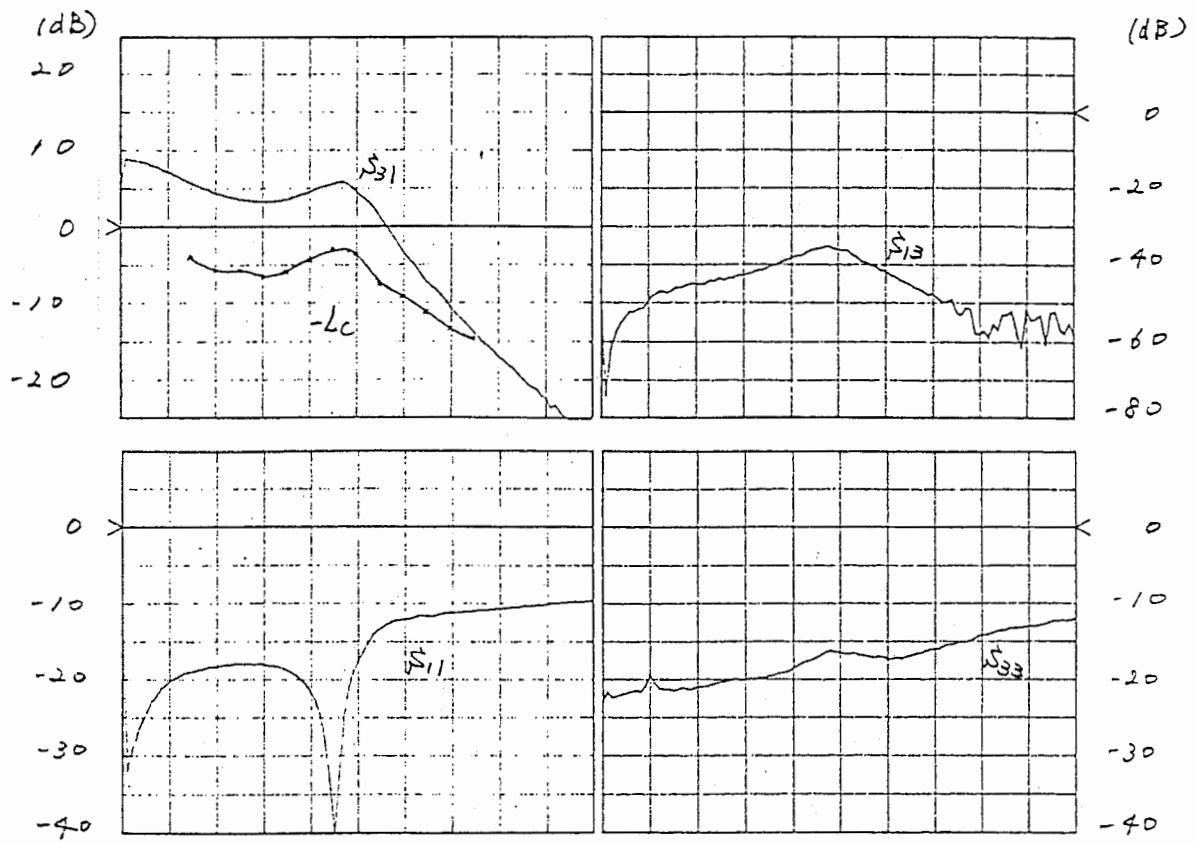


(a) チップ写真



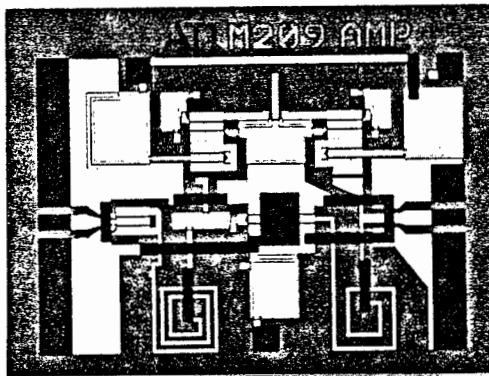
(b) 小信号シミュレーション特性

図6-3 M210のチップ写真と予想特性

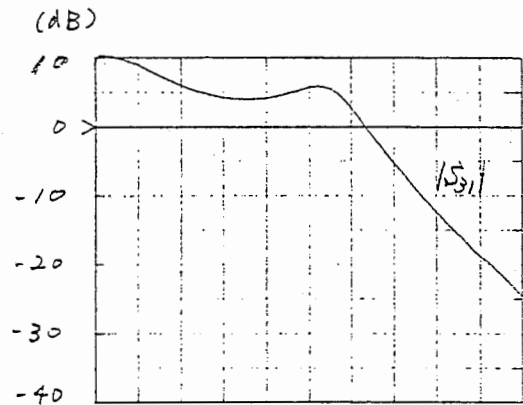


$F = 50\text{MHz} \sim 20.05\text{GHz}$

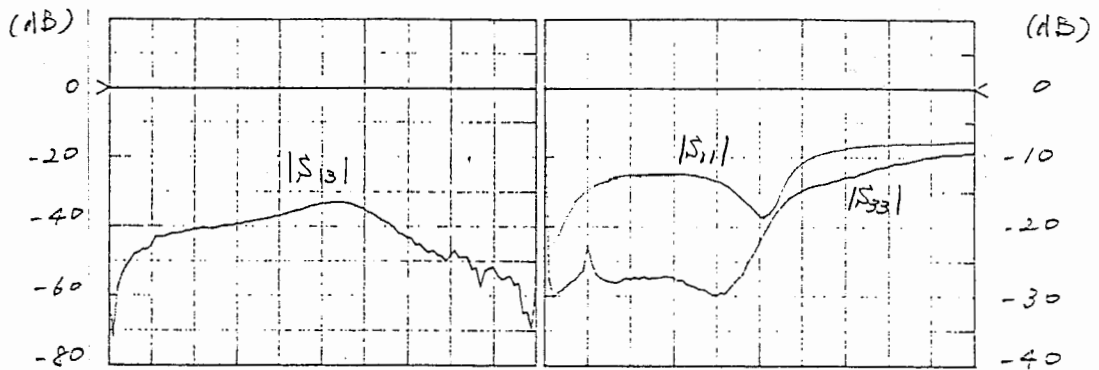
図6-4 M210MIXの測定結果



(a) チップ写真



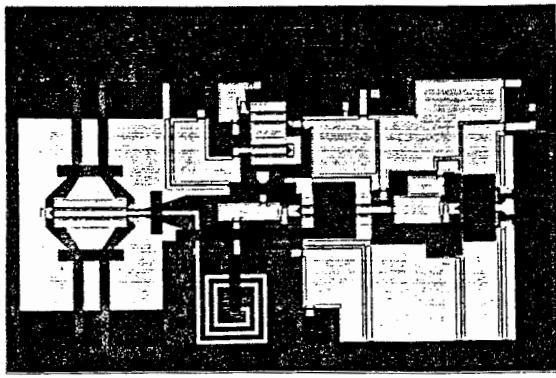
(b) 伝送特性



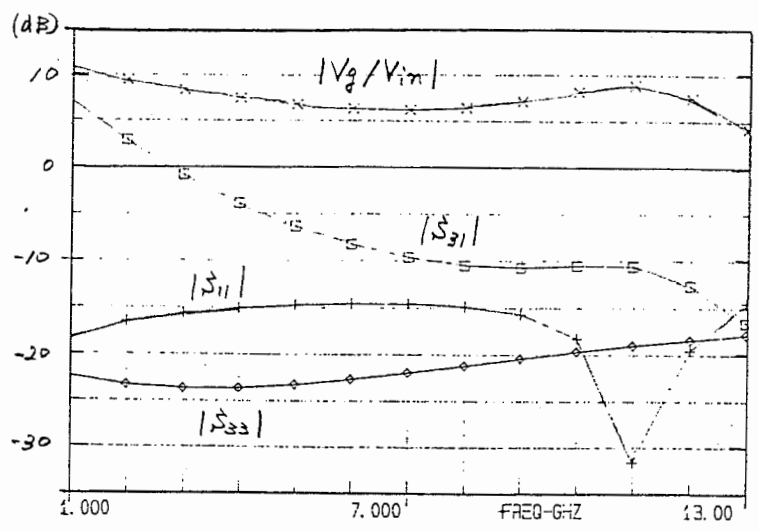
(a) 入出力アイソレーション

(b) 反射損失

図6-5 M209のチップ写真と特性 ($F=50\text{MHz} \sim 20.05\text{GHz}$)

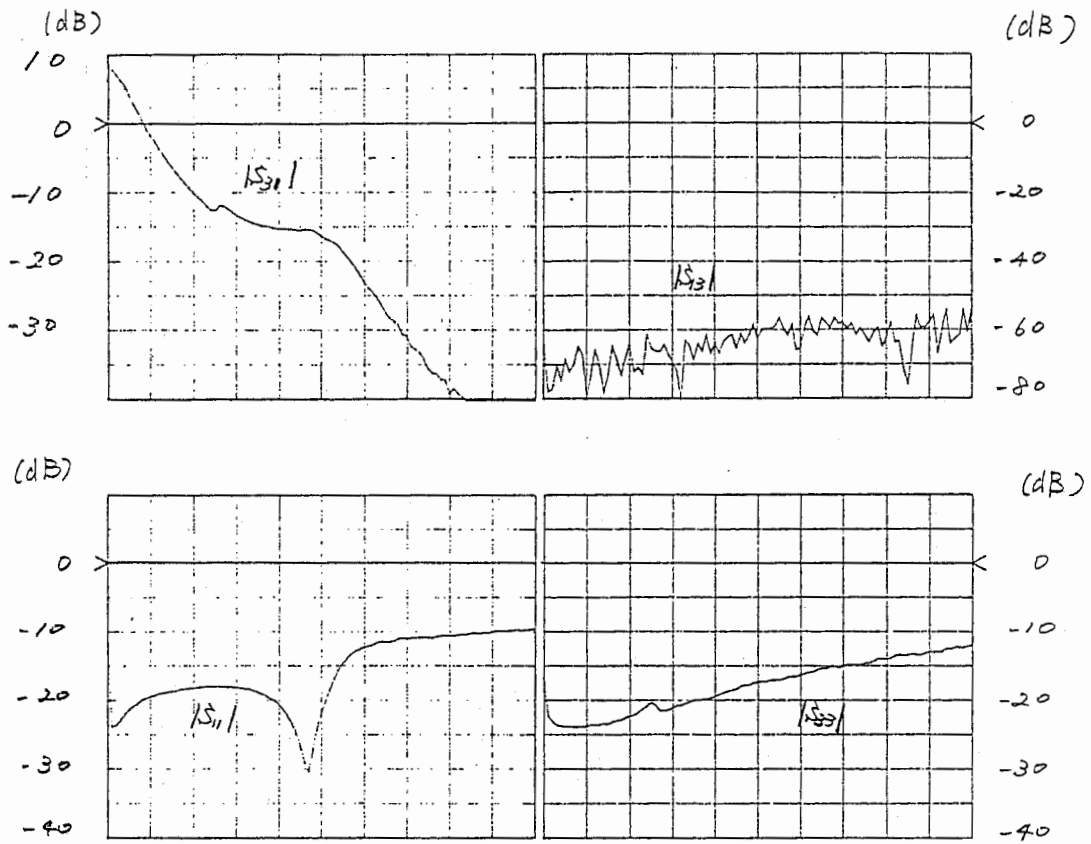


(a) チップ写真



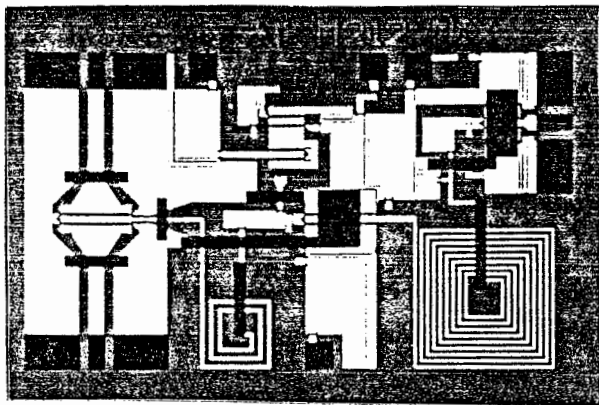
(b) シミュレーション特性

図6-6 M211のチップ写真とシミュレーション特性

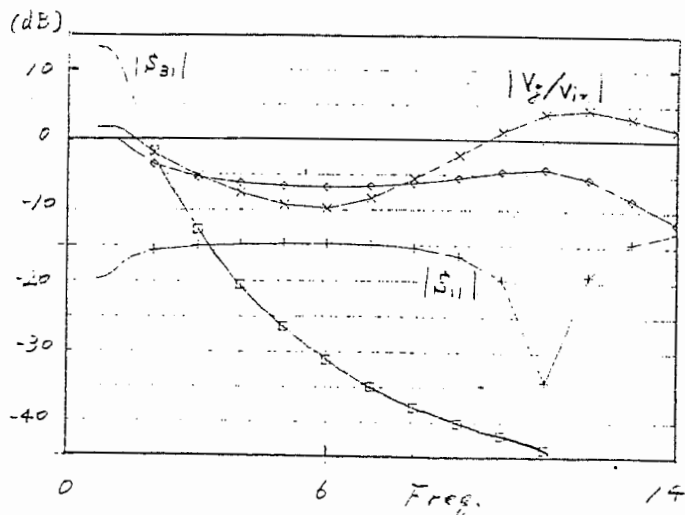


$$F = 50 \text{ MHz} \sim 20.05 \text{ GHz}$$

図6-7 M211の小信号特性



(a) チップ写真.



(b) シミュレーション特性

図6-8 M212のチップ写真とシミュレーション特性

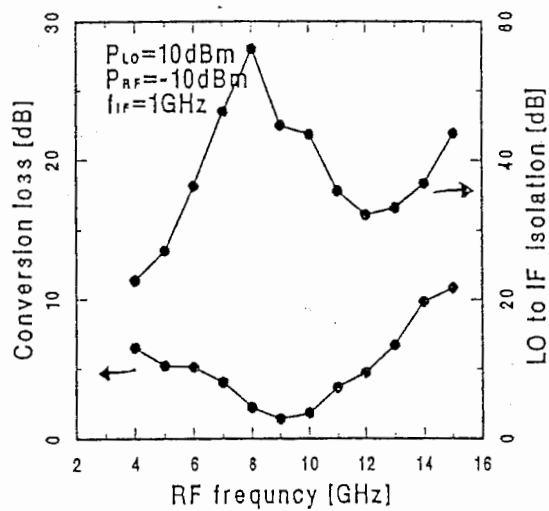
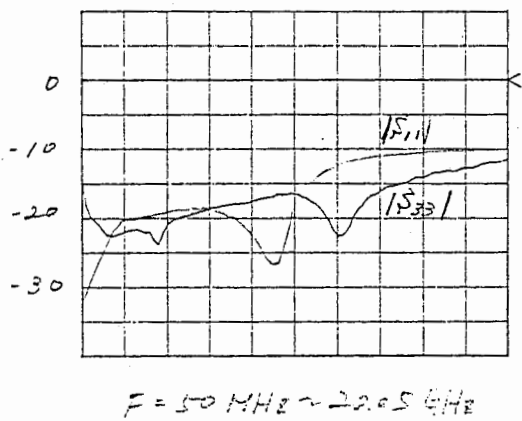
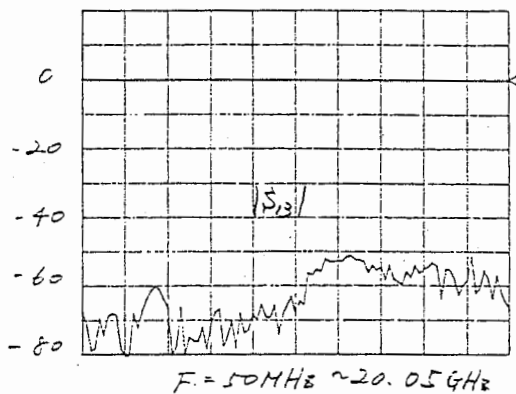
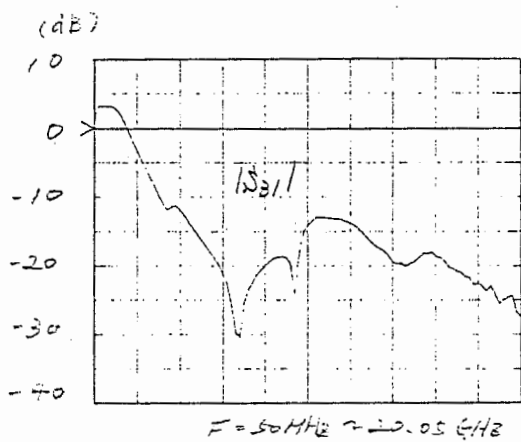


図6-9 M212測定結果

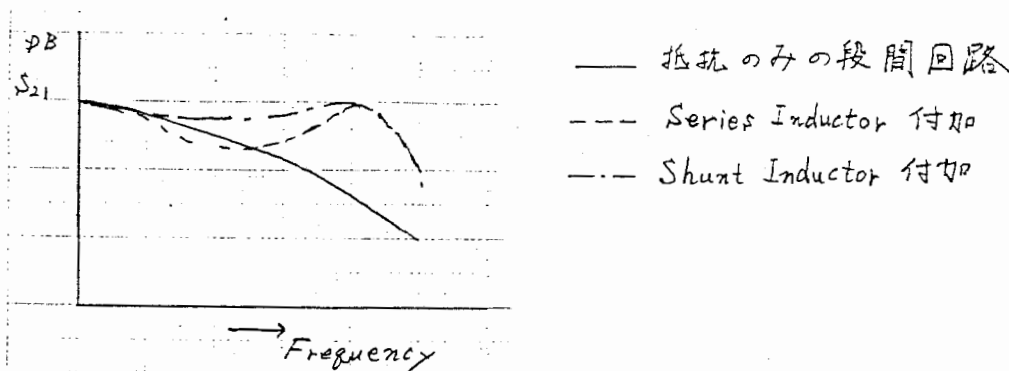


図6-10 アクティブマッチングアンプにおける段間インダクタの効果

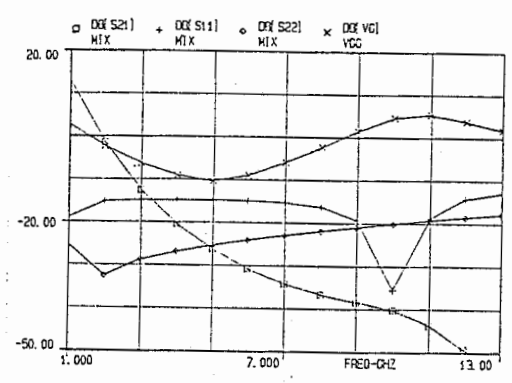
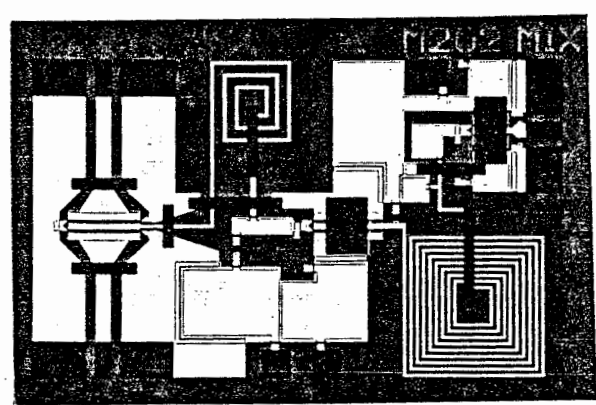
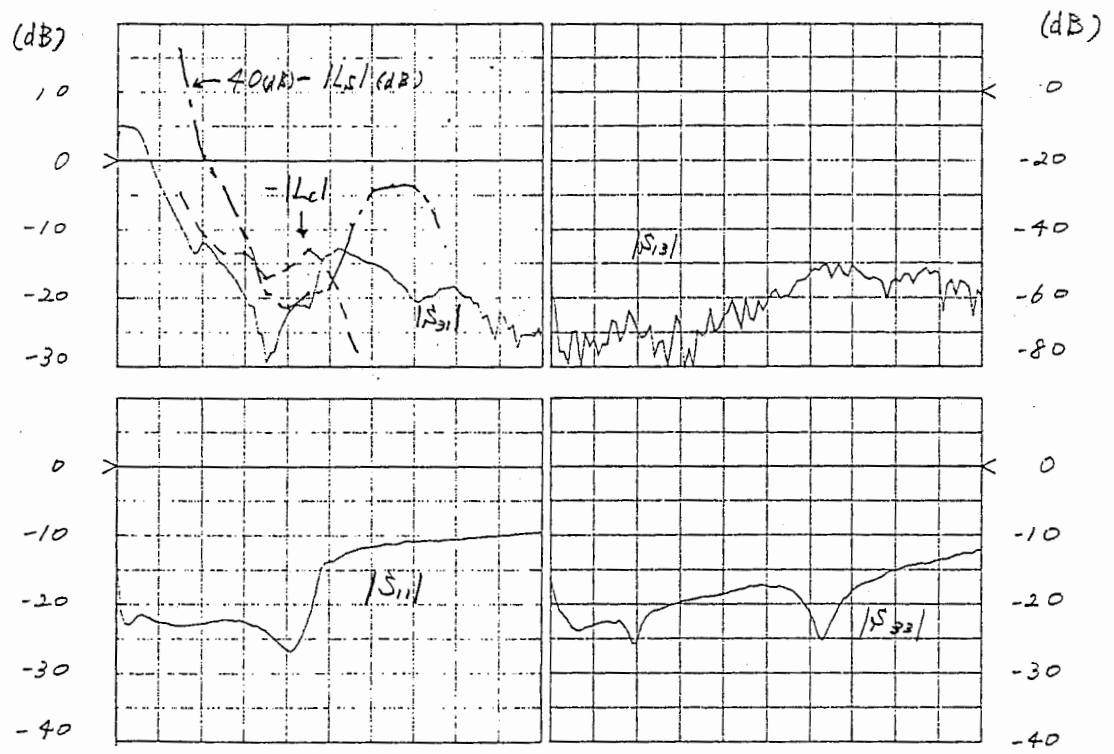


図6-11 M202MIXのチップ写真およびシミュレーション特性



$F = 50 \text{ MHz} \sim 20.05 \text{ GHz}$

図6-12 M202MIXの小信号測定値

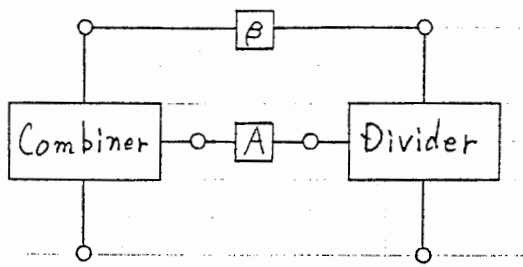


図6-13

Combiner LUFETと
Divider LUFETを
組合せた帰還型回路

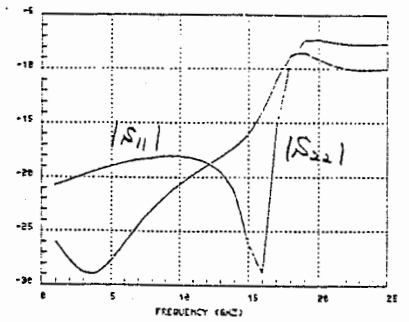
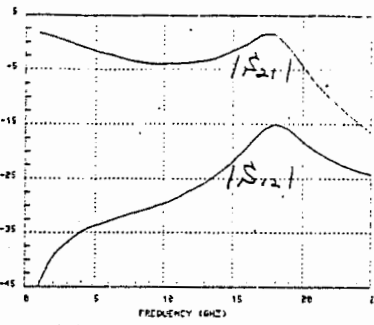
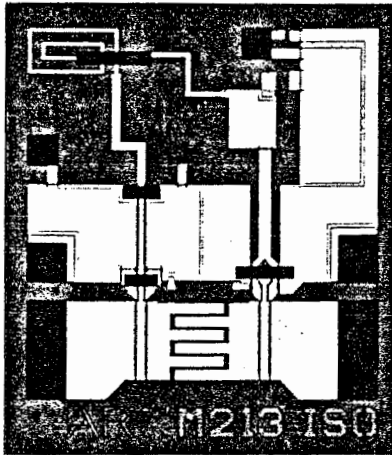


図6-14 M213のチップ写真とシミュレーション特性

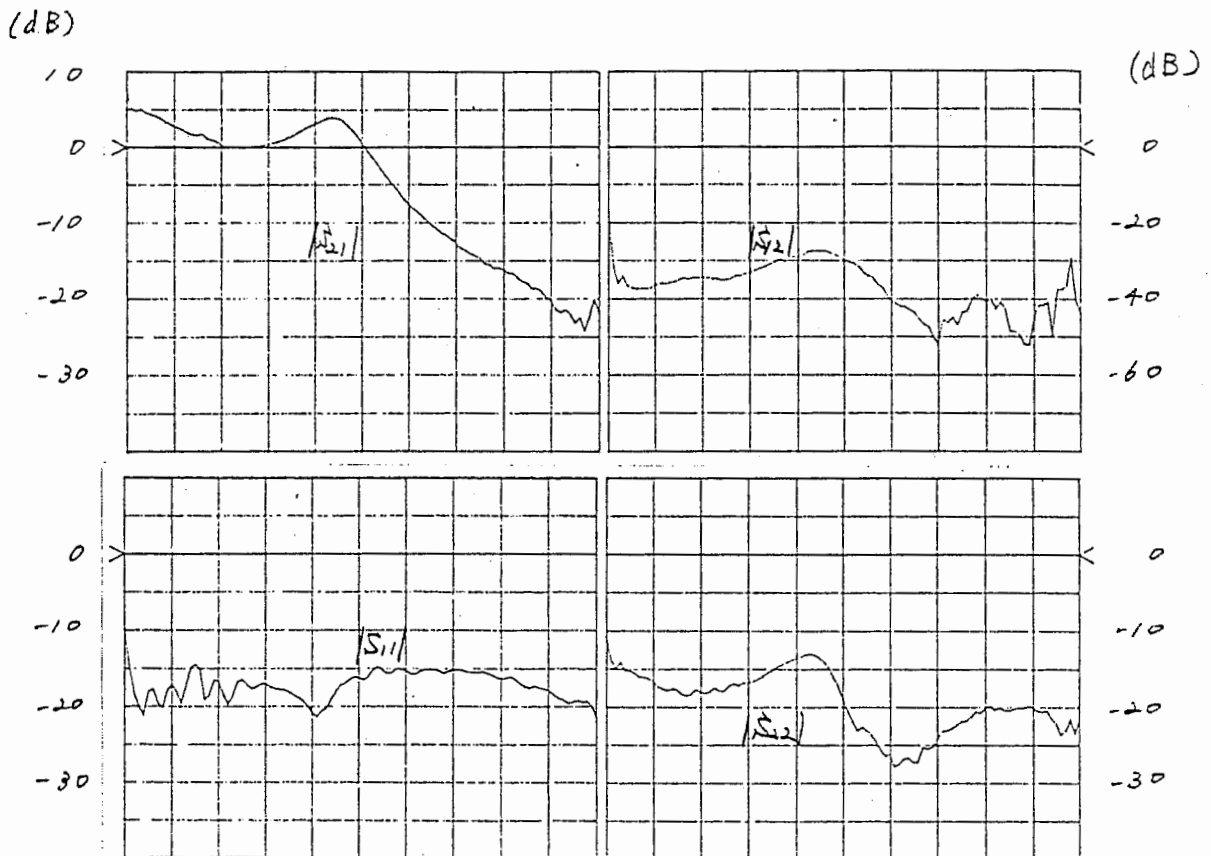


図6-15 M213ISO測定結果 (F=50MHz~20.05GHz)

第7章 後書き

当初設定したアプローチにおいて、実際の仕事は受動素子の能動化に主として力が注がれ、他のアプローチ、特に多層化受動モジュールについては手がまわらず、心残りであった。ATRにおいては、角田研究員による電磁界解析プログラムが充実しており、多層化受動モジュールの解析ツールはかなり揃っているといえる。しかしながら、これらのツールはあまり利用されておらず、非常に残念である。今後はこれらのツールを積極的に用いて、結合線路や新しい構造の回路の提案と解析を行なっていく必要がある。また、LUFETにデュアルゲートFETを用いることにより、より高機能なモジュールが実現できることを示したが、設計性を高めるためには、デュアルゲートFETのモデル化が欠かせない。今後、デュアルゲートFETのモデル化も行なっていく必要がある。さらに、従来のデュアルゲートFETのモデル化は、種々の第2ゲートバイアスにおいてSパラメータを測定し、それぞれに対して小信号のパラメータを与えるという手法が主であったが、今後は、デュアルゲートFETの非線形モデルを確立し、任意のバイアスでの動作や大信号動作の解析・設計を行なえるようにする必要がある。このデュアルゲートFETの非線形モデルはひとつの研究テーマとなりえる。

MMIC技術は、前書きで述べたような低コスト化、小型化、高信頼性から、その必要性や将来性が期待されているが、実際の産業としてはマーケットがあまりなく、大量生産による低コスト化もいまだ実現されていない。小型化・高信頼性化についても宇宙用等の特殊な用途以外ではいまのところ受け入れられておらず、民生用を主体とする日本のメーカにおいては研究開発しにくい状況にある。また、米国におけるMMICプログラムは軍事利用を目的とし、国防省の強力な研究管理のもと急速な発展を遂げてきたが、反面、米国企業はこのプログラムによってスペックと納期に追われ、冒険的な研究をしにくいという弊害もあるように思われる。さらに、米ソ間の緊張緩和や東欧諸国の民主化に伴い、今後の世界的な軍縮に一層の拍車がかかり、これまで軍需目的として強力に推し進められてきた米国MMIC産業は転換を余儀なくされ、民生主体の日本のMMIC研究開発の重要性が増してくるであろう。ATRにおいては、市場性やスペックにしばられず、“Big Step”を歩むことができる。あまり成果を求めすぎて、この環境をこわすことのないように望みます。

他の化学技術分野についてもいえることだが、MMICの研究において、測定装置や回路シュミレータ等は結局、外国、特に米国のものを使用しており、基礎的な研究をすすめる上で、新しい測定法の開発とその装置化や、新しいFETモデル等による回路解析・設計ソフトウェア等の研究・開発も民生主体のMMIC産業を立ち上げるために、非常に重要かつ基礎的なテーマであり、民間企業では行ないにくいテーマである。ATRとしてもそれらに目を向けていく必要がある。

最後に、本テクニカルレポートにおいては十分な調査・検討をせずに、考察事項を述べたり、また、前書きや後書きにもかなりの私見がはいっております。皆さまのご意見をなにかの機会にでもお聞かせいただければ幸いです。また、やり残したこともたくさんあり、中途半端な状態のものが多々あり、申し訳なく思っております。このレポートを見て、興味をもったり、疑問に思っ、よりつきつめた検討を行なってくださることを期待してやみません。

[謝辞]

本研究を進めるにあたって、直接指導をいただいた徳満主任研究員ならびに相川前室長に深謝いたします。また、ご指導をいただいた赤池室長ならびに古濱社長に深謝いたします。さらにMMIC設計・測定等に関して色々のご討議をしていただいた中本研究員、平岡研究員、竹中研究技術員に深謝いたします。特に竹中研究技術員には測定やデータ整理において多大の協力をいただきました。角田研究員には電磁界解析等について色々教えていただきました。その他、無線通信第2研究室をはじめとする各研究室の皆さまには、色々とお話をしていただき、非常に参考になりました。我有さん、山口さん、羽藤さんをはじめとする企画課の女性の皆さまには資料の清書等多大な協力を頂きました。最後に、本報告をまとめるにあたり、何かとご迷惑おかけした高橋企画課長、竹中企画係長に深謝いたします。

<付録>

8-1. 62年度試作移相器

[A]bit移相器

FETは、一般的にソースとドレインがゲートに対して対称であるので、バイアスのかけ方によって端子をソースとしてもドレインとしても使用することができる。すなわち、同じパターンにおいてバイアスの切り替えによって、ソース接地(CSF)、ドレイン接地(CDF)を切り替えて使用することができる。又、理想FETにおいてはCSFとCDFでは出力位相が180度異なる。これにより、位相反転回路が実現できる。CSFとCDFでは、利得が異なるため、位相反転とともに、利得の変化も生じてしまうが、FETはゲートバイアスによって、他の等価回路パラメータをほとんど変化させることなく相互コンダクタンス g_m のみを変化させることができるので[1]、利得を変化させることなく、位相反転のみを生じさせる移相器が実現できる。以下に簡単なモデルを用いて、解析を試みる。図8-1は、バイアス切り替えによってCSFとCDFを切り替えて使用して用いるFETの前段にゲート接地FET(CGF)を用いて入力整合をとり、後段にCDFを用いて出力整合をとったものである。すなわち、アクティブマッチングアンプにおいて、CSFをCDF/CSFと切り替えて用いるものである。今、FETが相互コンダクタンス g_m のみで表される理想FETとすると、中段がCSF、CDFの時のSパラメータはそれぞれ(8-1)、(8-2)式で表される。

$$\begin{pmatrix} \frac{1-g_{mg}Z_o}{1+g_{mg}Z_o} & 0 \\ -\frac{2g_{mg}g_{md}g_sZ_o}{(1+g_{mg}Z_o)(1+g_{md}Z_o)(1/R_o)(1/R_1)} g_{md} & \frac{1-g_{md}Z_o}{1+g_{md}Z_o} \end{pmatrix} \quad (8-1)$$

$$\begin{pmatrix} \frac{1-g_{mg}Z_o}{1+g_{mg}Z_o} & 0 \\ -\frac{2g_{mg}g_{md}g_dZ_o}{(1+g_{mg}Z_o)(1+g_{md}Z_o)(1/R_o)(g_d+1/R_1)} g_{md} & \frac{1-g_{md}Z_o}{1+g_{md}Z_o} \end{pmatrix} \quad (8-2)$$

よって、CSF時の $g_m(g_s)$ とCDF時の $g_m(g_d)$ が

$$g_s = g_d(1+g_dR_1) \quad (8-3)$$

となる様にバイアス設定を行えば、利得 $|R_oR_1g_s/2Z_o|$ の位相反転回路が得られる。実際のFETでは、浮遊容量の影響により、周波数が高くなると180度位相差をとるのが困難である。ここでは逆にこの効果を積極的に用いて任意の位相差をとれるbit移相器に関して説明する。FETへの外づけの帰還方法としては種々考えられるが、ここでは、FETの入出力間にキャパシタで並列帰還をかけたものについてシミュレーション結果を示す。図8-2はキャパシタで並列帰還をかけたFETにおいてCDFの場合とCSFの場合についてその入出力特性を比較したものである。CSFにおいては、帰還容量によって、利得、位相反転とも大きく変化するのに対して、CDFにおいてはほとんど変化しない。これはCDFにおいては出力インピーダンスが低いため帰還の影響がでにくいからである。このため、帰還容量を調整することにより、任意の位相差を得ることができる。

図8-3に試作した回路の設計時のシミュレーション結果を示す。ここでは、CSFとCDFの位相差、利得差はゲート幅にも依存するので、キャパシタとゲート幅および、CDFとCSFの相互コンダクタンスの比率をパラメータとした。移相量としては120、60、30度で中心周波数8GHzで設計した。図8-4に試作パターンを示す。図8-5に測定結果を示す。ここで、測定値とシミュレーションにおいて、CDFの状態を基準とするかCSFの状態を基準と

するかが一部逆になっているため、グラフをみる際に注意を要する。測定結果は予想値と特に低周波側で大きく異なっている。これは、CSF/CDFを切り換えて用いる中段のFETにバイアスを印加するためのパッドの一方(図8-4の上方)において、RFとDCの分離がされていないためである。この部分は本来はチョークコイルを介してバイアスパッドを設けるべきであったが、当初、信号はスロットラインのモードで伝搬するため、パタンの端部に直流を印加してもRF特性に影響はないと判断してしまっただからである。周波数が高くなると、電磁界の広がり小さくなるので、DCプローブの影響はなくなり、予測値と測定値のずれが少なくなる。この部分の等価回路として、FETからDCプローブ側をみたインピーダンスが $3nH$ とした場合のシミュレーション結果について、図8-6に示す。これは、移相量60度の場合である。シミュレーション結果は測定結果の傾向をよく表しており、上記のパタンミスということが結論づけられた。スロットラインを用いる場合には後述の平衡・不平衡の問題、スロットラインの直列T分岐の使用時等のことを考えて、周波数と電磁界の広がりとの関係を把握しておく必要がある。文献[2]より、波長の5倍以上はなせば、まず問題ないことがわかるが、実際にはこれより小さい寸法でMMICとして実現している例がある[3]ので、回路設計上どの程度なら問題ないかを知っておくことが重要である。これについては、FEM等の電磁界解析を用いる方法と、wafer prober上でスロットラインにDCプローブを当てて、そのスロットからの距離と伝送特性の変化を観察するという実験的な方法が考えられる。

[B] 90度アナログ位相器

FETのドレイン・ソース間には、ほぼ180度の位相差がある。[A]で述べた原理を用いて、ゲート・ドレイン間に微小な容量を付加することにより、ドレイン・ソース間が90度の位相差を有するように設定し、ゲートを入力、ドレインとソースを出力とする90度のディバイダを実現できる。ドレインとソースそれぞれに、可変減衰器としてのカスコードFETを接続し、その第2ゲート電圧を変化させることにより0度位相と90度位相の出力を可変し、その信号をベクトル的に合成することにより、0~90度の連続位相器を実現できる。図8-7に試作回路の回路図とバーサ図を示す。ここでは、入出力整合にアクティブマッチングを用い、ベクトル合成回路は2つのカスコードFETのドレイン電極を共通にすることにより、2つの可変減衰器とベクトル合成をFETサイズで実現している。図8-8にシミュレーション結果を示す。6GHzで90度位相差となる様に素子値を決定した。ここで、シミュレーションは、カスコードFETが完全にONもしくはOFFの場合のみについて行なった。なぜならば、2つのカスコードFETはFETの単方向性により互いに独立であり、又、カスコードFETはバイアス変化によって、利得(g_m)のみが変化し、入出力インピーダンスと伝送の位相回転はほとんど変化しないため、ONとOFFのみ評価しておけば、その間の位相は連続的に得られるからである。

図8-9に測定結果を示す。入出力の反射損失はアクティブマッチングの効果で広帯域に渡って、-15dB以下となっている。伝送特性もシミュレーションと良くあい、又位相差もほぼシミュレーション通りとなっている。ところが、実際に、中間の位相を得ようとバイアスを調整したところ、位相のみではなく、利得もかなり大きく変わってしまった。図8-10にそれぞれのカスコードFETを一方を完全にOFF状態にし、片方のコントロール電圧を変化させた時の出力レベルと位相の変化を示す。この図より、ベクトル合成により強度一定の状態、ほぼ0度から90度の間で任意の移相量を得られるはずである。すなわち、例えばAの出力を得る際には V_{c1} を A_x の点に、 V_{c2} を A_y の点にすれば良い。予想した特性が得られない理由として次の2点が考えられる。一点目は、ドレイン電極を共通とした2つのカスコードFETにおいてベクトル合成が行なわれていない。二点目は、ドレイン電圧(V_{ds})のコントロール電圧(V_{c1}, V_{c2})による変動である。すなわち、 V_{c1}, V_{c2} の変化により、ドレイン電流が変化し、その結果負荷抵抗における電圧降下に変化し、本来一定であるべきドレイン電圧が変化し、動作状態が異なってくる。一つ目の理由については、FETの単方向性により2つ

の入力は、互いに独立であるので、ベクトル合成ができていないはずである。これについては、M130B(図8-11)の測定結果(図8-35)からもあきらかである。2点目については、非線形動作のシミュレーションにより、検討できるのではないかと考えられる。

[C] 位相反転回路

CGFを用いた線路変換によって、不平衡線路(CPW)から平衡線路(スロットライン)に変換し、スロットラインの直列T分岐により逆相分配し、それをCDFの信号合成LUFETにより合成する。各CDFを互いにON/OFFすることにより、位相反転回路が得られる。すなわち、入力部のCGFが、入力整合と、不平衡-平衡変換を受け持ち、ソース電極を共通とするCDFが、信号合成と出力整合を受け持つ。相川らの提案による両平面回路[4]のスロットライン直列T分岐を用いた位相変調器においては、1/4波長線路を必要とした。これは、スロットラインの分岐部に用いられた一方のダイオードがON状態のとき短絡であり、それがOFF状態のダイオードの側の線路に影響しない様にするためである。3端子素子のFETを用いた場合、FETの単方向性により入出力のアイソレーションをとり、出力側のインピーダンスが入力側に影響しない様にできる可能性がある。

図8-12に試作MMICのパターン図を示す。図8-13にはシミュレーション結果を示す。図8-14は測定結果である。入出力整合と位相反転機能については、良い結果をしめしているが、利得は-40dB以下となってしまう。これは、スロットラインT分岐の外側でエアブリッジを介してループが生じており(図8-12に示す)、この部分の影響であると思われる。又、MMICにおいて不平衡-平衡変換回路(バラン)を用いる際には、その寸法と適用周波数について把握しておく必要がある。又、回路シミュレーション上もどの様な等価回路表現を用いるかを注意する必要がある。

図8-15はM151の回路のTEGパターンであり、図8-16はその特性である。入力部のCPW-slot変換を除去したものである。この場合も $|S_{21}|$ が非常に小さく、M151の特性が悪い原因は、スロットライン部のループによるものであると判断できる。

図8-17はスロットラインT分岐部のTEGである。M151においては、出力部がエアブリッジでshortされた構成になっている。この構成で、仮にT分岐の各々のラインがアイソレーションがとれていたとすると、各ラインに抵抗が接続されているため、反射損失が小さいはずである。ところが、測定結果は図8-18に示したようにshortスタブの特性を示しており、等価回路表現は、図8-17の様に示される。すなわち、M151の特性が悪いのは、設計時のシミュレーションにおいて、パターンに含まれたスロットラインの短絡部のモデル化が間違っていたためである。

[D] 平衡変調回路

[C]で示した回路(M151)において、カスコードFETを段間に挿入することによって、0度位相と180度位相のラインの信号それぞれを、+1~-0までレベル可変できる。2信号は互いに逆位相であるので、それらを合成することによって、信号レベルを+1~-1まで可変にできる平衡変調器が実現できる。図8-19にパターンを示す。入力整合用のCGFによって不平衡-平衡変換をした後に、スロットラインの直列分岐によって逆相の2信号に分配する。分配された信号は、各々カスコードFETで信号レベルを変えられた後に、出力整合用CDFを介して合成される。図8-20にシミュレーション結果を示す。各FETの段間には帯域補償回路を特に設けていないので、利得は右下がりとなっている。この回路においては、M151と異なり、カスコードFETによってスロットラインのループが生じないようにしているので、シミュレーションと同様の結果が得られると予想した。図8-21に測定結果を示す。片方のカスコードFETが完全にOFFもう一方がONの場合のSパラメータを示す。図より入出力整合は、シミュレーションと良くあっているが、伝送損失が20dBもある。これは、M119の場合と同じミスをしており、図8-19に示したドレイン電圧供給部分でRFとDCの分離がされていないためである。

図8-22はもうひとつの試作平衡変調回路のパターン図を示す。これは、図8-19(M152)においてカスコードFETをdual gate FETとし、そのドレインを共通にして信号合成も同時に行なったものである。図8-23に設計時の予測値を示す。図8-24は片側のdual gate FETがON、もう一方がOFFの場合のSパラメータを示す。M152と同様にS₁₁、S₂₂は良くあっているが伝送損失は低い周波数ほど大きく10GHzで約20dBとなっている。これは、M151と同じミスを侵しており、スロットラインの閉ループができてしまっている。このため、低い周波数ほどスロットラインのT分岐部で短絡に近く損失が非常に大きい。図8-25はdual gate FETの第2ゲート電圧を変化させた時の出力レベルと位相の変化を示す。(a)より、7GHz以上の高い周波数においては位相変化なくレベルのみが変化していることがわかる。(b)は10GHzにおける出力信号のベクトル軌跡である。平衡変調回路としての動作をしていることが確認できる。これらのことから、パターン作成上の工夫をうまくやることにより、スロットラインのT分岐を1/4波長線路を用いずに利用できれば、この考えに基づく移相器が実現できる。

8-2.63年度試作移相器

まえがきの部分でも述べたように、今後アダプティブアレイアンテナやマイクロ波シグナルプロセッシングへのMMICの応用を考えた場合、移相器の小型化が重要になってくる。アナログ移相器は、基本的に次の3種類の基本機能の組み合わせで実現できる。すなわち、180度分配/合成回路、90度分配/合成回路、そして利得可変回路である。従来の移相器においては主としてマイクロストリップラインを中心とする伝送線路を用いた分配/合成回路とパイ型アッテネータの抵抗部に無バイアスのFETを用いた可変減衰器や、デュアルゲートFETを用いた可変増幅器の組み合わせによって、回路を構成していた。ここでは、利得可変機能としては、デュアルゲートFETを用い、アクティブマッチングにより整合回路の広帯域化、小型化をはかる。又、180度分配/合成機能は、高周波ではスロットラインの直列T分岐、低周波ではFETのドレイン・ソース間の逆相特性を利用することができる。問題となるのは90度の分配機能である。これは一般的には+45度、-45度のハイパスフィルタとローパスフィルタを用いることにより実現している。通常は、パイ型もしくはT型のL-Cフィルタを用いる。ここでは、RCフィルタの適用を考える。すなわち、アクティブマッチングを用いた分配LUFETと、次段FETのゲート間にフィルタを用いると、フィルタの入出力側のインピーダンスが高くなるため、原理的にRCフィルタの使用が可能であると思われる。以下にRCフィルタ(図8-26)の基本式を記す。

前後段が理想FETの場合、すなわち入出力インピーダンス無限大の場合、フィルタの入出力電圧比は、

$$\text{HPF} \quad : \quad v_2/v_1 = j\omega C_h R_h / (1 + j\omega C_h R_h) \quad (8-1)$$

$$\text{LPF} \quad : \quad v_2/v_1 = 1 / (1 + j\omega C_l R_l) \quad (8-2)$$

となる。ここで、HPF、LPFがそれぞれ±45度の位相差を生むのは、以下の条件の時である。

$$C_h R_h = C_l R_l = 1/\omega_0 \quad (8-3)$$

この時、

$$|v_2/v_1(\text{HPF})| = |v_2/v_1(\text{LPF})| = 1/\text{SQR}(2) \quad (8-4)$$

となり、利得は同じで、3dBのロスとなる。

試作した回路は、以下の4種であり、いずれも入力部には同相分配LUFET(CGF)を用い、逆相分配にはFETのドレイン・ソース間の逆相特性を用い、出力段は同相合成LUFET(CDF)もしくはCDFを用いている。

- [A] M230LS3 D-S間の逆相特性を用いた平衡変調回路
- [B] M232PS2 90度連続移相器
- [C] M233PS3 90度連続移相器
- [D] M231PS1 360度連続移相器

3-4で述べた平衡変調LUFETは、上記の180度分配/合成機能と利得可変機能をLUFETの概念を用いて、スロットラインの直列T分岐とコプレナ線路の合成回路をデュアルゲートFETの電極構造に一体的に構成することによって、非常に小型なモジュールを実現したものであり、超小型移相器の実現に有効である。さらに、90度分配/合成機能をLUFETによって実現できれば、超小型の移相器が実現できる。

[A] M230LS3

図8-27にM230の回路図とチップ写真を示す。CGFに入力した信号はFETのドレイン・ソース間の逆相特性によって180度に分配される。分配された信号はそれぞれデュアルゲートFETによって異なる重みづけで合成される。最後に出力整合用のCDFを介して出力する。図8-28にシミュレーション結果を示す。ここでシミュレーションにおいては、デュアルゲートFETを次のようにモデル化した。すなわち、デュアルゲートFETの等価回路としてカスコードFETを採用し、mwSPICEを用いて第2ゲートのバイアスを変化させた時のSパラメータを計算し、それを線形シミュレータ(Touchstone)で用いた。図8-29に測定結果を示す。図8-29のSパラメータは $|S_{21}|$ がシミュレーション値より20dB低い他は良く一致している。図8-30は第2ゲートのバイアスを変化させた時の利得のベクトル軌跡を示す。位相反転をともなって利得が変化していることがわかる。

[B] M232PS2

図8-31にM232の等価回路図とチップ写真を示す。図8-32に測定結果を示す。設計値の挿入損失は0dBであったが、測定値はM230と同様に20dB低くなっている。この原因についてはよくわからないが、線形シミュレーションは比較的実測値と良くあうので、問題となるところは、デュアルゲートFETをカスコードFETに置き換えてmwSPICEでシミュレーションしたところと考えられる。カスコードFETの非線形シミュレーションによるSパラメータと実際のデュアルゲートFETの測定値では、測定値の S_{21} のほう为数dB小さくなっている。しかしながら、この差が20dBもの差を生じる直接的な原因とは考えにくい。他の理由としては、2つのデュアルゲートFETに、共通のドレインから抵抗を介してバイアス供給をしているため、第2ゲートのバイアスによってドレイン電流が変化し、負荷抵抗での電圧降下が変化し、動作点が変わってしまうということが考えられる。但し、 V_{ds} が飽和領域であれば、Sパラメータは V_{ds} によっては大きくは変化しないので、この原因も考えにくい。

M233とM231については、上記問題と同じ問題を含んでいると思われるので、これらを検討した後に測定する必要があるだろう。ここでは、等価回路図とチップ写真を示すにとどめる。(図8-33,34)

参考のため、図8-35に62年度試作で作成したTEGの測定結果を示す。これは、図8-11で示したカスコードFETを用いた合成回路を用いて測定した。本チップに90度ハイブリッドで90度分配された2信号を入力し、第2ゲートの電圧をコントロールすることによって、90度の連続位相可変特性を得ようとしたものである。最大レベル差0.9dBにおいて約80度の連続位相変化がえられた。なおこの測定においては0度分配の端子につないだプローブヘッドと出力側プローブヘッドとの間で校正を行い、90度分配の端子については、理想的に90度分配かつ端子からプローブヘッドまでの特性は、0度用の端子と同一とみなしている。

この結果より原理的に、デュアルゲートFETによる合成回路で重みづけを変化させた合成が可能であることがわかる。さらに、3-4の平衡変調LUFETの結果もこの設計原理の正当性を示している。よって、バイアス可変による動作点の変化やデュアルゲートFETのモデル化がうまく行なえれば、この節で述べた集中定数的な考え方に基づく移相器が設計できると思われる。M232の測定結果(図8-32)からもRCフィルタによるHPF-LPFは、位相の観点か

らはほぼ設計どおりに動作している。デュアルゲートFETのSパラメータがうまくシミュレーションできれば線形シミュレーションにより、利得も設計どおりになると考えられる。

8-3. 入出力に共通導体を持たないMMICの測定について

スロット線路の直列T分岐を用いたパタン(図8-36参照)においては入出力ポート全てに共通の導体はない。そのため当初の測定においてはプローブとして、端子①にはS+-S-のプローブヘッドを用い、端子②、③にはそれぞれG-S、S-Gのプローブヘッドを用いていた。ここで、ネットワークアナライザにおいては測定端子間のグラウンドはRF的に分離されており、S+-S-のプローブヘッドを使用する必要はなく、G-Sプローブを用いればよいのではないか、この測定法で良いのか、また、S+-S-のプローブヘッド使用時の校正法はどうすべきか、等の疑問がある。結論としては未だわからないのであるが以下に検討を行なった際のいくつかのデータを示し、今後の参考としてもらうとともに、皆さまのご意見をお待ちします。

[S+-S-プローブヘッド使用時の校正は問題ないか?測定結果は正しい値をしめしているか?]

S+-S-プローブヘッドは balan(180度ハイブリッド)を用いて、ネットワークアナライザの出力を逆相の2信号に分配し、各々をプローブヘッドに供給している。このため、本来は終端のインピーダンスは100Ωとなるがこれを50Ωの抵抗で校正しても問題無いのか?相手側が50ΩのG-Sプローブでスルーの校正をしても問題無いのか?

図8-37に示したように途中にどんな回路があっても、ネットワークアナライザのポートからDUTまでは、ブラックボックスで表される4端子回路網(e_1, e_2)であり、あるSパラメータで表される。これを50Ω系の校正基板で校正すれば、測定値は50Ω系での特性を正しく示していると思われる。但し、100Ωのものを50Ωで校正するため、測定の確度は減少すると思われる。図8-38にM220の測定において、端子①にS+-S-のプローブヘッドを用いた場合とS-Gのプローブヘッドを用いた場合の測定結果の違いを示す。約3dBの違いがあるようにも見えるが断定はできない。更に、図8-39にM154TRS(図5-1参照)にて同様の測定を行なった場合の結果を示す。図8-38と同様に有意の差かどうか判断しにくい。図8-41はM218(図3-2b)の測定結果を示す。パタンの対称性から、 $|S_{31}|$ と $|S_{32}|$ は一致しなくてはならないが、測定結果では1GHz付近において逆の傾向を示している。これは、balanのスペックが2GHz-18GHzまでであるため、1GHz-2GHzにおいては、逆相となっていないためである。S+-S-のプローブヘッドを用いた測定において、1GHz-18GHzの測定を行なっているものが多数あるが、1GHz-2GHzのデータは無効である。スロット線路のT分岐を用いた回路は多く、今後これらの測定法等の疑問点をはっきりさせておく必要がある。

[S+-S-のプローブヘッドで終端した測定は問題ないか?]

3ポート以上の回路を測定する際、ネットワークアナライザは2ポートであるため、余ったポートはプローブヘッドを介して50Ω終端を行なう。ここで、S+-S-プローブヘッドの2端子に50Ω終端を用いると回路側からみて100Ωとなってしまう、正しい測定はできない。図8-40にG-Sプローブヘッドで終端した場合とS+-S-プローブヘッドで終端した場合の反射測定の結果を示す。図より、S+-S-プローブヘッドを用いた終端の場合、100Ωとなってしまうことがわかる。よって、正しくはG-Sプローブヘッドで終端する必要があるのだが、S+-S-プローブヘッドを用いる測定のほとんどは両方の端子に直流電圧を印加する必要があり、G-Sプローブヘッドを用いる場合にはバイアス印加法が問題となる。測定に際して、終端部から測定端へのアイソレーション特性がある程度あるか、伝送損失が大きい場合には問題とならないだろうが、その他の場合には注意を要する。

[参考文献]

(1) 竹中 他「GaAs FETのAC小信号モデルパラメータのバイアス依存性評価」ATRテクニカルレポート, TR-O-0006.

- (2) K.C.Gupta et al., "*Microstrip Lines and Slotlines*," Artech.
- (3) T.Hirota et al., "Uniplanar Monolithic Frequency Doublers," in *IEEE Trans. on Microwave Theory and Tech.*, MTT-37, pp.1249-1254, Aug., 1989.
- (4) M.Aikawa et al., "2Gb double-balanced PSK modulator using coplanar waveguide," in ISSCC'79, 13-7, p.172, (Feb. 1979).

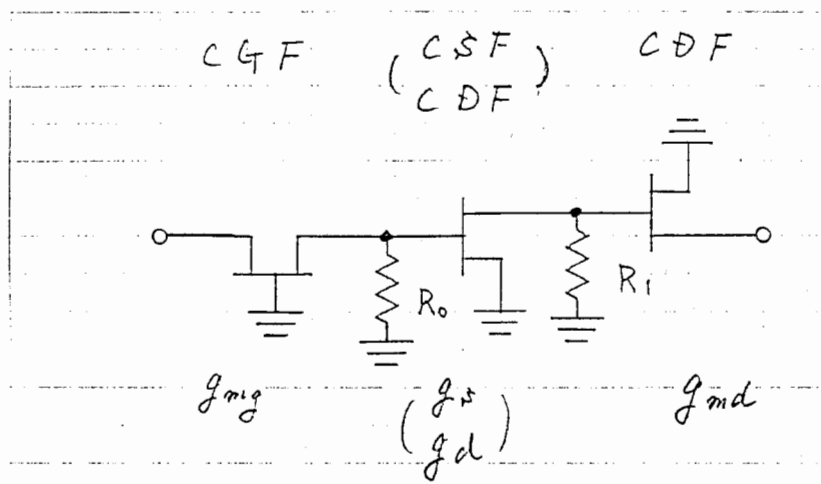


図8-1 FETの対称性を用いたビット移相器

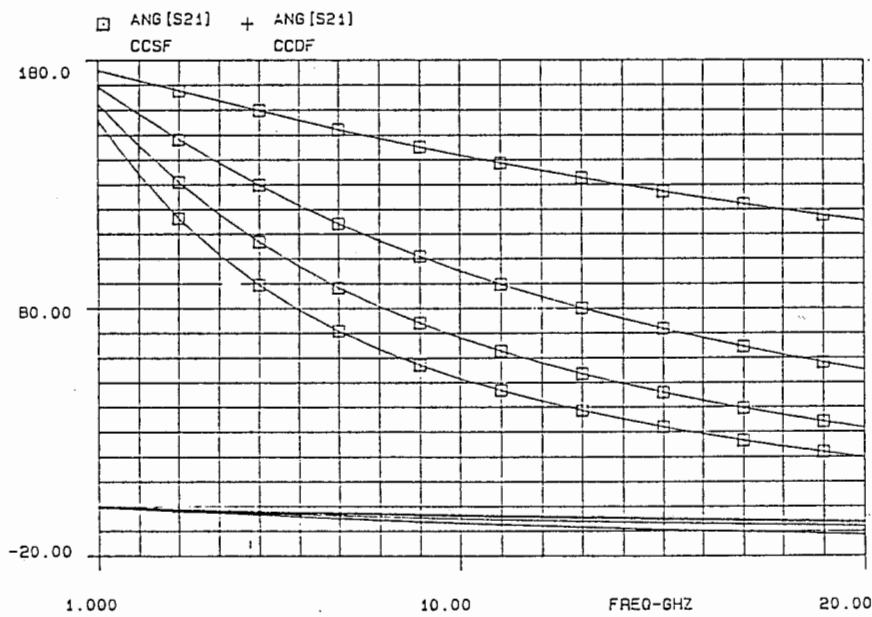
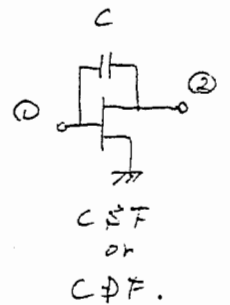
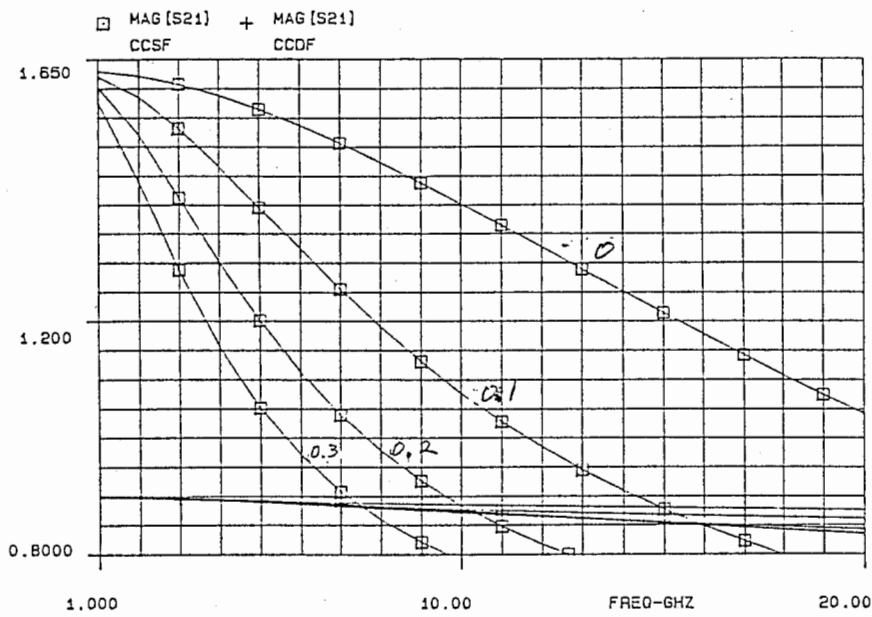


図8-2 CSF, CDFにおいて、入出力を容量で帰還をかけた場合の利得と位相

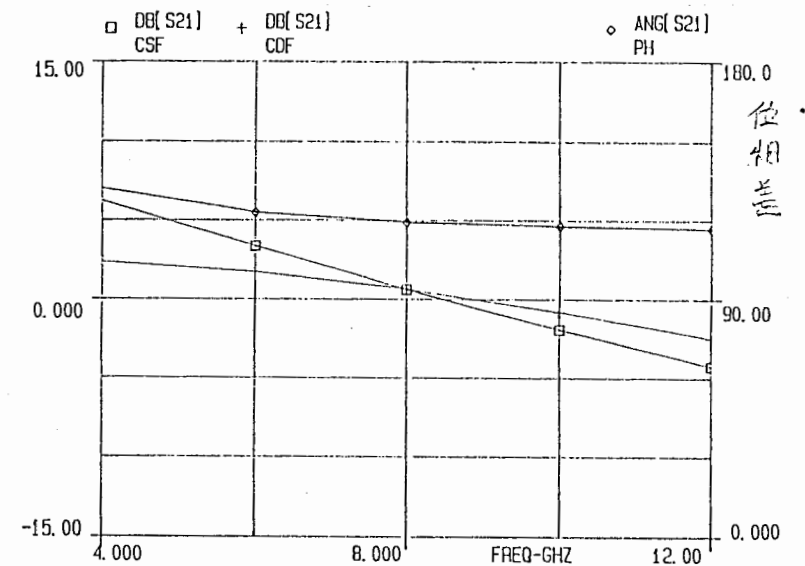
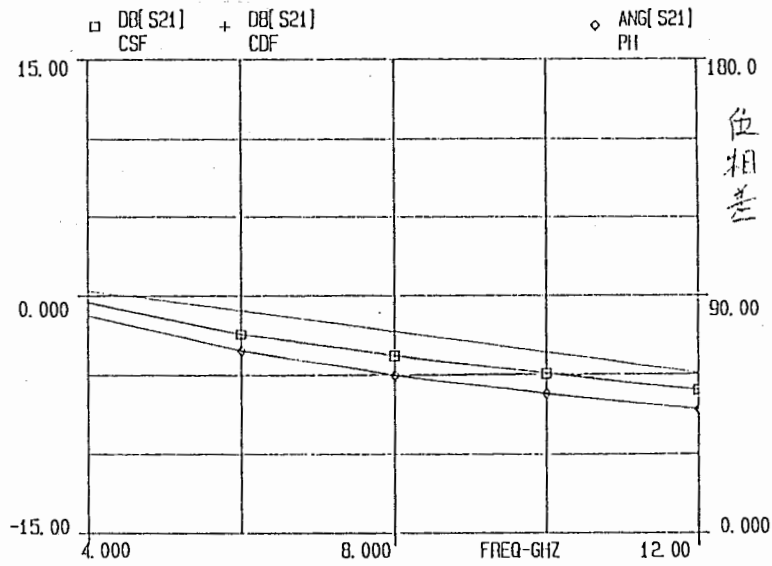
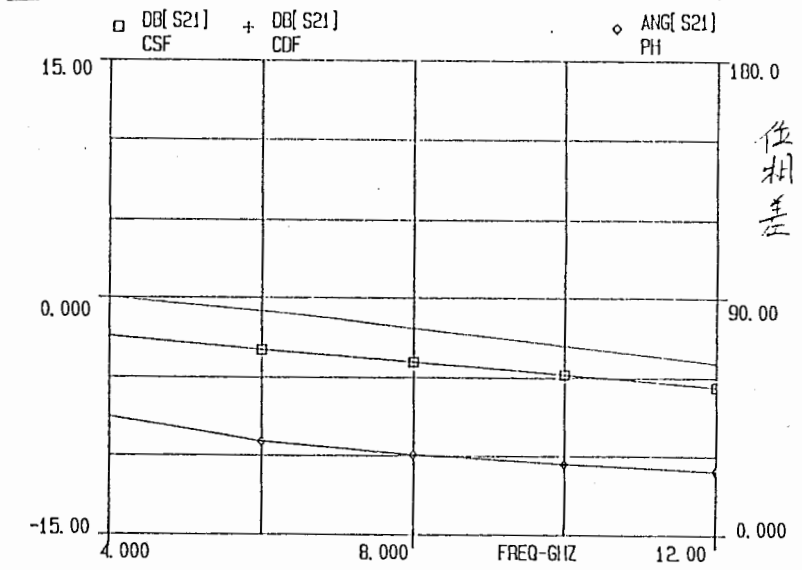
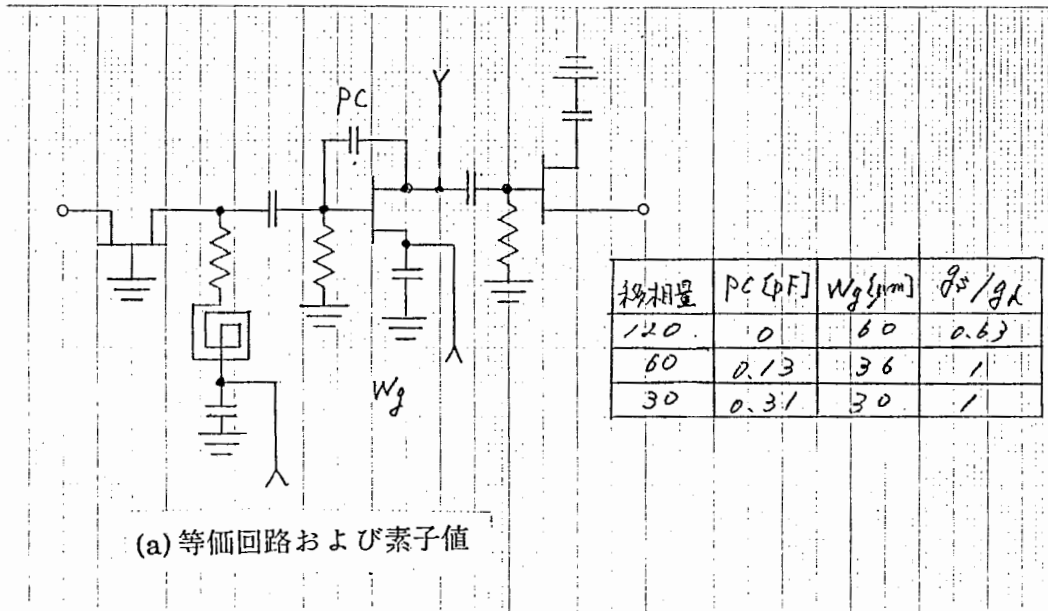


図8-3 ビット移相器回路と特性シミュレーション

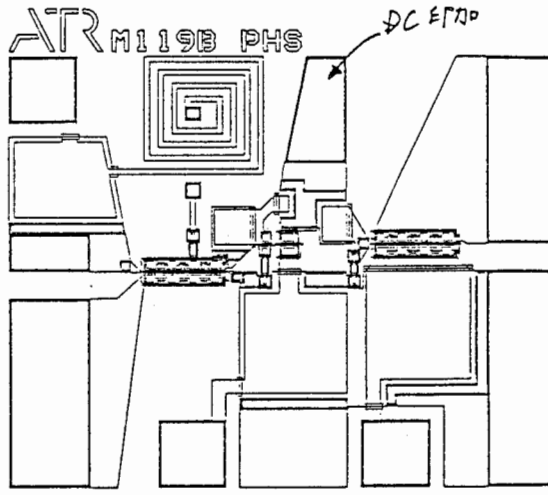


図8-4

試作パターン
(60°移相)

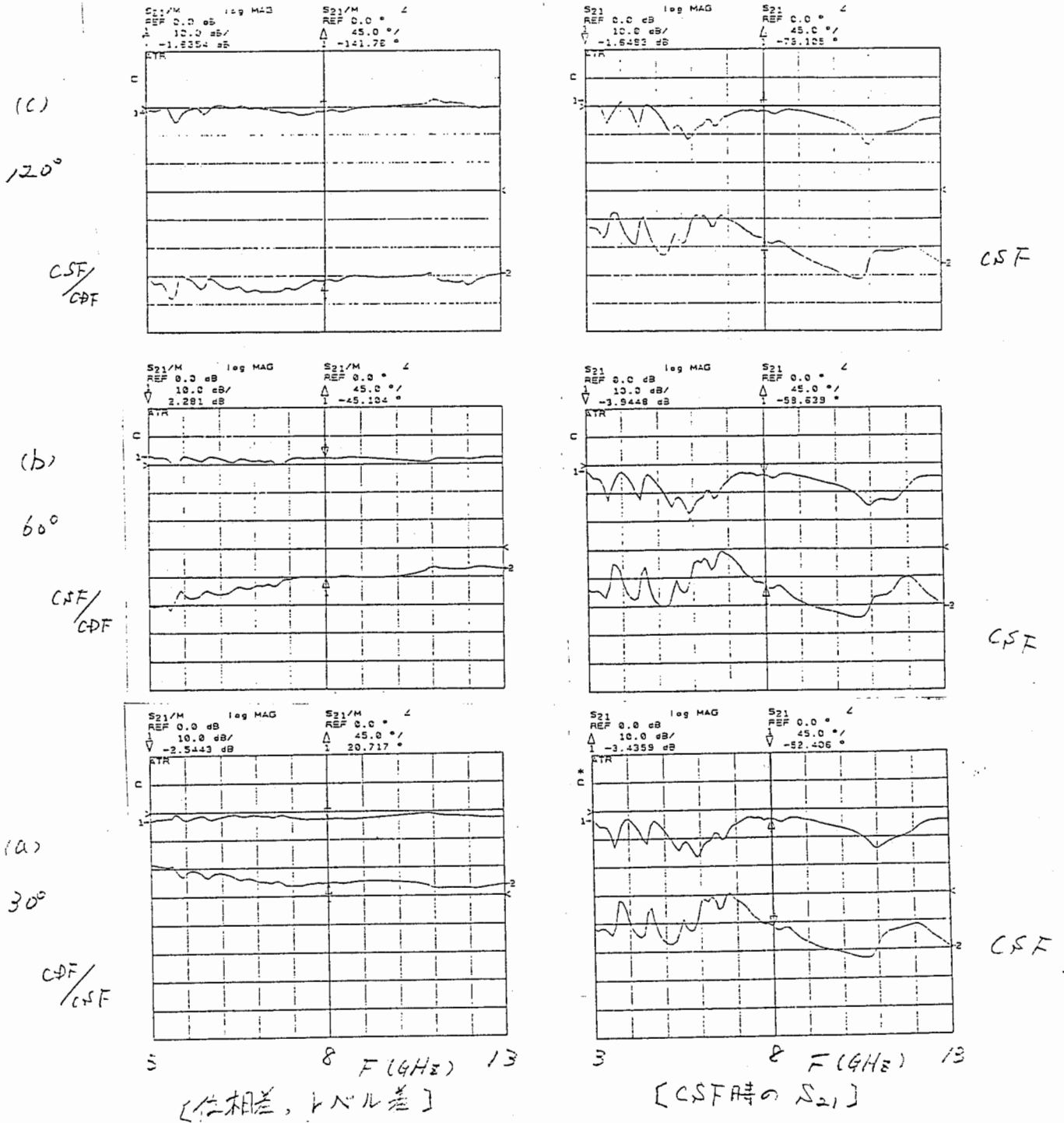


図8-5 試作ビット移相器の周波数特性

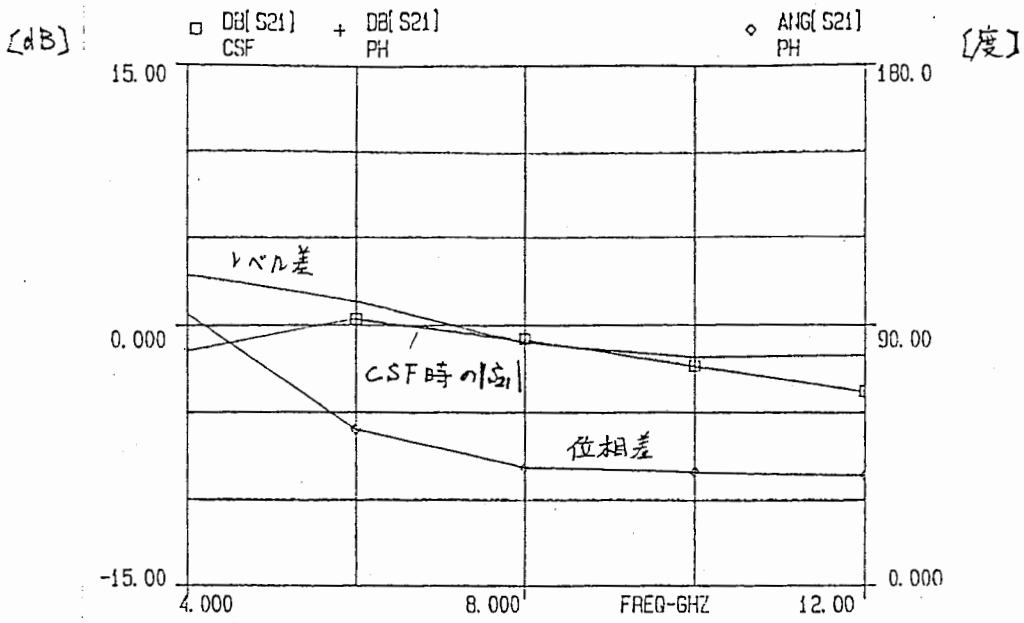
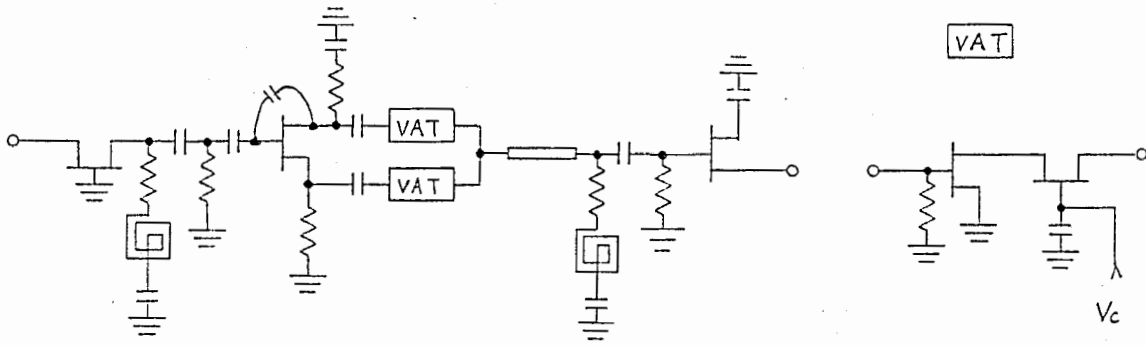
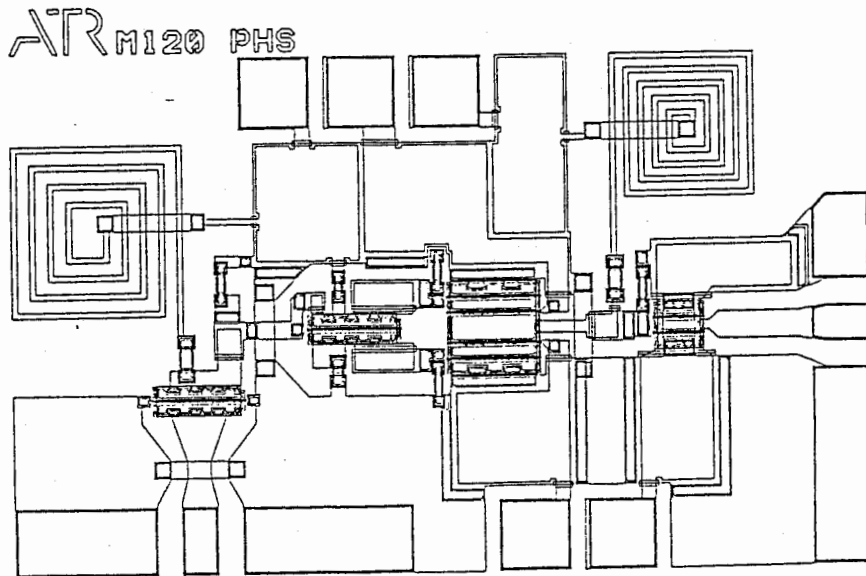


図8-6 ビット移相器におけるRFとDC分離悪化の影響



(a) 回路図



(b) バーサ図

図8-7 90°アナログ移相器の構成

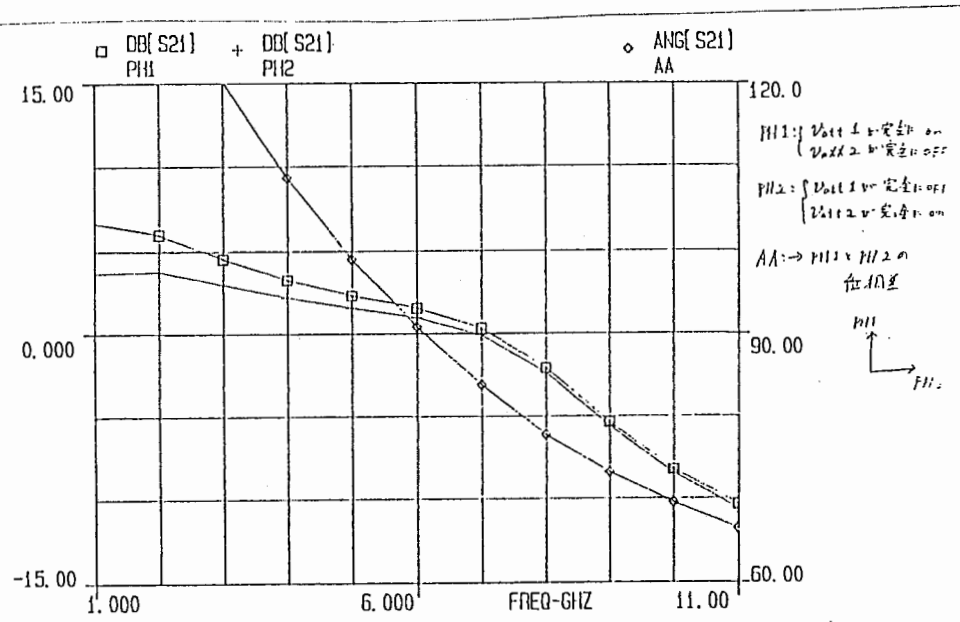
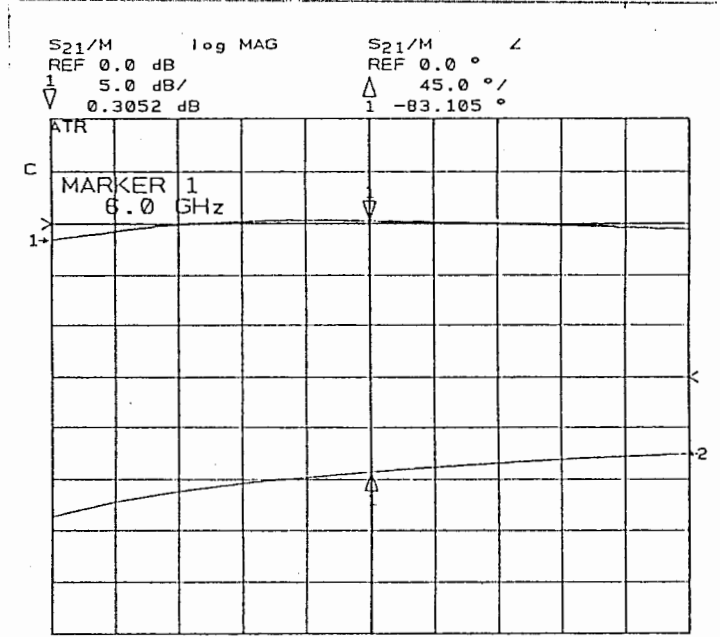
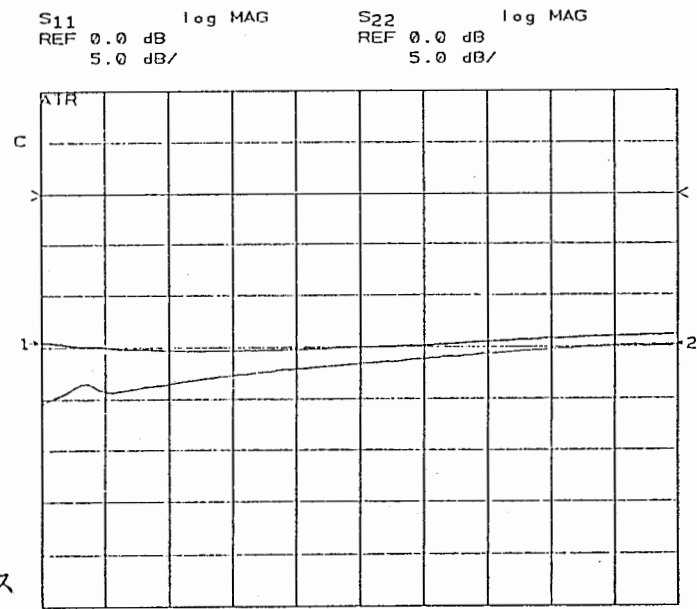


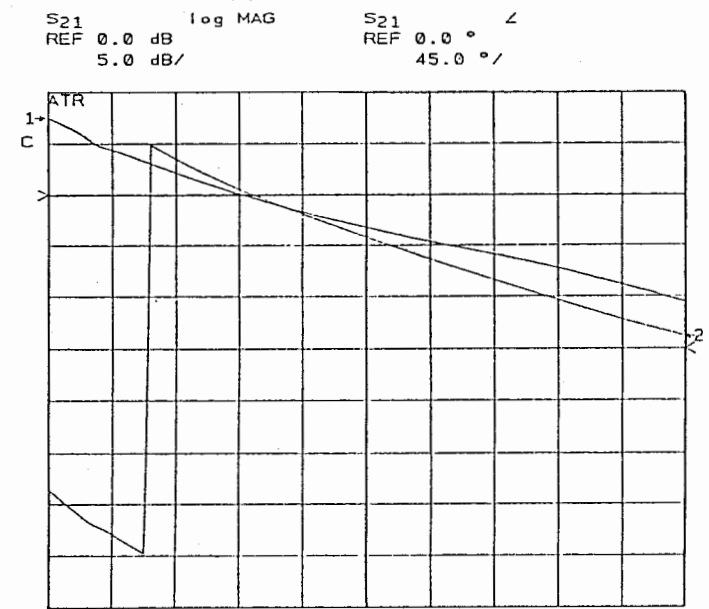
図8-8 90°移相器の特性シミュレーション結果



(a) 位相差、レベル差



(b) リターンロス



(c) 状態1の伝送特性

図8-9 90°移相器の特性 (F=2~10GHz)

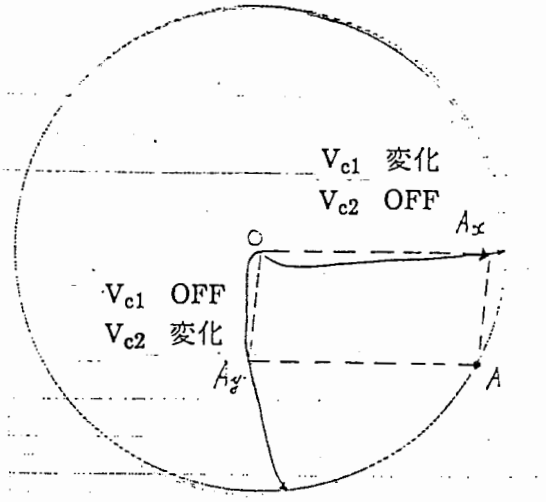


図8-10 片側のFETがOFF状態の時のベクトル軌跡

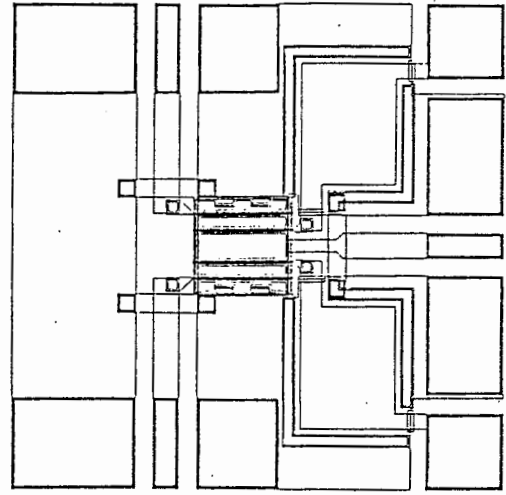


図8-11 デュアルゲートFETを用いた可変合成回路のTEGパターン

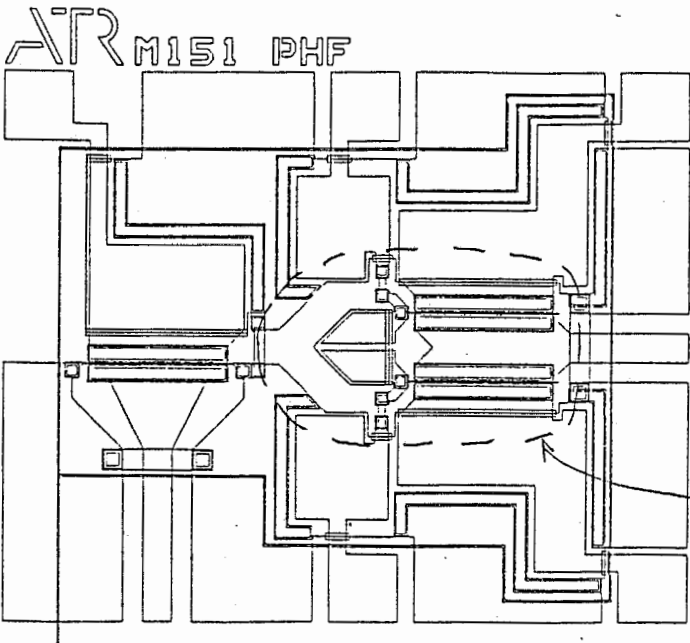


図8-12 位相反転回路パターン図

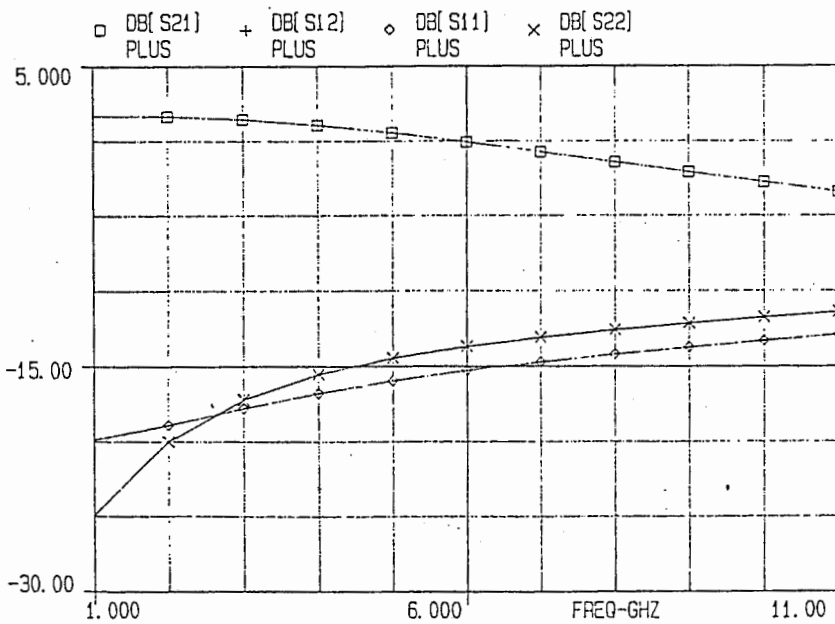
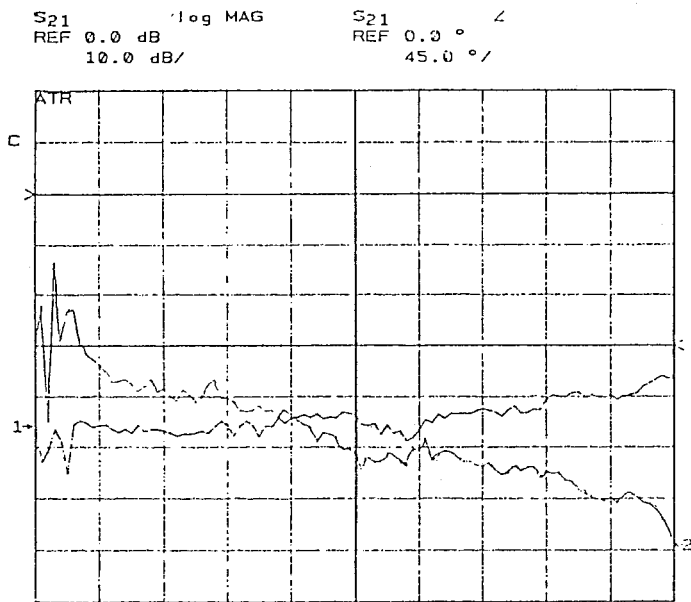
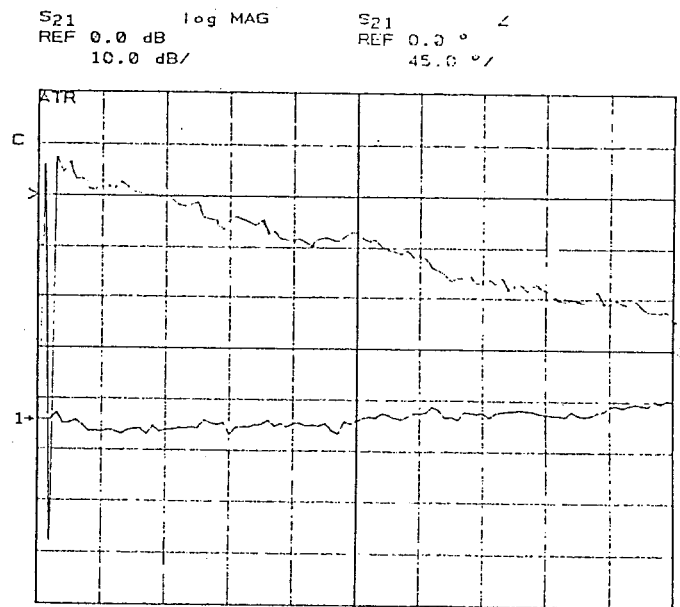


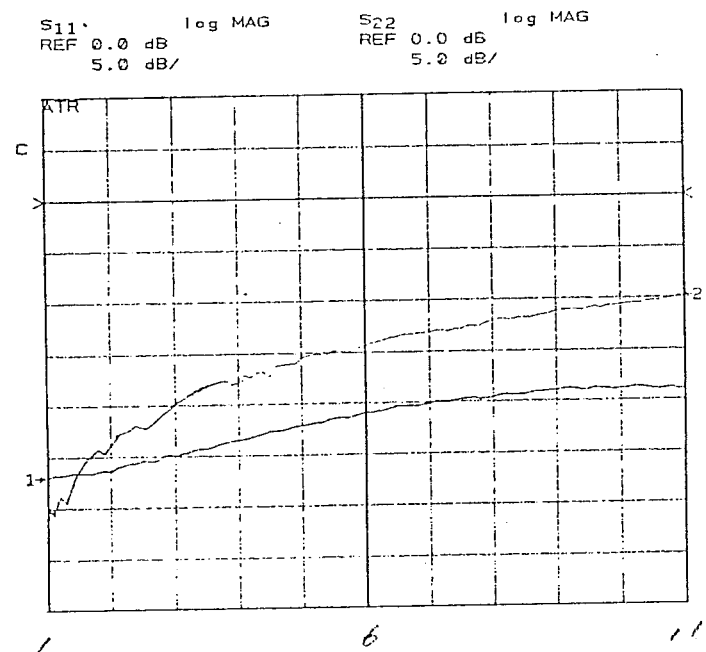
図8-13 位相反転回路 シミュレーション特性



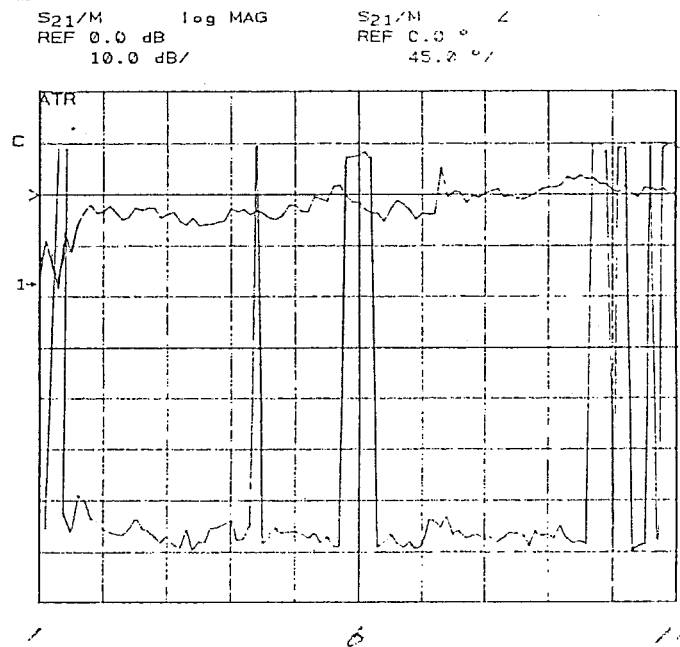
(a)
state 1



(b)
state 2



(c)
state 1



(d)
state 1
state 2

図8-14 位相反転回路の測定結果 (F=1~11GHz)

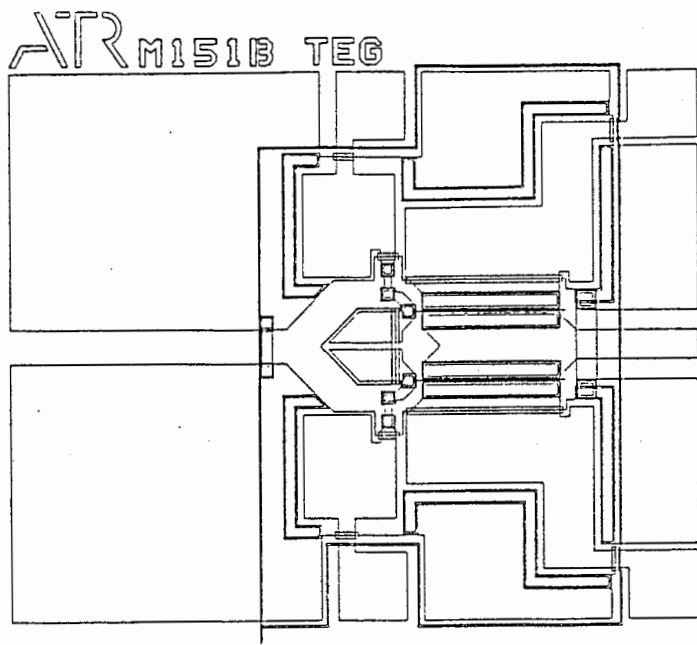


図8-15 M151のTEGパタン(M151B)

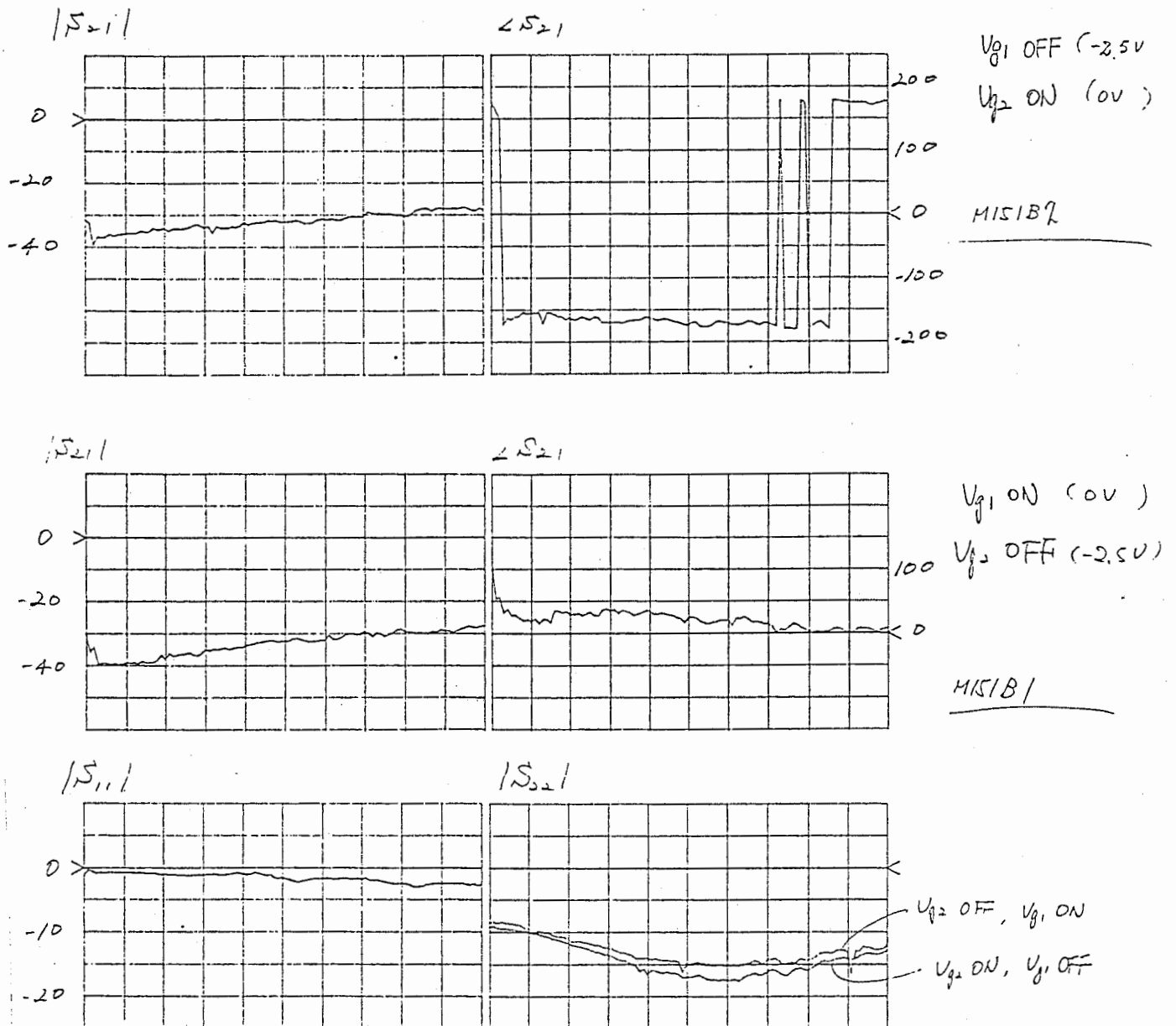
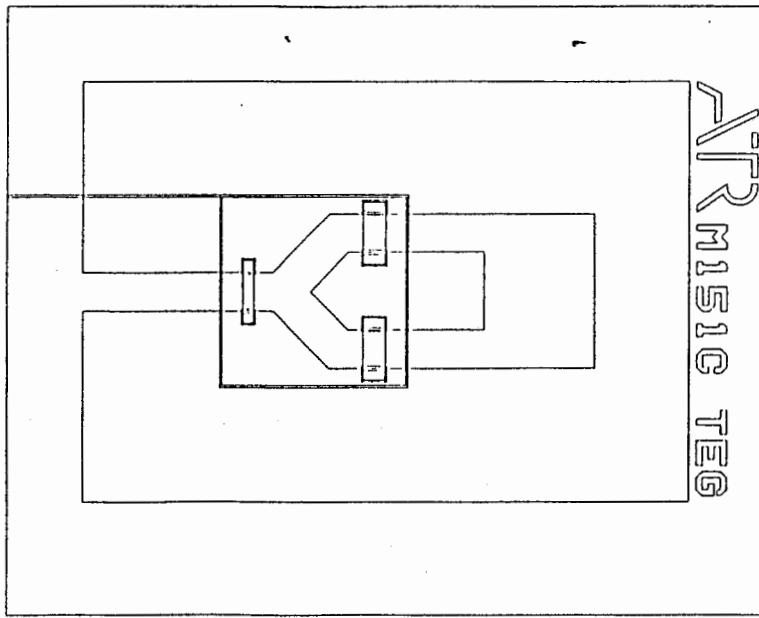
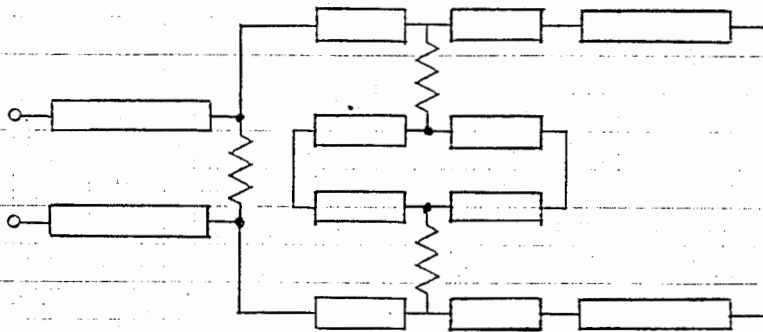


図8-16 M151Bの特性 (F=1~18GHz)



(a) バーサ図



(b) 等価回路

図8-17 M151のTEGパタン (M151C)

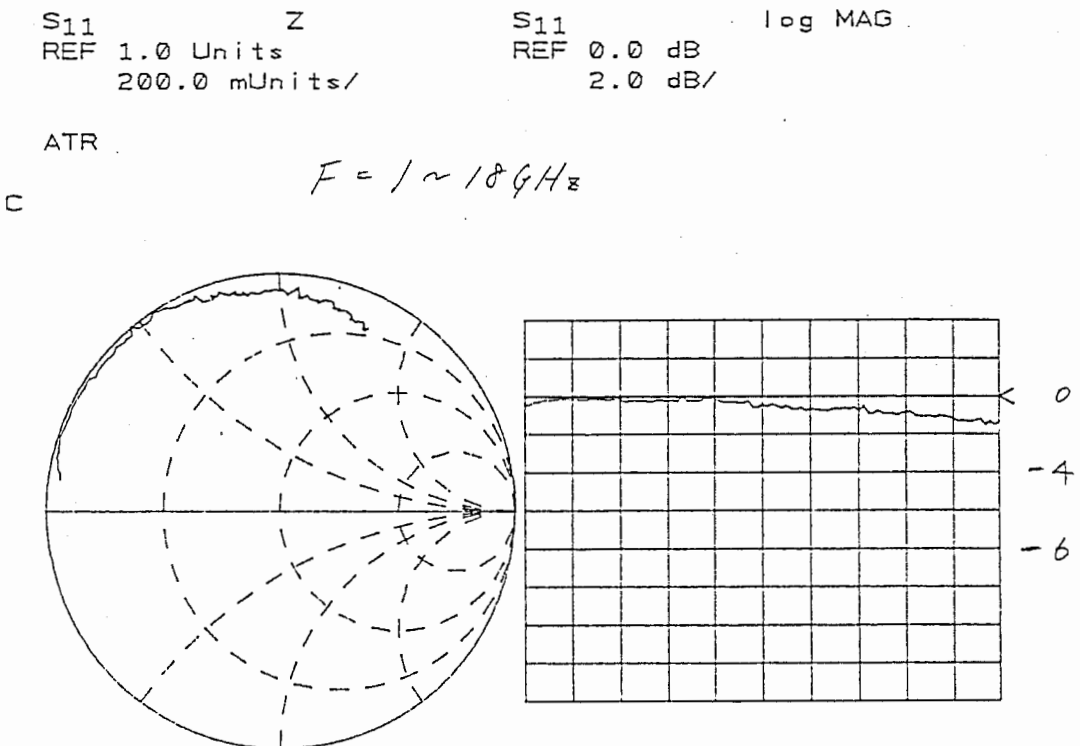


図8-18 M151Cの特性

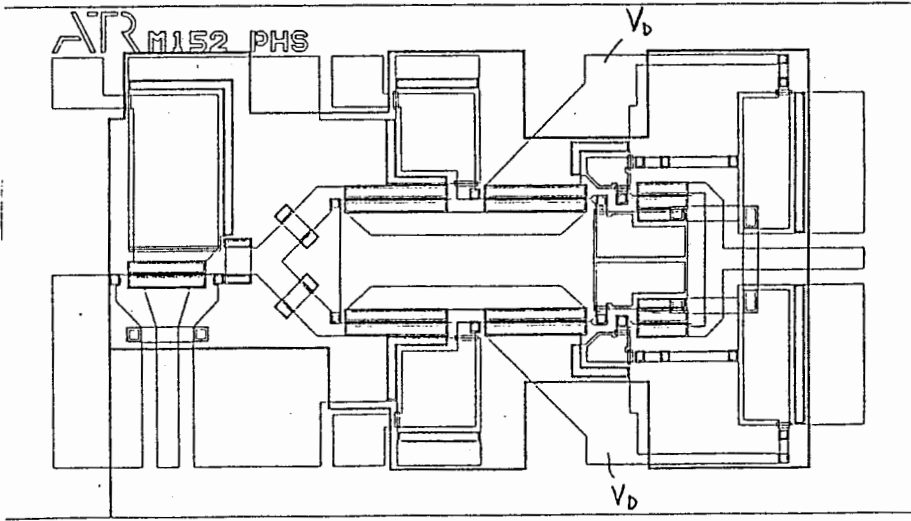


図8-19 平衡変調回路 (M152) パーサ図

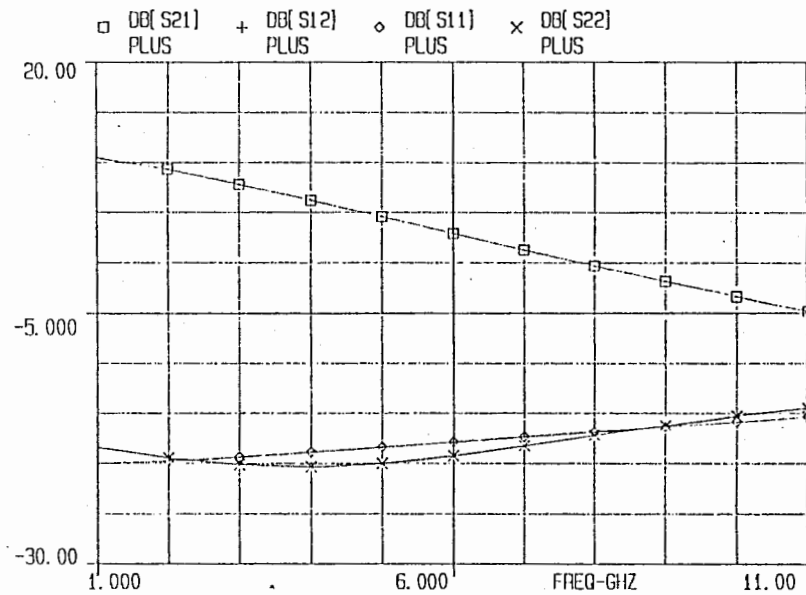
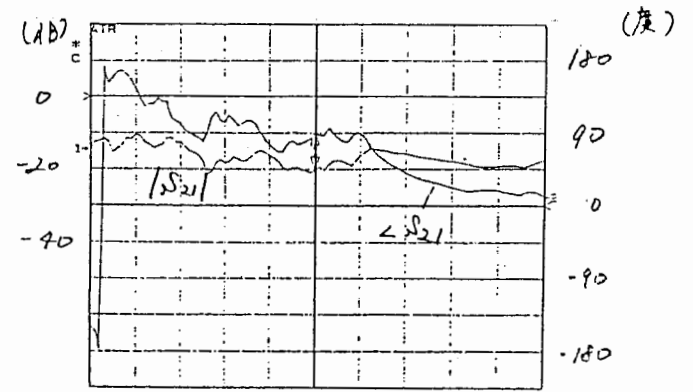


図8-20 M152シミュレーション特性

state 1



state 2

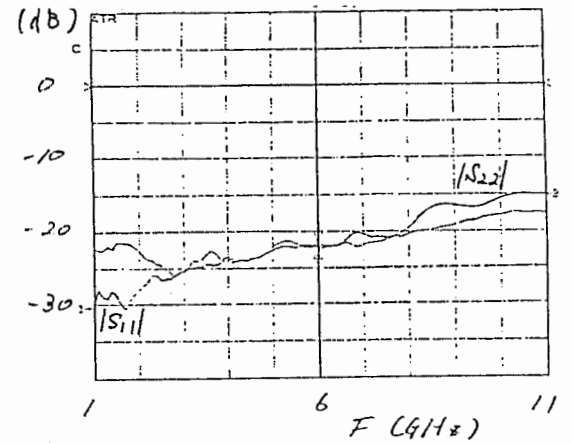
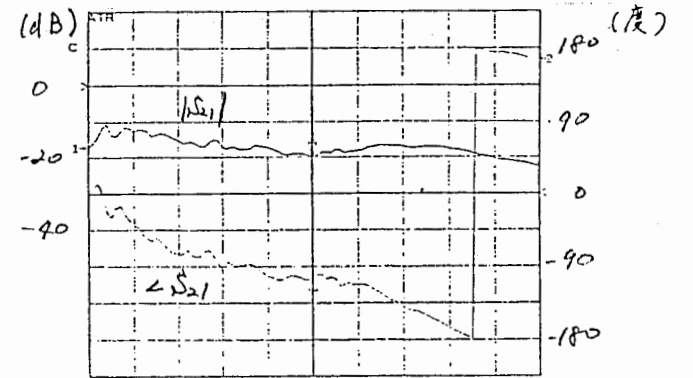


図8-21 M152測定結果

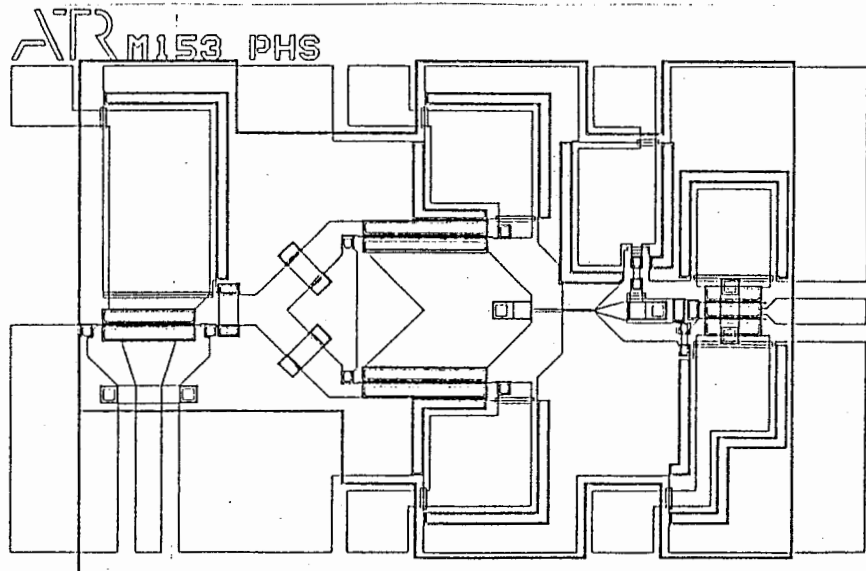


図8-22 平衡変調回路(M153)パーサ図

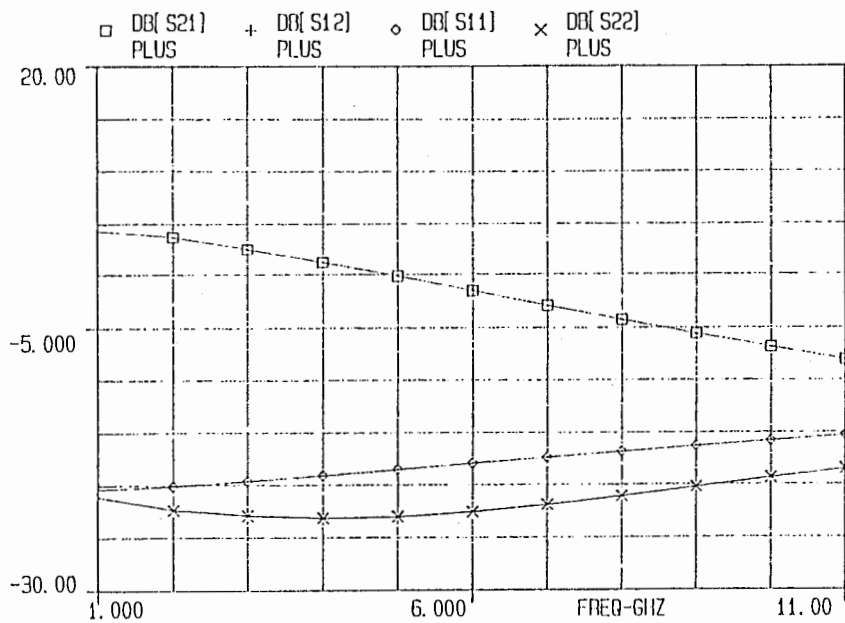


図8-23 M153シミュレーション特性

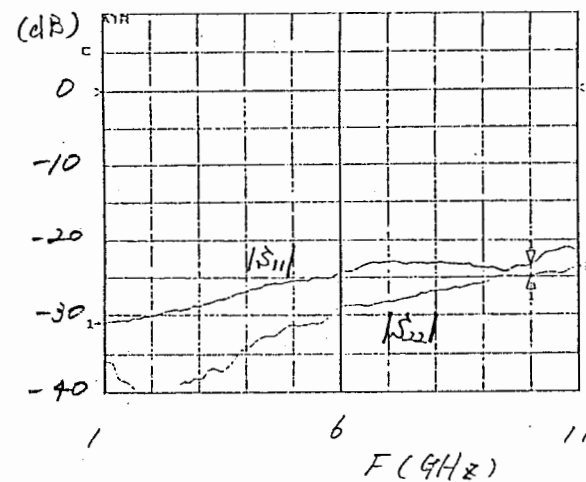
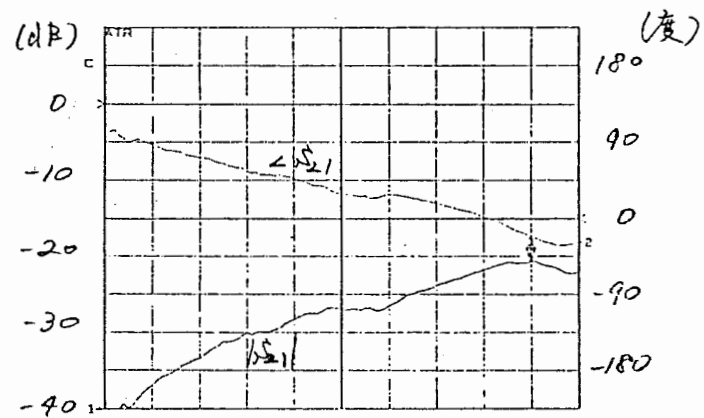


図8-24 M153伝送、反射特性

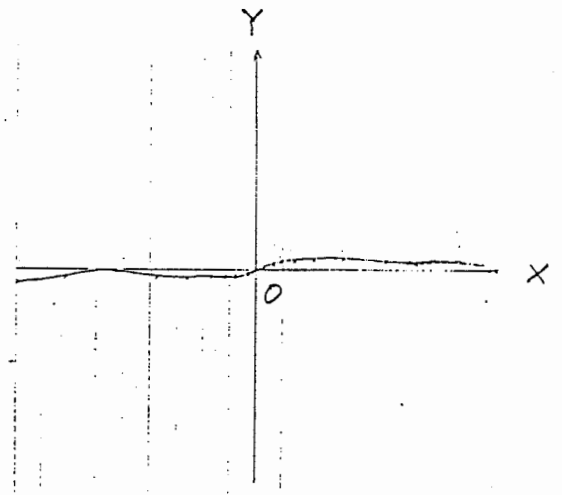
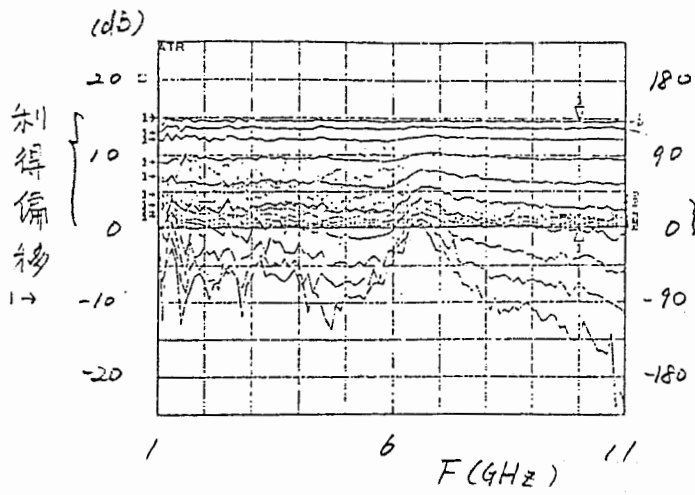


図8-25 利得・位相のコントロール特性

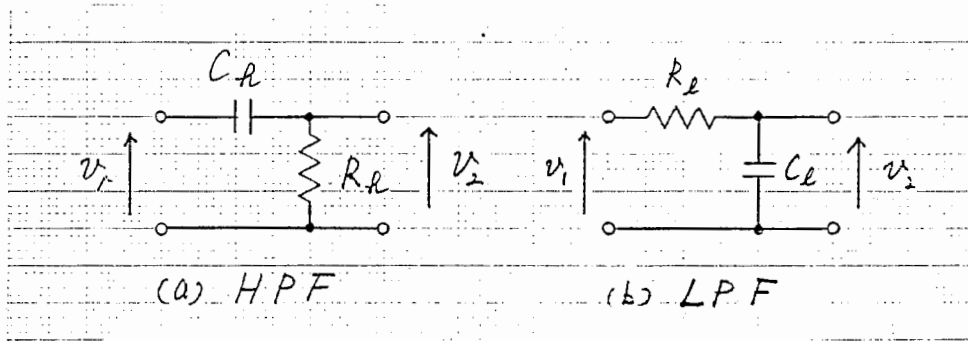


図8-26 R-Cフィルタ

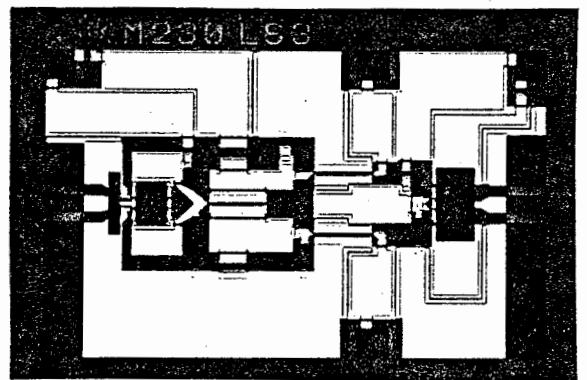
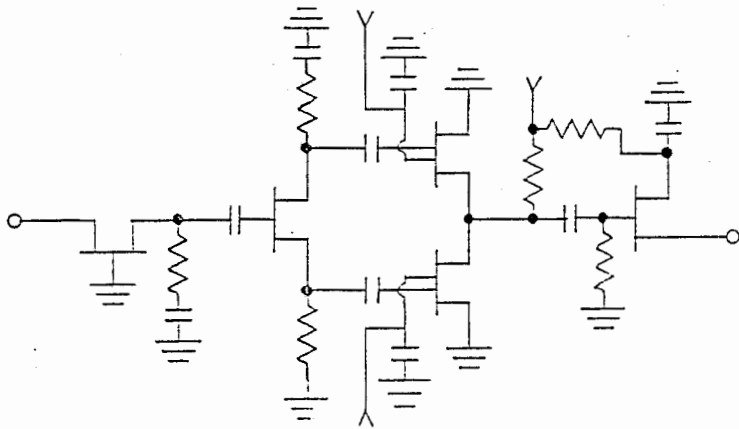


図8-27 平衡変調回路(M230)の構成

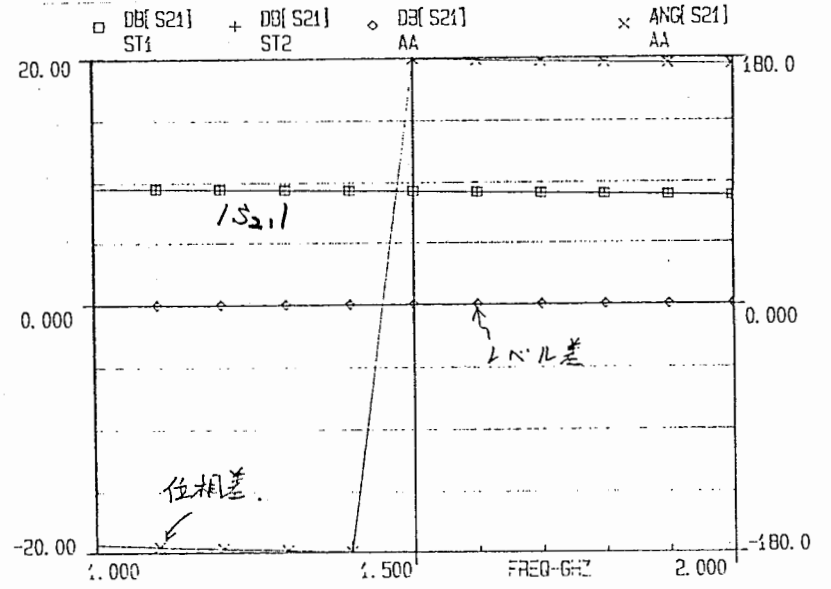
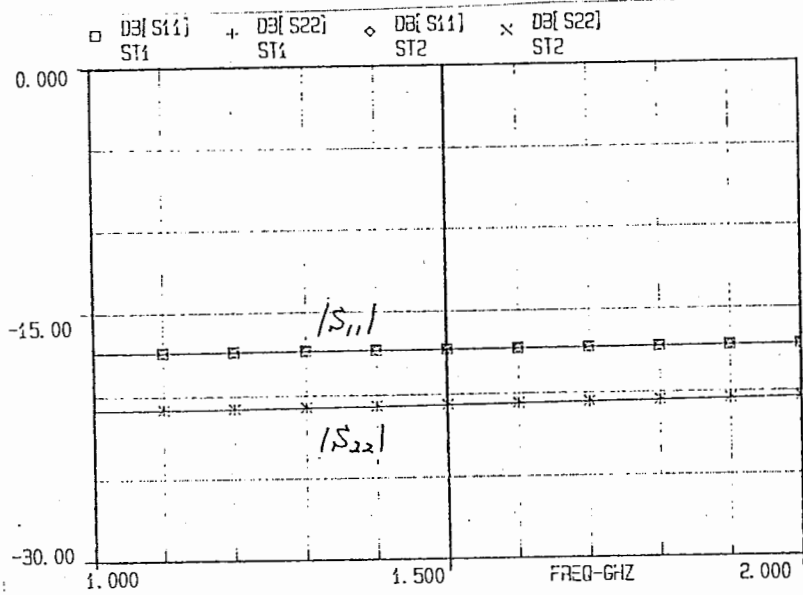


図8-28 M230シミュレーション特性

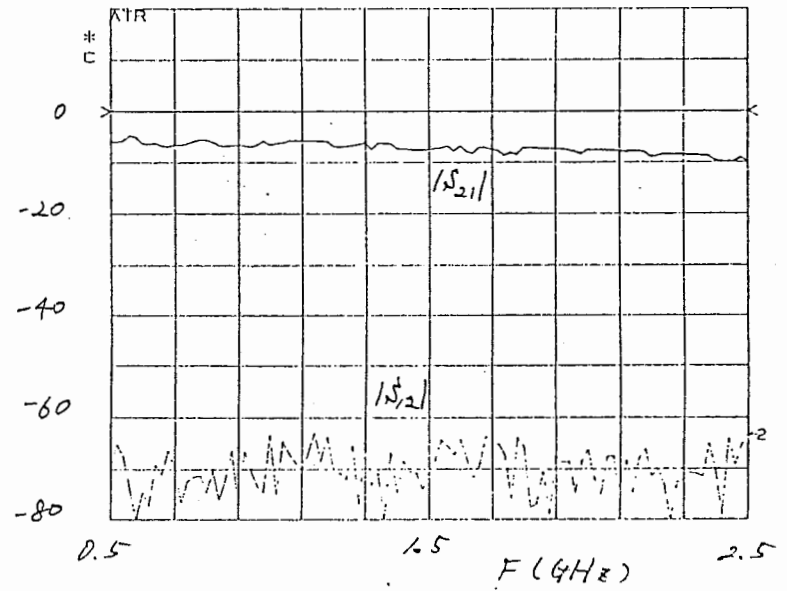
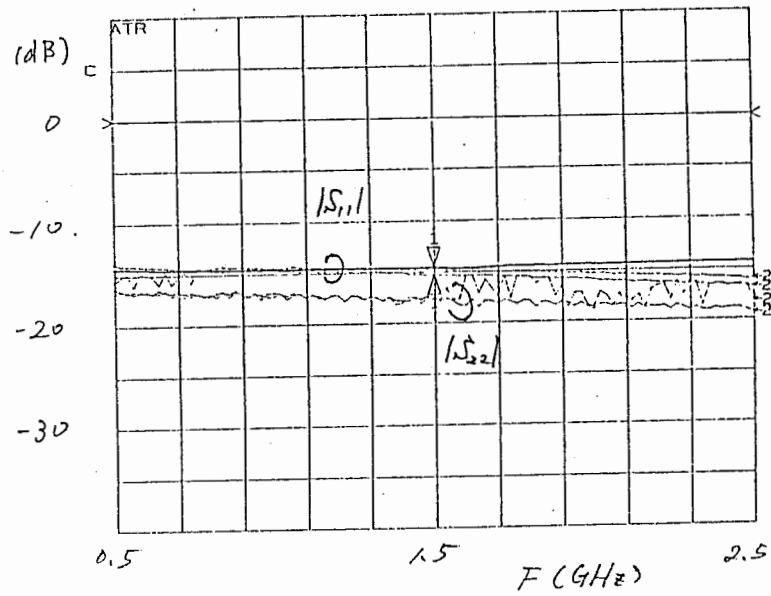
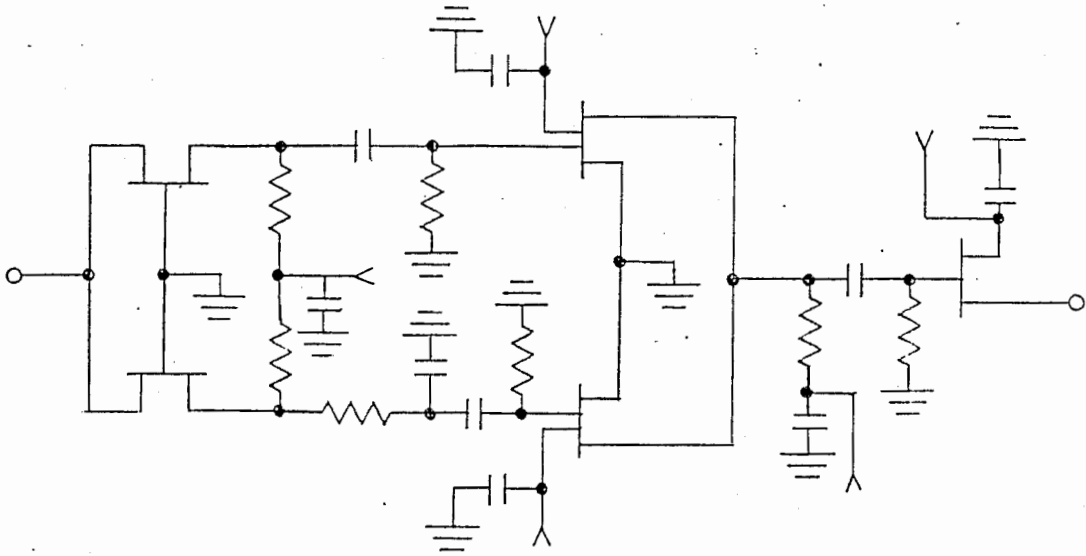
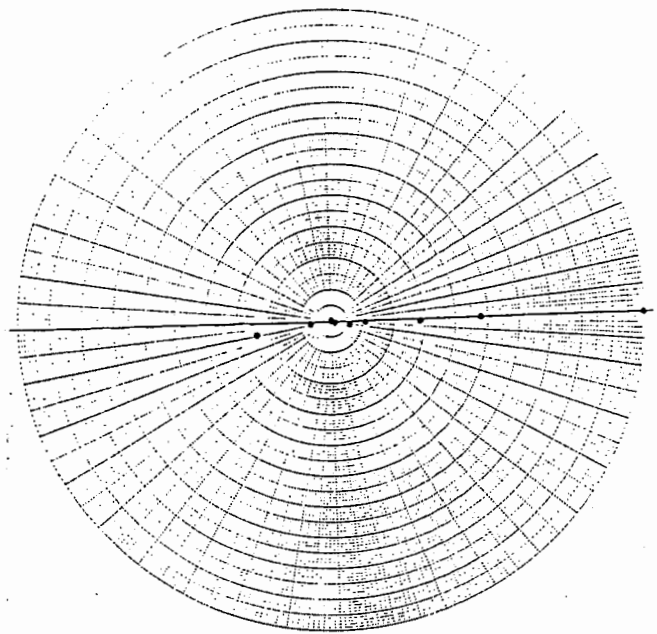
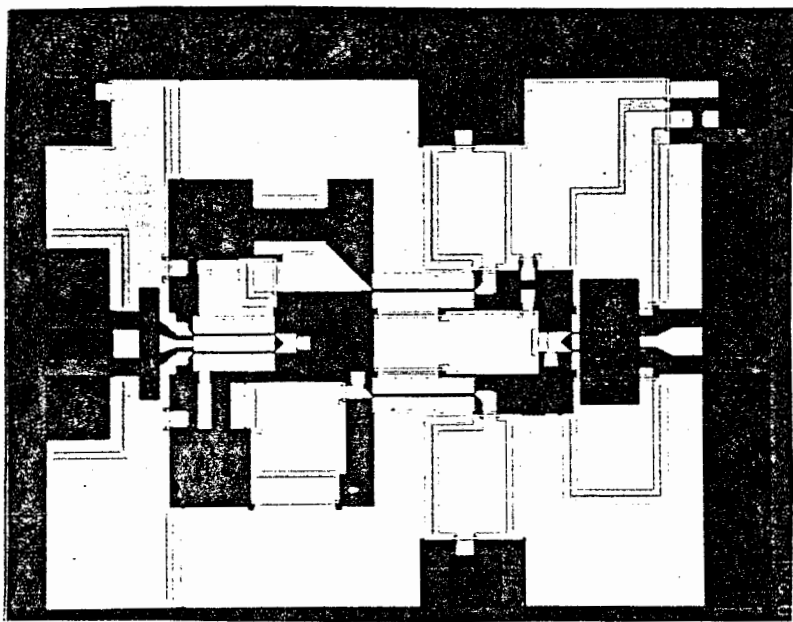


図8-29 M230測定結果

図8-30 M230のベクトル軌跡

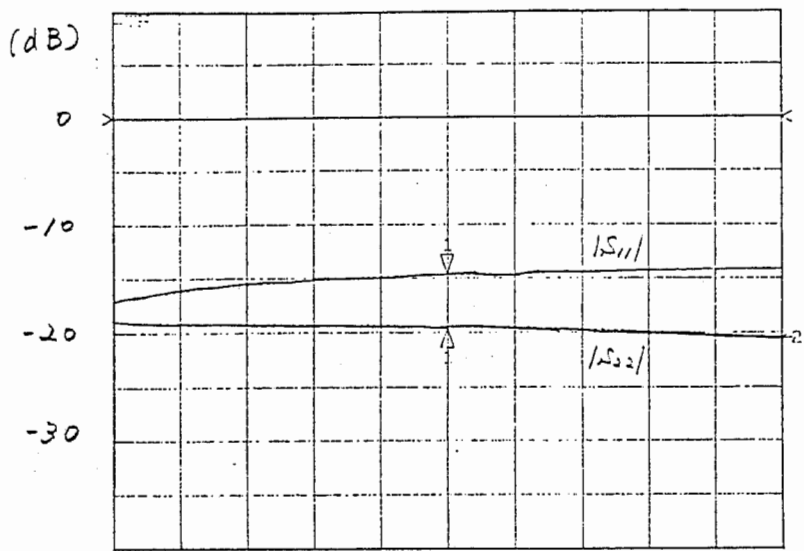


(a) 回路図

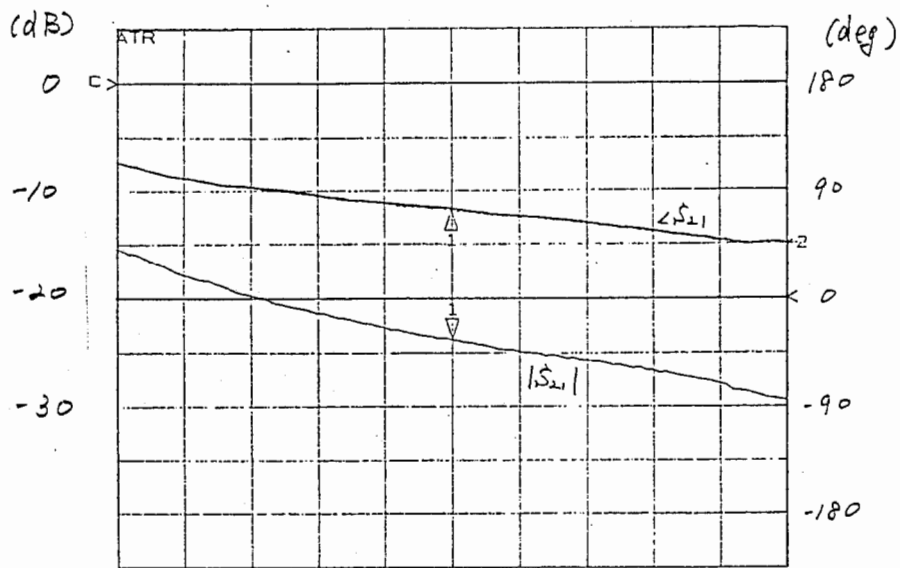


(b) チップ写真

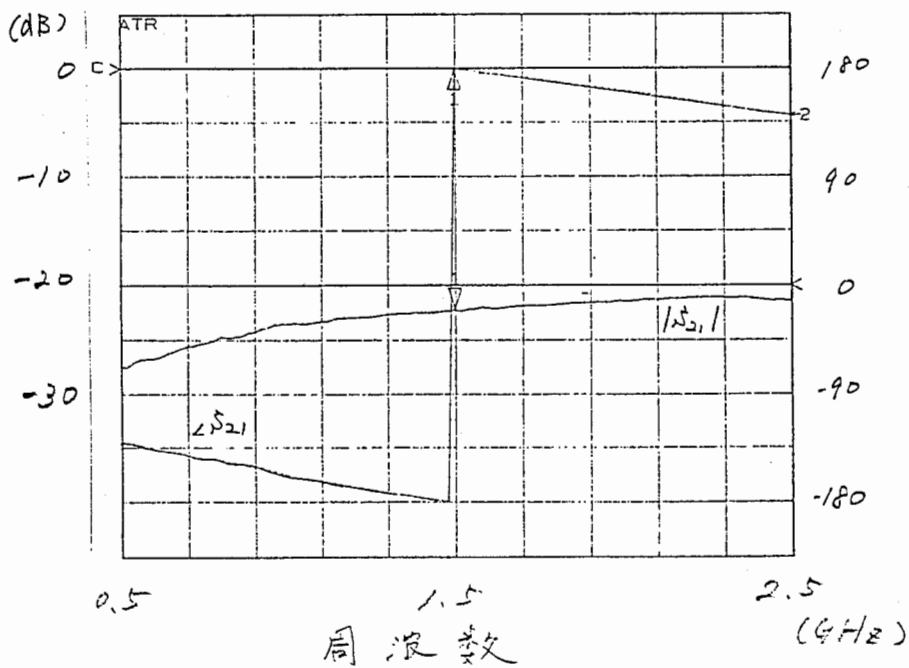
図8-31 90°アナログ移相器(M232)の構成



入出力
反射損失

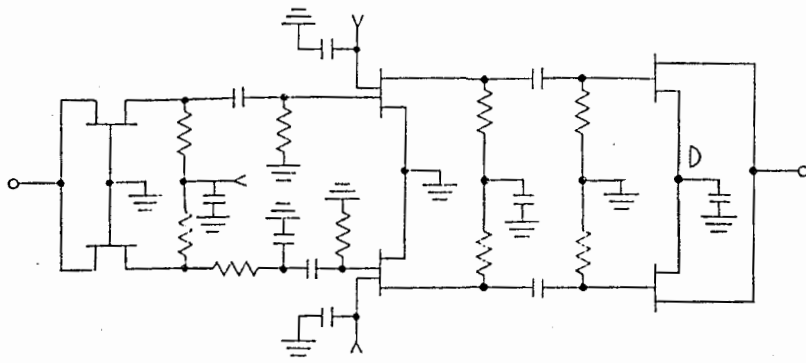


FET1 OFF時の
伝送特性

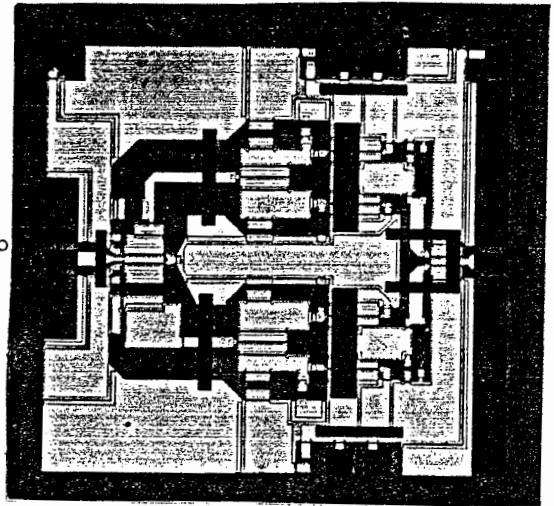


FET2 OFF時の
伝送特性

図8-32 M232PS2の測定結果

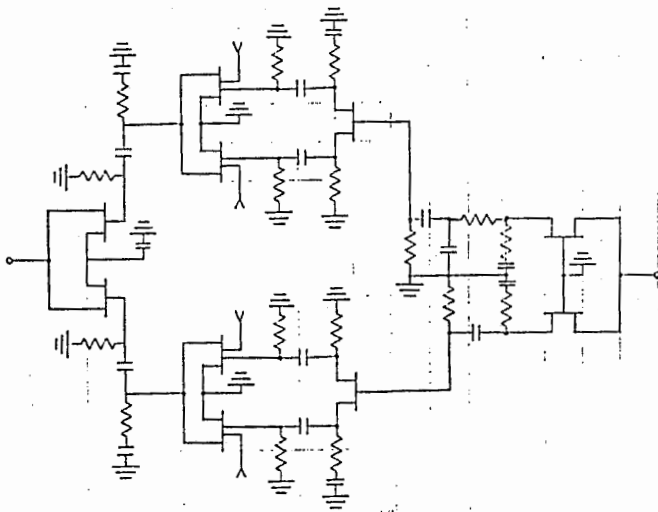


(a) 等価回路

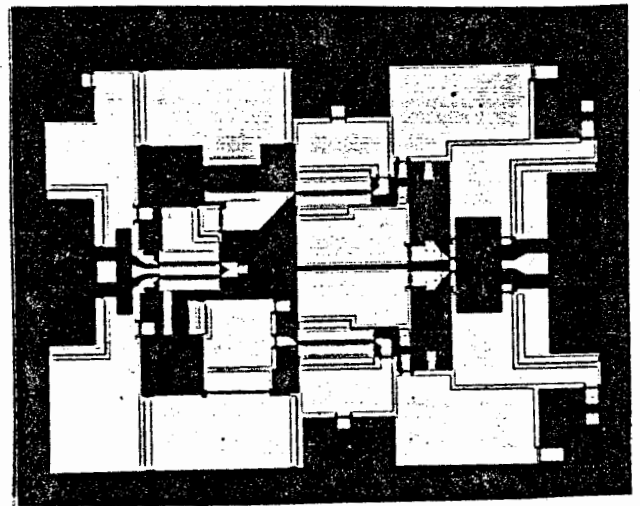


(b) チップ写真

図8-33 M231の構成

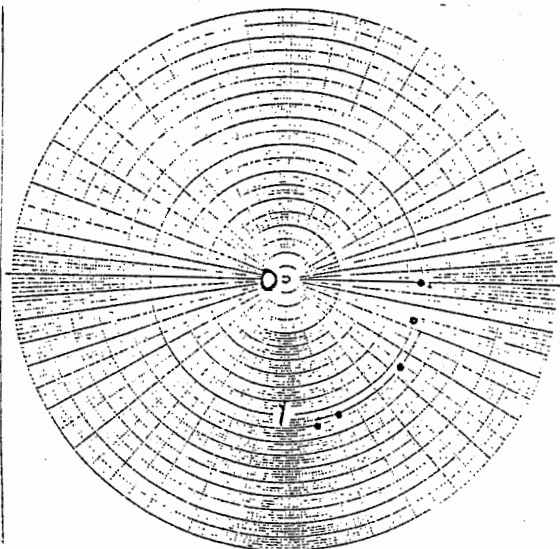


(a) 等価回路



(b) チップ写真

図8-34 M233の構成



$$F = 10 \text{ GHz}$$

$$\text{phase} = 0^\circ \sim 77^\circ$$

$$\Delta_{\text{mag}} = 0.91 \text{ dB}$$

図8-35 M130BTEGの位相制御特性

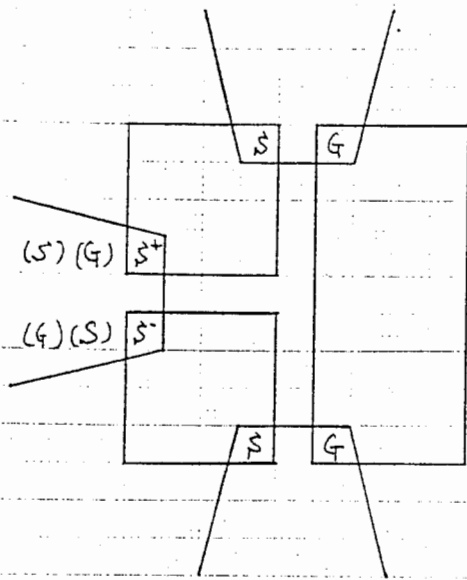


図8-36

スロットライン
直列T分岐測定時の
プローブヘッドの構成

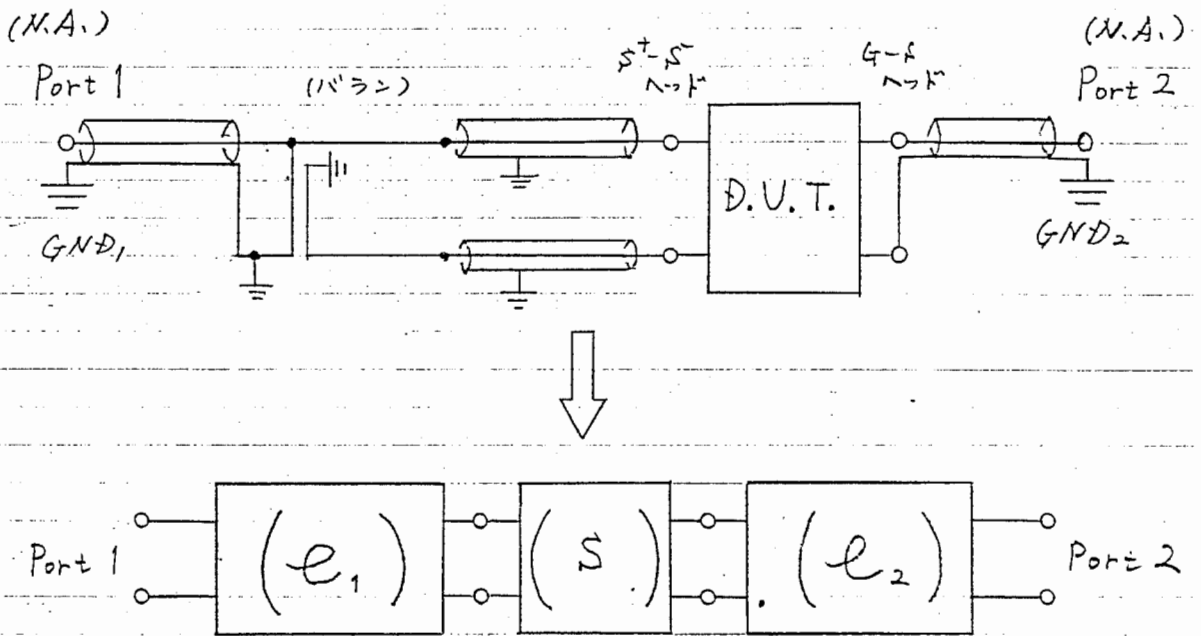


図8-37 S+-S-, G-Sプローブヘッドを用いた2ポート測定

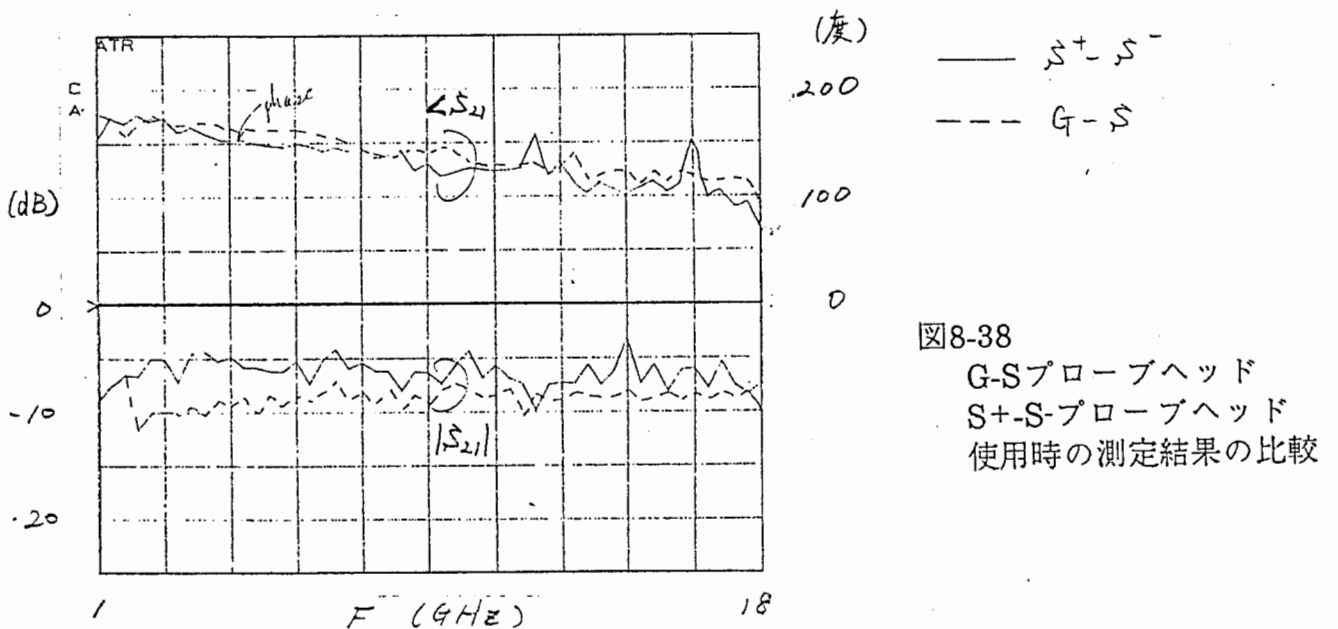


図8-38

G-Sプローブヘッド
S+-S-プローブヘッド
使用時の測定結果の比較

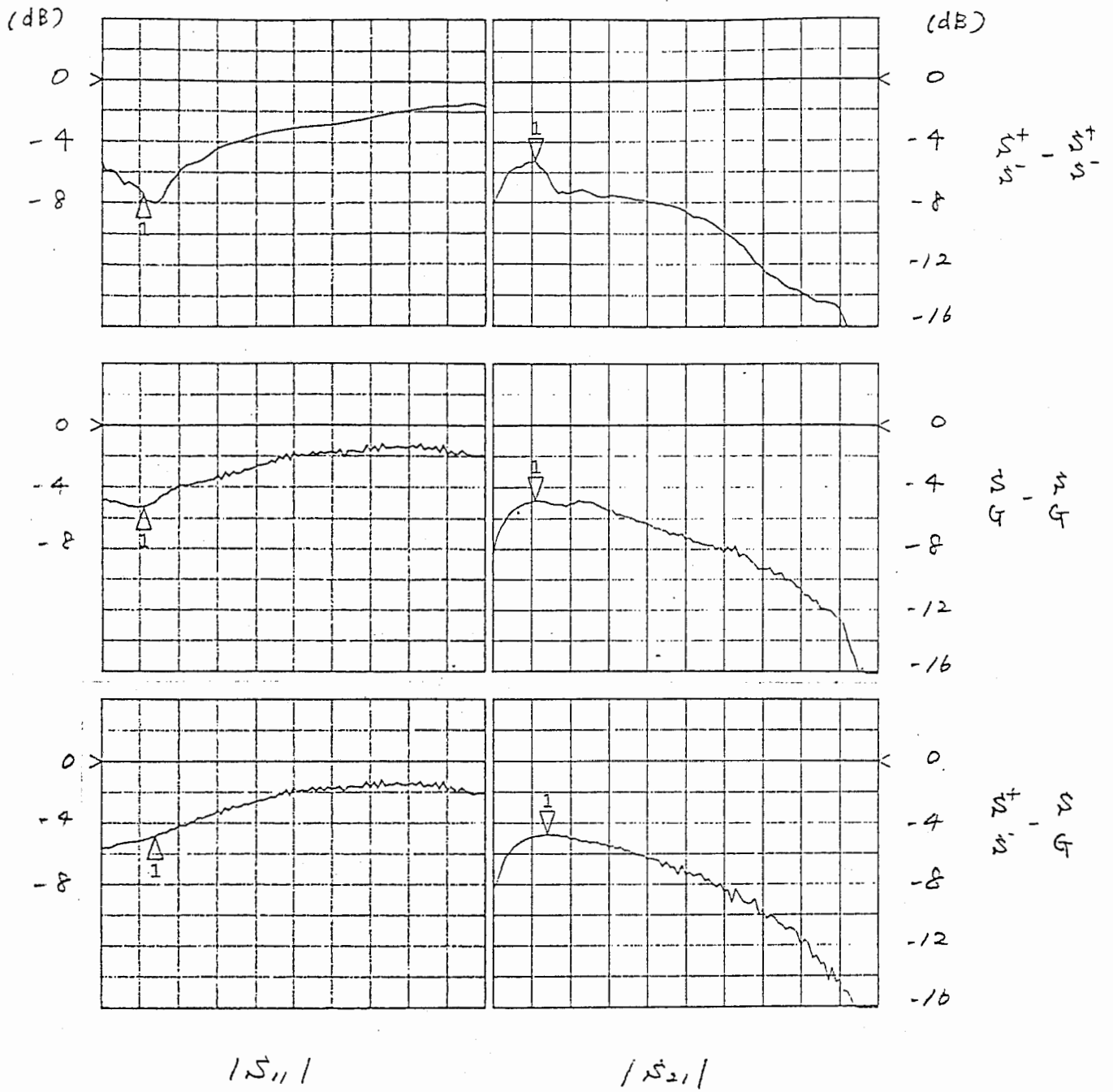


図8-39 異なるプローブヘッドを用いた多層化トランス (M154) の測定結果の比較

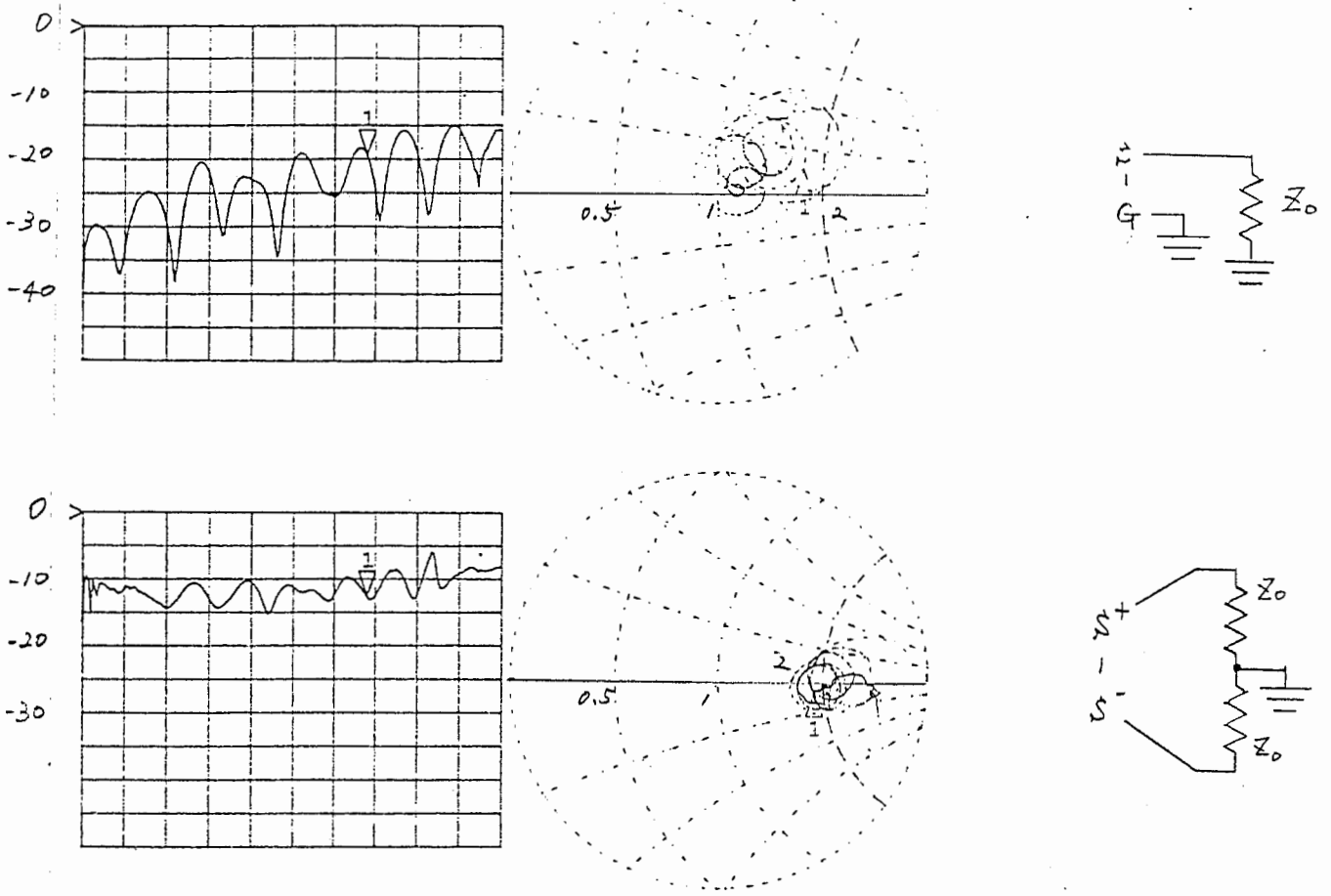


図8-40 G-Sヘッド, S+-S-ヘッドによる終端測定結果 (F=45MHz~26.5GHz)

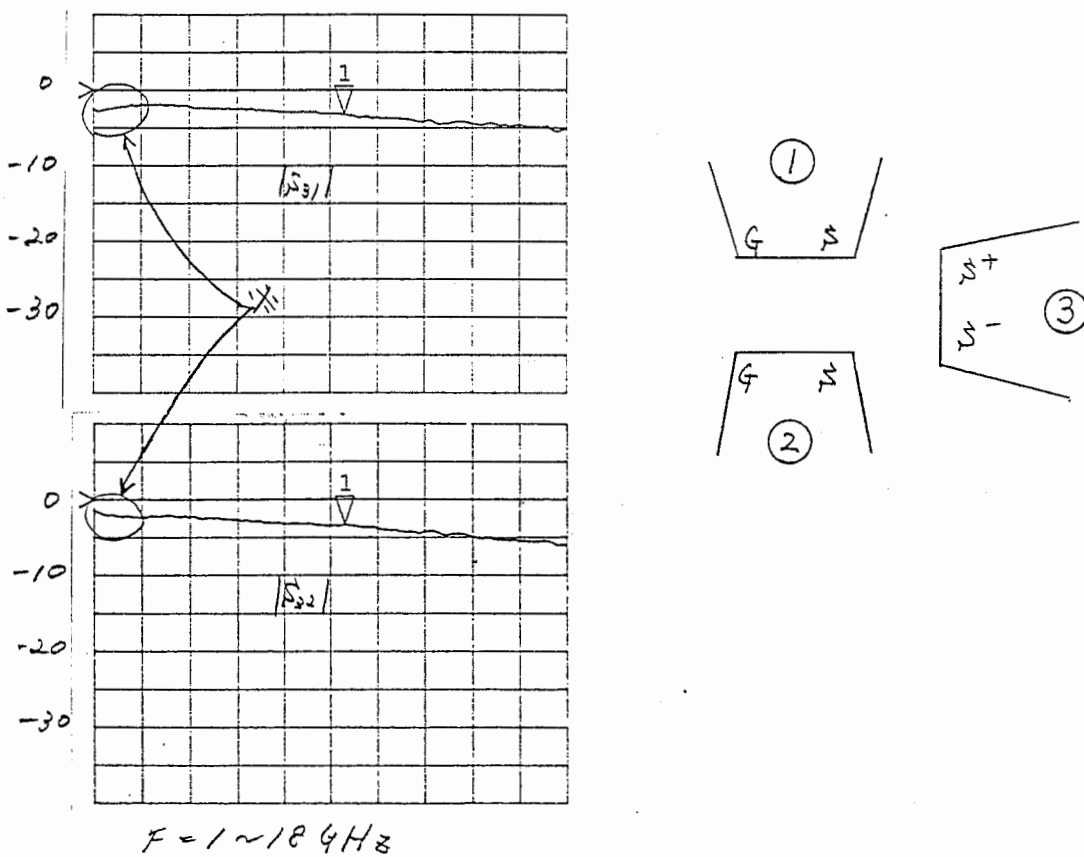


図8-41 S+-S-プローブヘッドを用いた測定時の低周波での非対称性(M218)